

第三章

新型鎖相迴路速度控制器

3.1 前言

鎖相迴路應用在伺服控制可達到更精準的速度控制，因此常用於一些需要精密製程的產業，例如半導體製程、工具機、生產線之輸送帶及光碟機等。然而這接應用大都屬於定速控制。就可調速控制而言，由於電動機之摩擦與慣量，使其電磁轉矩對轉速之轉移函數成為一具有時間延遲之低通濾波器特性。而此存在的時間延遲特性甚易使得控制器產生過多或過少的轉矩命令，造成鎖相迴路速度控制易發生震盪、暫態響應時間過長，甚至不易鎖相等問題。針對此問題，本篇論文提出一新型鎖相迴路速度控制器，與傳統鎖相迴路不同的是，藉由所提出的新型相位頻率偵測器，可以克服電動機慣性與時間延遲不易達到鎖相的缺點。

本章首先簡介鎖相迴路，說明鎖相迴路在電動機定速度控制上之運用，接著介紹本文所提出新型鎖相迴路控制策略，然後建立新型鎖相迴路的數學模型，並依據所建立的數學模型提供一新型鎖相迴路速度控制器之設計準則。最後，以一速度控制器之實例設計並藉由數值分析軟體模擬結果，相互驗證所提控制策略之可行性。

3.2 鎖相迴路簡介

鎖相迴路主要原理在於產生一對應系統中受控變數之訊號去追隨一外部參考訊號，讓該系統訊號與外部參考訊號同步。當兩訊號之頻率相同，而其穩態相位差變為零或只剩下某固定相位差時，即達到鎖相迴路之目的。鎖相迴路最早運用在通訊系統上，在通訊系統中常用於解調變(Demodulation)、載波同步(Carrier Synchronization)及除頻與倍頻(Frequency Division and Frequency Multiplication)...等運用，是通訊系統中不可缺少的重要技術。由於鎖相迴路可以達到精準的訊號追蹤能力，因此鎖相迴路被推廣應用到各種不同的領域，伺服控制即為其中之一。

鎖相迴路的架構基本上是由三個元件所組成：

- (1) 電壓控制震盪器(Voltage Controlled Oscillator, VCO)
- (2) 相位頻率偵測器(Phase Frequency Detector, PFD)
- (3) 迴路濾波器(Loop Filter, LF)

其結構如圖 3.1 所示，由圖中可看出鎖相迴路基本架構屬於控制系統中的負迴授型態。圖 3.1 中 f_s 為外部參考訊號，經由相位頻率偵測器檢測參考訊號與系統內部迴授訊號(f_r)之頻率與相角差，輸出至迴路濾波器。不同的相位頻率偵測器具有不同的輸入輸出關係，圖 3.2 所示為一常用相位頻率偵測器之輸入輸出特性，其中 q_e 為 f_s 與 f_r 之相位差， u 為相位頻率偵測器平均輸出。迴路濾波器為一低通濾波器，負責補償系統頻寬，並濾除系統中之高頻雜訊，而 u_f 為迴路濾波器之輸出。電壓控制震盪器根據迴路濾波器輸出訊號大小來調整震盪器輸出頻率(f_r)。電壓控制震盪器輸入輸出關係式如圖 3.3 所示，其中 f_0 為無輸入訊號時電壓控制震盪器之輸出頻率。

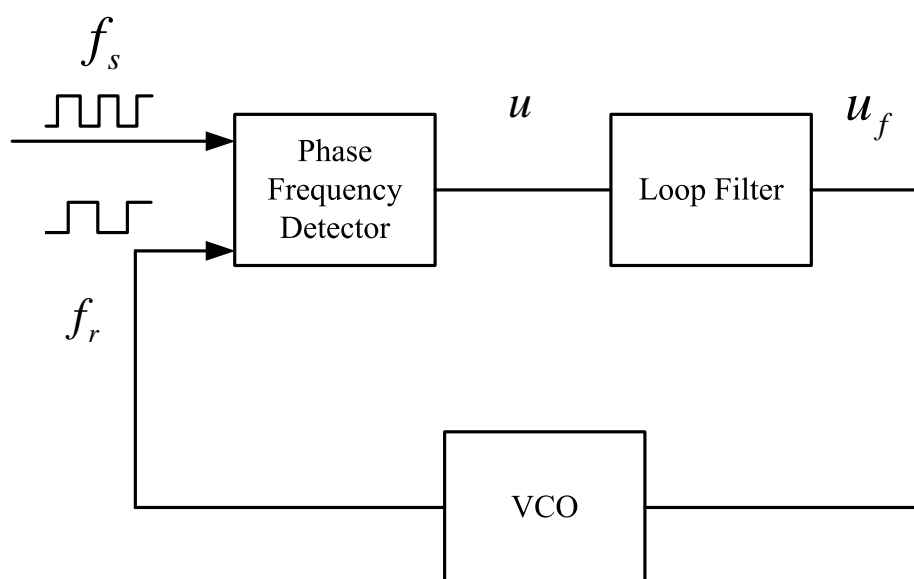


圖 3.1 鎖相迴路之基本架構

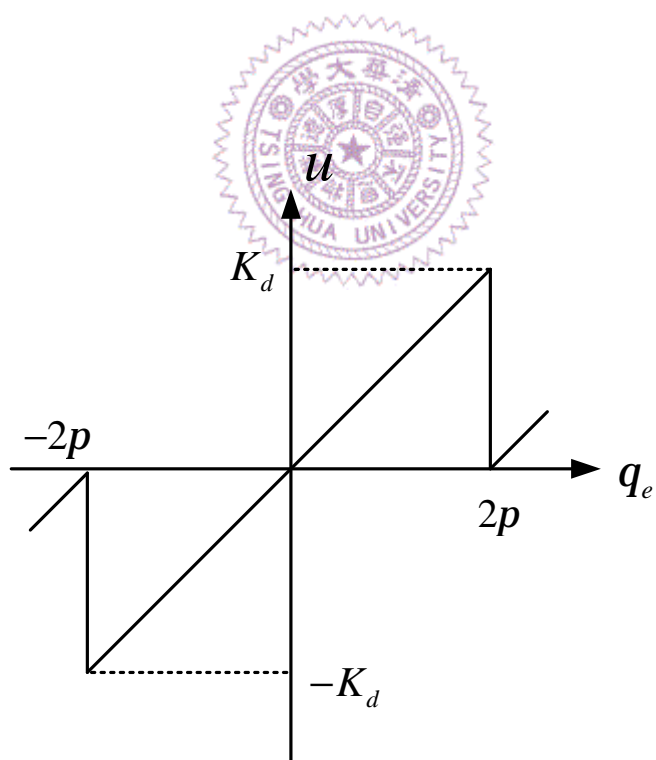


圖 3.2 相位頻率偵測器之輸入輸出關係

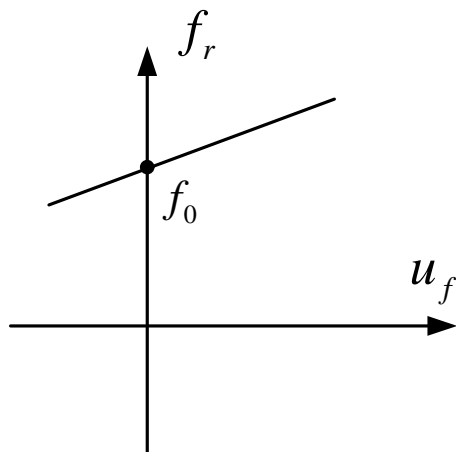


圖 3.3 電壓控制震盪器之輸入輸出關係

鎖相迴路應用在電動機定速度控制上之運用，係以回授電動機編碼器訊號取代傳統鎖相迴路之電壓控制震盪器。一典型的鎖相迴路速度控制器之架構圖如圖 3.4 所示。圖 3.4 中 T^* 為迴路濾波器所產生之轉矩命令，Power Amplifier 為功率放大器，負責產生驅動的電動機所需的電流(i_s)。

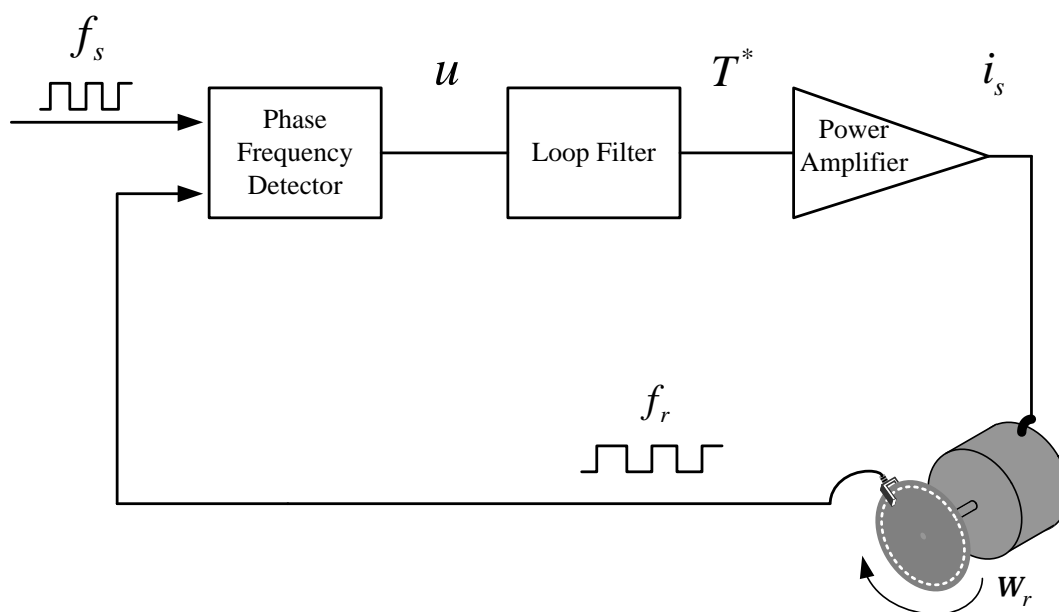


圖 3.4 鎖相迴路速度控制器之架構圖

由於相位頻率偵測器不只可以偵測到微小的頻率誤差，就算是趨於零的頻率誤差，也會被視為不斷累積的相位誤差而產生適當的誤差量(u)給迴路濾波器作補償，所以鎖相迴路可以達到精準的速度控制。以電動機代替電壓控制震盪器最大不同在於系統必須克服電動機的慣量與摩擦才能改變 f_r ，而電壓控制震盪器並無慣量與摩擦。在一般控制訊號之鎖相迴路應用可用高迴路增益來瞬間改變 f_r ，但在控制電動機之鎖相迴路控制則會因功率放大電路之響應速度受限而無法瞬時變化。另一方面，相位頻率偵測器在 f_s 、 f_r 頻率相同時，可以正確的偵測出兩者的相位差並成一線性輸入輸出關係，如圖 3.2 所示，但是在 f_s 、 f_r 頻率不相同時，相位頻率偵測器會呈現非線性之輸入輸出關係。這些問題使得電動機的鎖相迴路變數控制在設計上與控制訊號之鎖相迴路有很大的差別。

電動機鎖相過程中，會先處於 f_s 、 f_r 不同頻率之階段。欲觀察此時相位頻率偵測器之特性，吾人先考慮以下兩狀況。首先假設轉速命令為 100 rad/sec 、轉子轉速為 90 rad/sec ，採用 CT4046 相位頻率偵測器，編碼器一轉產生 2000 個脈波訊號。這時所產生之 f_s 、 f_r 分別為 31.83kHz 、 28.65kHz ，因此頻率差為 3.18kHz ，而相位頻率偵測器之輸出與平均輸出如圖 3.5 所示，圖 3.5 中 F_s 、 F_r 分別代表 f_s 、 f_r 。接著假設轉速命令為 100 rad/sec 、轉子轉速為 95 rad/sec ，其於假設同前述狀況。這時所產生之 f_s 、 f_r 分別為 31.83kHz 、 30.24kHz ，因此頻率差為 1.59kHz ，此時相位頻率偵測器之輸出與平均輸出則如圖 3.6 所示。比較兩種狀況，頻率差為 3.18kHz 時，相位頻率偵測器平均輸出 0.5929 。頻率差為 1.59kHz 時，相位頻率偵測器平均輸出 0.5306 。由此可知當頻率差不為零時，相位頻率偵測器之輸入與輸出並不是線性關係。

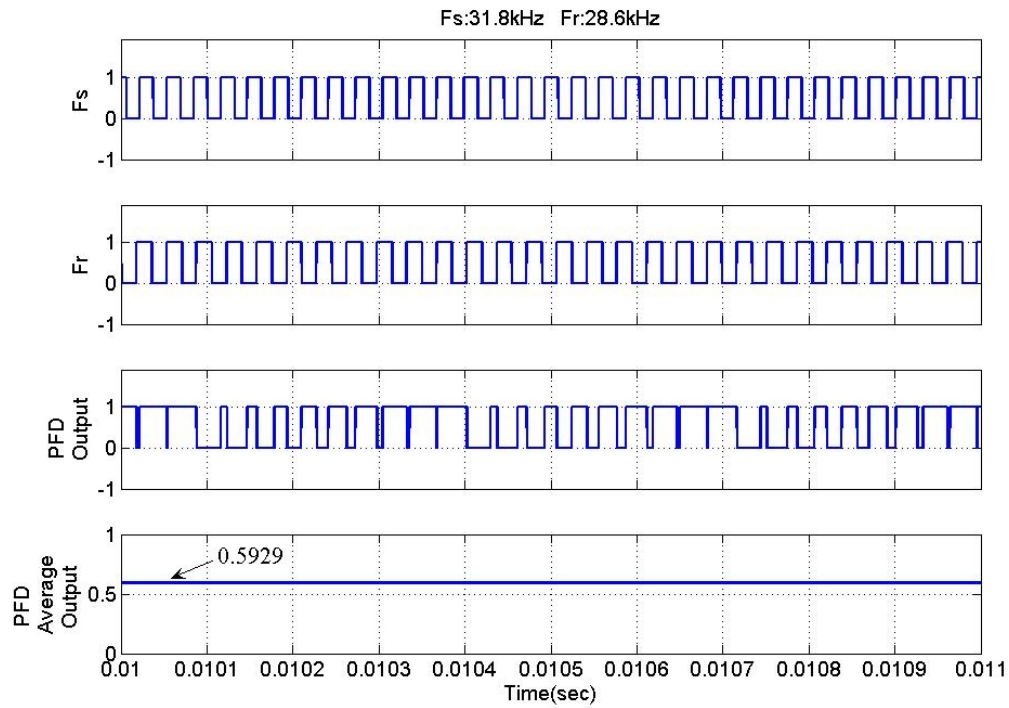


圖 3.5 轉速命令 100rad/sec ，轉子轉速 90rad/sec 時

相位頻率偵測器之輸出與其平均值

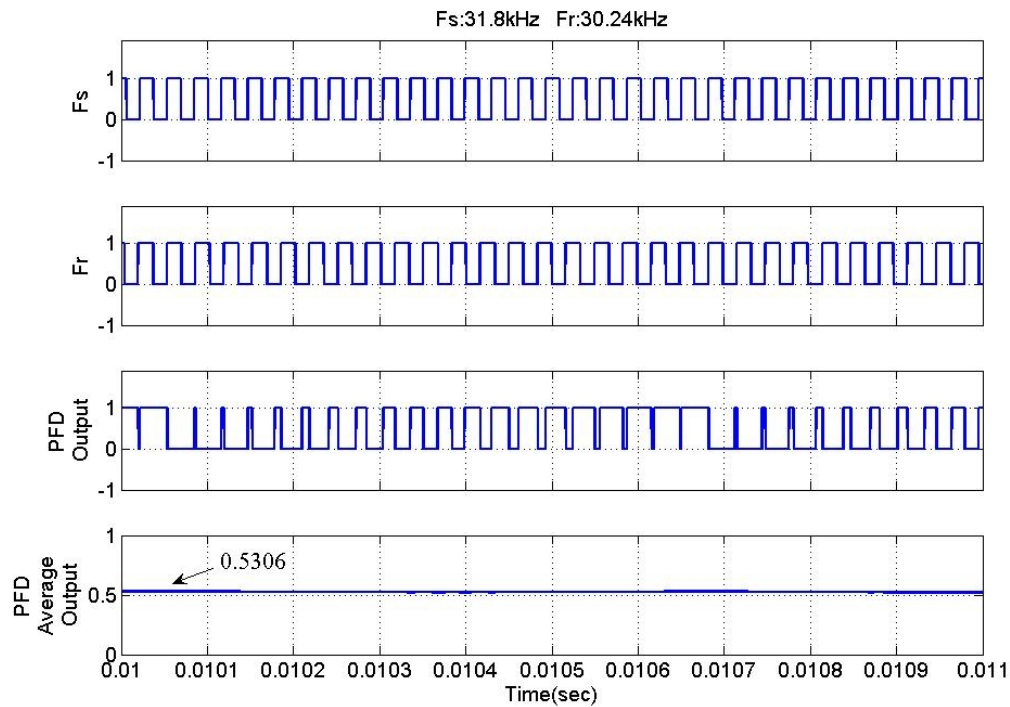


圖 3.6 轉速命令 100rad/sec ，轉子轉速 95rad/sec 時

相位頻率偵測器之輸出與其平均值

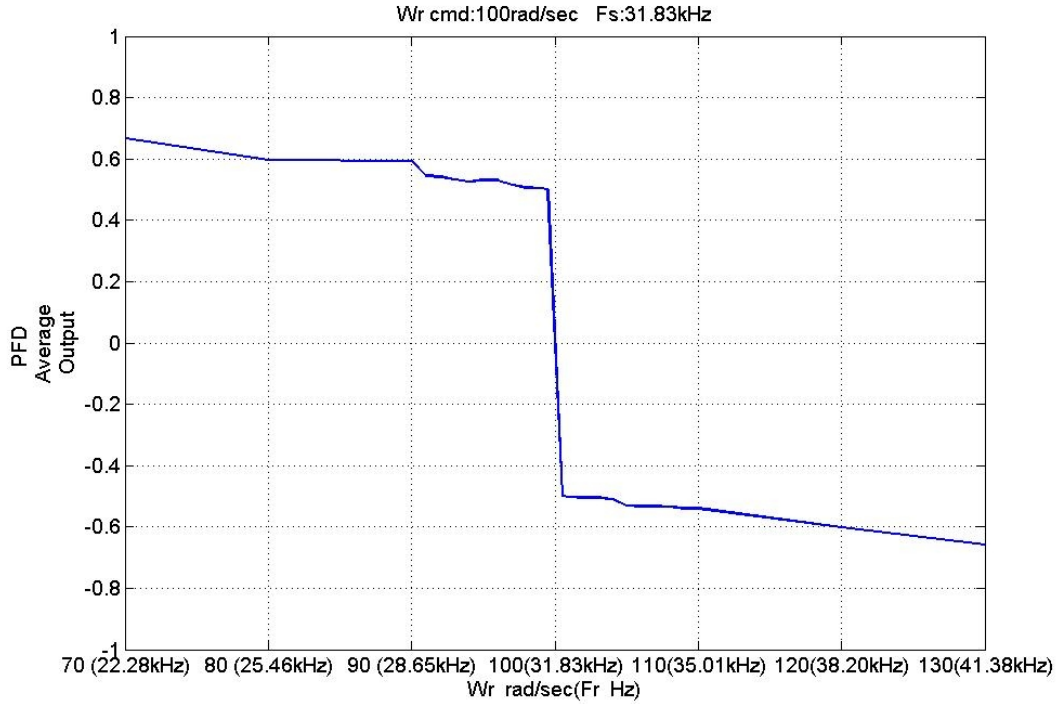


圖 3.7 f_r 頻率不同時相位頻率偵測器之平均輸出

接著吾人為求得相位頻率偵測器輸入與輸出之關係，依序模擬 f_s 頻率固定為 31.83kHz 下， f_r 頻率不同時相位頻率偵測器之平均輸出量。其結果如圖 3.7 所示。由圖 3.7 之結果可知，傳統鎖相迴路速度控制器在到達鎖相前，相位頻率偵測器會因 f_s 、 f_r 頻率不同而產生類似 Bang-Bang Control 之輸出特性，使鎖相過程中易發生轉速搖擺震盪現象，而不易達到鎖相狀態，並且控制器參數設計亦較不易。

3.3 新型鎖相迴路控制策略

本論文所提出新型鎖相迴路速度控制器架構圖如圖 3.8 所示，係採用速度控制迴路與鎖相控制迴路之雙迴路控制，再加上負載轉矩前饋補償迴路整合而成。其設計理念是由速度控制迴路達到快速轉速響

應，緊接著以鎖相控制迴路達到精密轉速控制，並以負載轉矩前饋補償迴路改善加載特性，增加鎖相能力。新型鎖相迴路控制器主要針對傳統鎖相迴路中的相位頻率偵測器加以改良，以新型相位頻率偵測器取代傳統相位頻率偵測器。新型相位頻率偵測器之結構如圖 3.9 所示，主要由頻率偵測器(Frequency Detector)、虛擬相位產生器(Virtual Phase Difference Generator)、命令訊號產生器(Command Signal Generator)及相偵測器(Phase Detector)所構成。新型鎖相迴路控制器中各個元件功用如下所述。

1. 頻率偵測器

頻率偵測器輸入訊號有二，其一為電壓控制震盪器根據轉速命令產生之脈波頻率(f_s)，另一輸入為電動機編碼器脈波訊號頻率(f_r)，頻率偵測器比較出 f_s 與 f_r 之頻率誤差(Δf)，並將頻率誤差傳遞給虛擬相位差產生器。

2. 虛擬相位差產生器

虛擬相位差產生器根據頻率偵測器所產生的頻率誤差訊號，決定虛擬相位差(Δq_s)之大小。虛擬相位差產生器輸入輸出數學式如(3.1)式所示，其中 e_1 為一趨近於零之正實數量， Δf_M 為鎖相迴路控制器開始動作時之頻率誤差，而虛擬相位差產生器輸入輸出關係如圖 3.10 所示。

$$\Delta q_s = \begin{cases} 0 & , \Delta f > \Delta f_M \\ \frac{2p - e_1}{\Delta f_M} \Delta f & , |\Delta f| \leq \Delta f_M \\ 0 & , |\Delta f| < -\Delta f_M \end{cases} \quad (3.1)$$

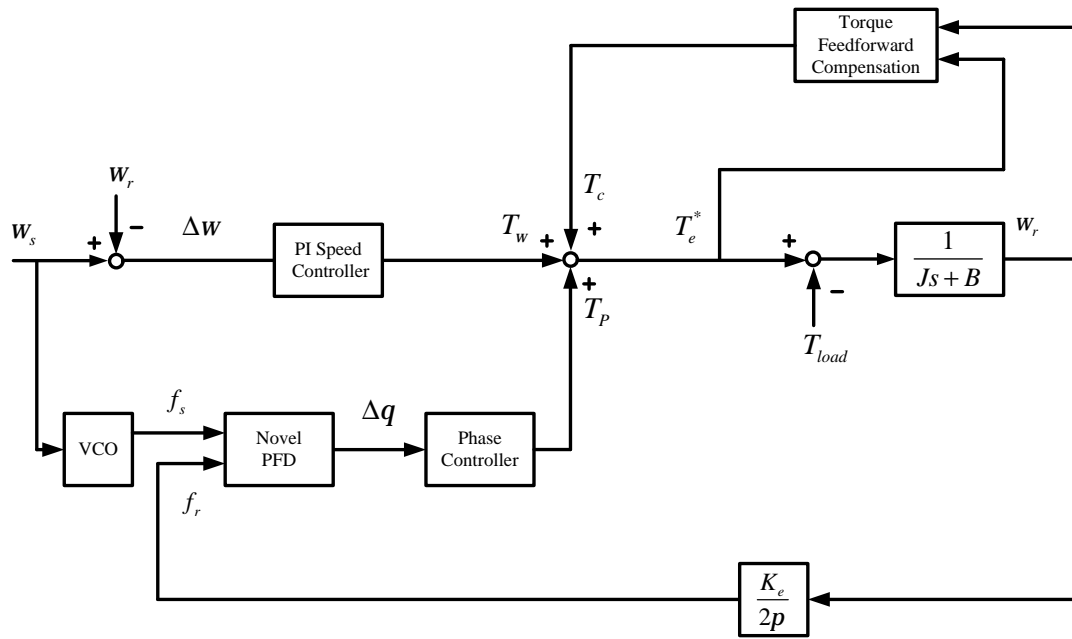
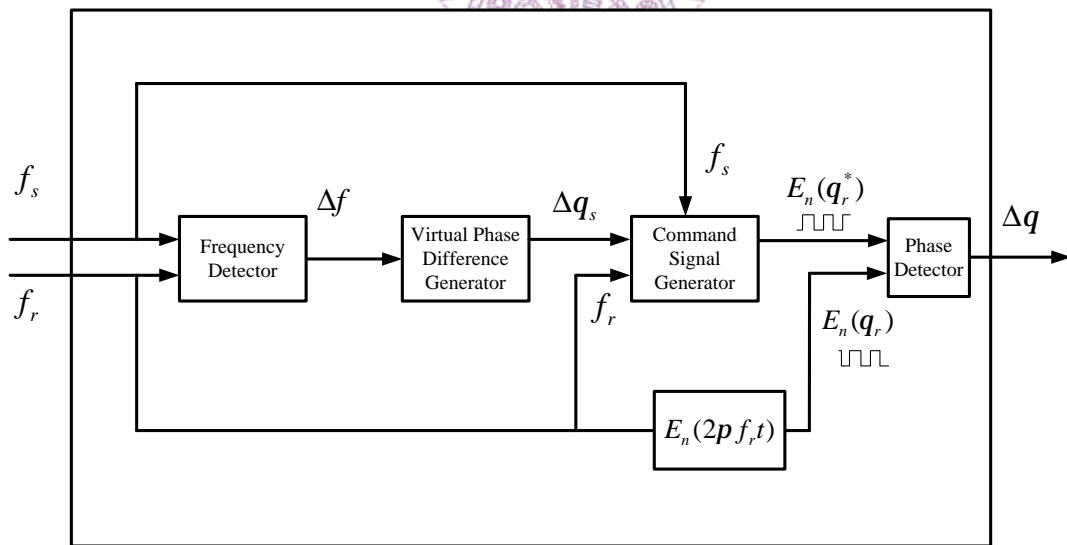


圖 3.8 新型鎖相迴路速度控制器



Novel PFD

圖 3.9 新型相位頻率偵測器

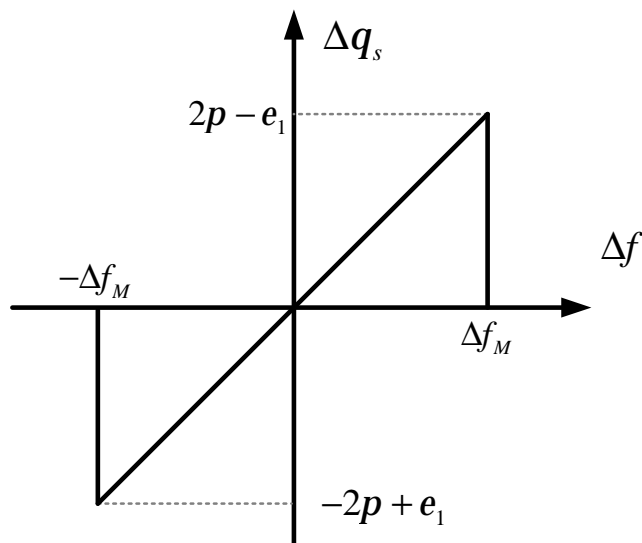


圖 3.10 虛擬相位差產生器之輸入輸出關係

3. 命令訊號產生器

命令訊號產生器會依據虛擬相位差產生器產生之虛擬相位差角(Δq_s)與編碼器頻率 f_c 來決定輸出命令訊號，為明確說明命令訊號產生器輸出訊號之產生原理，吾人定義一脈波週期函數 $E_n(q)$ 如(3.2) 式所示。

$$\begin{aligned} E_n(q) &= E_n(2p ft) \\ &= E_n(2p f(t+T)) \end{aligned} \quad (3.2)$$

其中 $q = 2p ft$

$$T = \frac{1}{f}$$

因此電壓控制震盪器輸出之脈波訊號可使用脈波週期函數 $E_n(q)$ 表示為：

$$E_n(2p f_s t) = E_n(q_s) \quad (3.4)$$

其中 $q_s = 2p f_s t$

f_s : 電壓控制震盪器脈波頻率

同理，編碼器輸出之脈波訊號亦可使用脈波週期函數 $E_n(q)$ 表示為：

$$E_n(2p f_r t) = E_n(q_r) \quad (3.5)$$

其中 $q_r = 2p f_r t$

f_r : 編碼器脈波頻率

最後可寫出命令訊號產生器輸出脈波訊號之數學式為：

$$E_n(q_r^*) = \begin{cases} E_n(q_r + \Delta q_s) & , \quad e_2 < |\Delta q_s| \leq 2p - e_1 \\ E_n(q_s) & , \quad |\Delta q_s| < e_2 \end{cases} \quad (3.6)$$

式(3.1)和式(3.6)之數學表示式，在意義上可視為命令訊號產生器會產生出頻率和編碼器脈波訊號頻率(f_r)相同但有一相位差(Δq_s)的脈波訊號給相位偵測器，其相位差大小和頻率誤差(Δf)成正比。

4. 相位偵測器

相位偵測器動作原理同傳統相位偵測器。由於命令訊號產生器所產生的脈波訊號 $E_n(q_r^*)$ 總是會和編碼器脈波訊號 $E_n(q_r)$ 同頻率，使 $E_n(q_r^*)$ 與 $E_n(q_r)$ 永遠只存在相位誤差，故在此處相

位偵測器只需偵測相位誤差即可，使相位偵測器輸入輸出永遠保持線性關係，最後將相位誤差(Δq)傳送給相位控制器。

吾人所提之新型相位頻率偵測器可以解決傳統相位頻率偵測器在輸入訊號 f_s 、 f_r 頻率不同時所產生之非線性輸入輸出現象。其動作原理是在頻率誤差不同時，由頻率偵測器偵測出 f_s 與 f_r 之頻率差 (Δf)，接著虛擬相位差產生器會依據頻率誤差 (Δf) 產生對應之虛擬相位差 (Δq_s)，然後命令訊號產生器會依據虛擬相位差 (Δq_s) 產生出與 f_r 同步但含有一虛擬相位差 (Δq_s) 之脈波訊號 $E_n(q_r^*)$ 。此相移脈波訊號主要是為了使相位偵測器在 f_s 、 f_r 頻率不同時仍然產生線性輸入輸出關係，以改善傳統相位頻率偵測器在頻率誤差不為零時所產生的 Bang-Bang 輸入輸出特性。至於頻率誤差為零時，新型相位頻率偵測器運作即如傳統同鎖相迴路中的相位偵測器。因此當 $\Delta f \neq 0$ 時，相位偵測器之輸出訊號 (Δq) 和頻率誤差 (Δf) 成線性關係；當 $\Delta f = 0$ 時，相位偵測器之輸出訊號 (Δq) 和實際相位誤差亦成線性關係，如此一來吾人可以使用線性系統中的各種控制理論來設計控制器。此控制策略可使系統由存在頻率誤差轉態至鎖相過程較為平順，因此可有效改善鎖相過程中的暫態響應。

接下來吾人將針對新型鎖相迴路速度控制器進行分析，作為往後控制器設計之參考依據，在此處數學分析暫時不考慮負載轉矩前饋補償迴路。首先，依據前述新型相位頻率偵測器之動作模式，吾人可建立其數學模型。新型相位頻率偵測器就頻率誤差值可分為 $|\Delta f| > \Delta f_M$ 、 $0 < |\Delta f| \leq \Delta f_M$ 與 $\Delta f = 0$ 三種狀況。當 $|\Delta f| > \Delta f_M$ 時，新型相位頻率偵測器可視為沒有動作，理由是當頻率誤差很大時，可利用速度迴路快速減少

速度誤差，吾人無須調整微小相位誤差量去調控速率變化。而當 $0 < |\Delta f| \leq \Delta f_M$ 時，新型相位頻率偵測器之數學模型如圖 3.11 所示，其中頻率偵測器之數學模型即如同減法器，虛擬相位偵測器之數學模型可由(3.1)式獲得。若考慮脈波訊號 $E_n(q_r^*)$ 與 $E_n(q_r)$ 之相角差為 $2p - e_1$ 時，相位偵測器輸出為 K_d ，因此在此範圍相位偵測器之數學模型即可視為一常數增益，而其增益值為 $\frac{K_d}{2p}$ 。

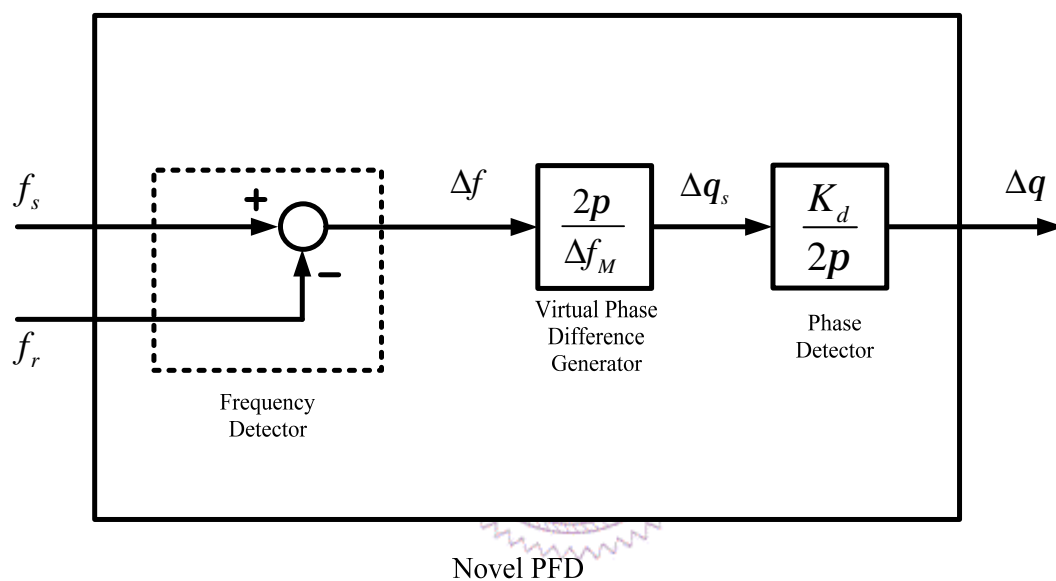


圖 3.11 新型相位頻率偵測器於 $0 < |\Delta f| \leq \Delta f_M$ 時之數學模型

當 $\Delta f = 0$ 時，新型相位頻率偵測器即如同傳統鎖相迴路，其數學模型則如圖 3.12 所示。

接下來依據新型相位頻率偵測器之數學模型，新型鎖相迴路速度控制器同樣可依頻率誤差(Δf)的大小，分成三個工作區段，分別就 $|\Delta f| > \Delta f_M$ 、 $0 < |\Delta f| \leq \Delta f_M$ 與 $\Delta f = 0$ 三種狀況予以探討。

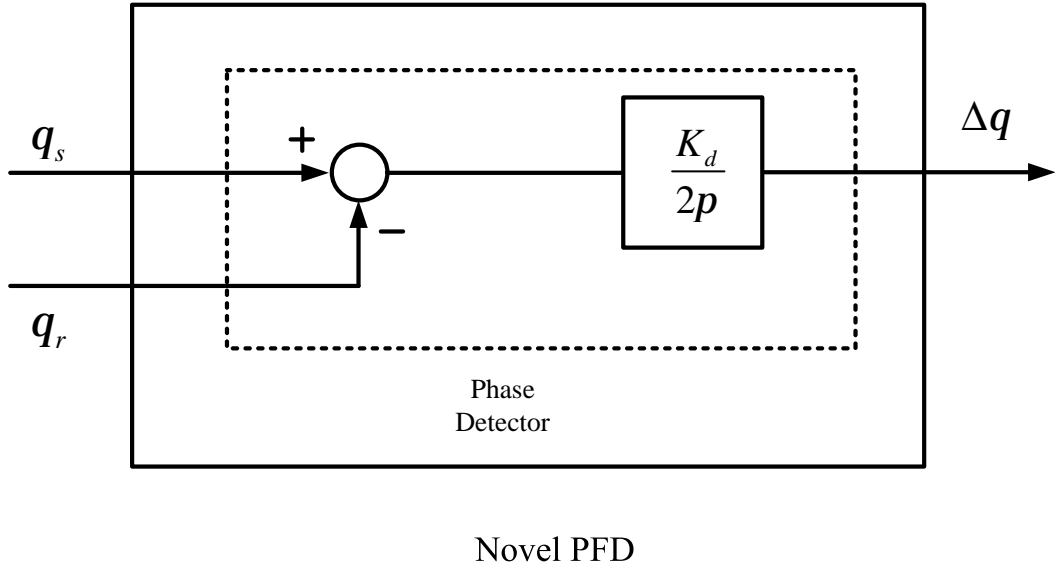


圖 3.12 新型相位頻率偵測器於 $\Delta f = 0$ 之數學模型

1. $|\Delta f| > \Delta f_M$ 之情況

當 $|\Delta f| > \Delta f_M$ 時新型鎖相迴路速度控制器可視為只有速度控制迴路器在運作，因此新型鎖相迴路速度控制器等效方塊圖可以圖 3.13 表示之，圖中 K_{ps} 與 K_{is} 分別代表速度回圈比例控制器增益與積分控制器增益。此時系統如同一般比例積分速度控制器，可使用羅斯穩定準則(Routh Stability Criterion)來決定 K_{ps} 、 K_{is} 之穩定條件。依據圖 3.13 之數學模型，可以得到系統開迴路增益(Open-Loop Gain)如(3.7)式所示。

$$C_s(s)G(s) = \frac{K_{ps}s + K_{is}}{s} \frac{1}{Js + B} \quad (3.7)$$

由(3.7)式之迴路增益可以得到系統之閉迴路特性方程式(Closed-Loop Characteristic Equation) $\Delta_s(s)$ 如(3.8)式。

$$\Delta_s(s) = Js^2 + (B + K_{ps})s + K_{is} \quad (3.8)$$

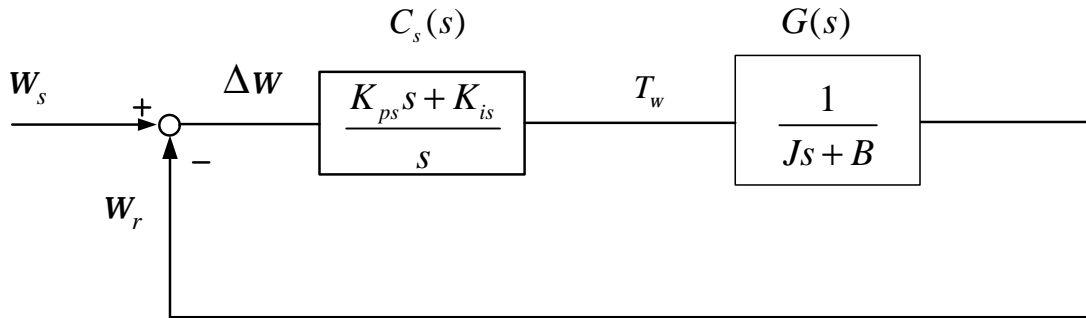


圖 3.13 $|\Delta f| > \Delta f_M$ 時之系統等效方塊圖

因此由(3.8)式建立之羅斯表為：

s^2	J
s	$B + K_{ps}$
s^0	K_{is}



由羅斯穩定準則可得到此系統若要滿足第一行正負符號不變，則必須滿足(3.9)式

$$\begin{aligned} K_{is} &> 0 \\ K_{ps} &> -B \end{aligned} \quad (3.9)$$

因此基本上只要速度比例積分控制器的增益 K_{ps} 及 K_{is} 均大於零，即可達到系統穩定條件。

2. $0 < |\Delta f| \leq \Delta f_M$ 之情況

當 $0 < |\Delta f| \leq \Delta f_M$ 時，新型鎖相迴路速度控制器同時結合速度迴

路控制器及相位迴路控制器，因此系統方塊圖可以圖 3.14 表示之，此處相位迴路控制器採用領先補償(Lead Compensation)之架構。為方便分析，將圖 3.14 的方塊圖予以化簡，首先將圖 3.14 中電壓控制震盪器與編碼器增益($\frac{K_e}{2p}$)，經由訊號流程圖移到 Δf 後方，得到等效方塊圖如圖 3.15。根據圖 3.15 可以得到速度迴路之比例積分控制器為：

$$C_s(s) = \frac{K_{ps}s + K_{is}}{s} \quad (3.10)$$

相位迴路之領先補償器為：

$$C_{p1}(s) = \frac{K_e K_d}{2p\Delta f_M} \times K_{pp} \frac{s + Z_p}{s + P_p} \quad (3.11)$$

其中 K_{pp} 、 Z_p 及 P_p 分別為領先補償器之高頻增益、零點及極點，接著定義 $C(s) \triangleq C_s(s) + C_{p1}(s)$ ，即將圖 3.15 中之 $C_s(s)$ 和 $C_{p1}(s)$ 合併成為 $C(s)$ ，如圖 3.16 所示，而 $C(s)$ 可寫為：

$$\begin{aligned} C(s) &\triangleq C_s(s) + C_{p1}(s) \\ &= \frac{K_{ps}s + K_{is}}{s} + \frac{K_e K_d K_{pp}}{2p\Delta f_M} \frac{s + Z_p}{s + P_p} \\ &= \frac{(K_{pp} + \frac{K_e K_d K_{pp}}{2p\Delta f_M})s^2 + (K_{pp}P_p + K_{is} + \frac{K_e K_d K_{pp}}{2p\Delta f_M}Z_p)s + K_{is}P_p}{s(s + P_p)} \\ &= \frac{K_1s^2 + K_2s + K_{is}P_p}{s(s + P_p)} \end{aligned} \quad (3.12)$$

其中

$$K_1 = K_{pp} + \frac{K_e K_d K_{pp}}{2p\Delta f_M}$$

$$K_2 = K_{pp} P_p + K_{is} + \frac{K_e K_d K_{pp}}{2p\Delta f_M} Z_p$$

此時系統之開迴路轉移函數如(3.13)式所示。

$$C(s)G(s) = \frac{K_1 s^2 + K_2 s + K_{is} P_p}{s(s + P_p)} \frac{1}{Js + B} \quad (3.13)$$

由(3.16)式迴路增益可以得到系統之閉迴路特性方程式

(Closed-Loop Characteristic Equation) $\Delta(s)$ 為

$$\Delta(s) = Js^3 + (B + P_p J + K_1)s^2 + (P_p B + K_2)s + K_{is} P_p \quad (3.14)$$

因此由(3.14)式建立之羅斯表為：

s^3	J	$P_p B + K_2$
s^2	$B + P_p J + K_1$	$K_{is} P_p$
s	$\frac{(P_p B + K_2)(B + P_p J + K_1) - JK_{is} P_p}{B + P_p J + K_1}$	
s^0	$K_{is} P_p$	

由羅斯穩定準則可得到此系統若要滿足第一行正負符號不變，則必須滿足(3.15)式，因此(3.15)亦為系統穩定之條件，機械系統中電動機慣量(J)與摩擦係數(B)皆大於零。

$$(P_p B + K_2)(B + P_p J + K_1) - JK_{is} P_p > 0 \quad (3.15)$$

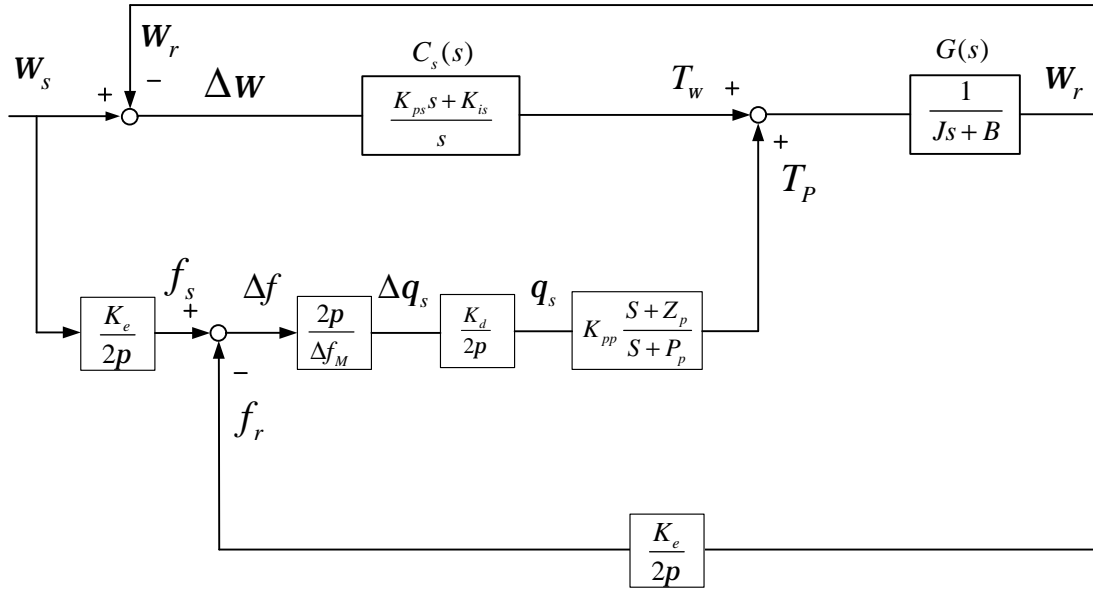


圖 3.14 $0 < |\Delta f| \leq \Delta f_M$ 時系統之方塊圖

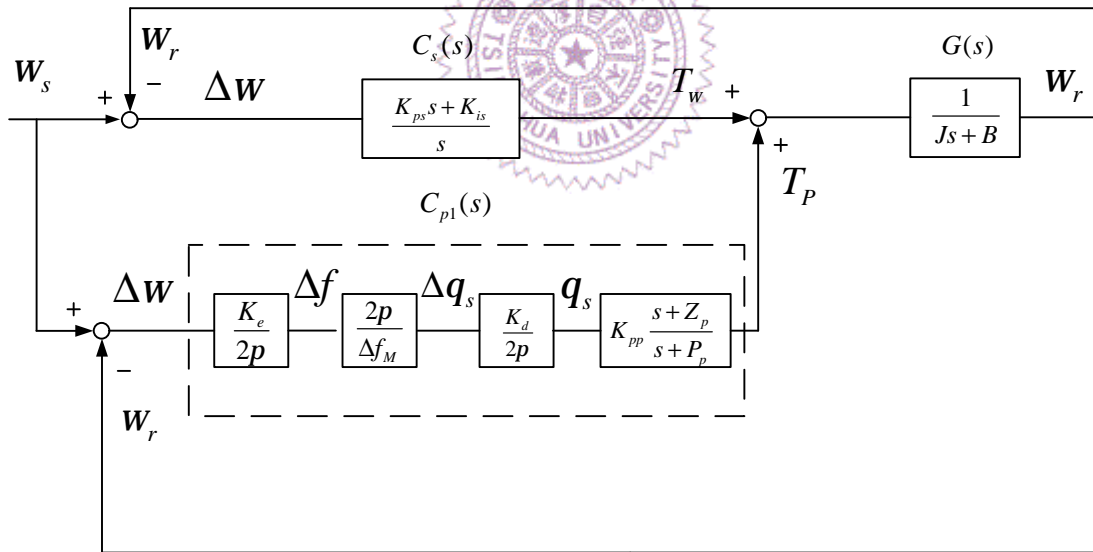


圖 3.15 $0 < |\Delta f| \leq \Delta f_M$ 時將增益 $(\frac{K_e}{2p})$ 移至相位迴圈內之等效方塊圖

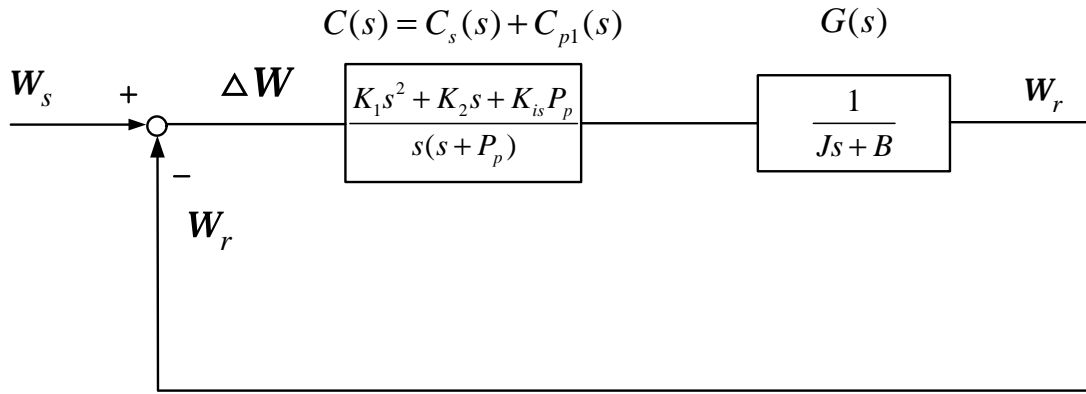


圖 3.16 將圖 3.15 中 $C_s(s)$ 與 $C_{p1}(s)$ 合併之等效方塊圖

3. $\Delta f = 0$ 之情況

當 $\Delta f = 0$ 時，命令脈波訊號 $E_n(q_s)$ 與編碼器脈波訊號 $E_n(q_r)$ 之剩下一相角差，若假設控制器在縮小相位誤差的過程中 Δf 變動量很小，則吾人可以利用重疊原理之觀念，將系統視為轉速運轉在 w_s 工作點上，而只需分析存在的相角誤差即可，其系統方塊圖如圖 3.17 所示。

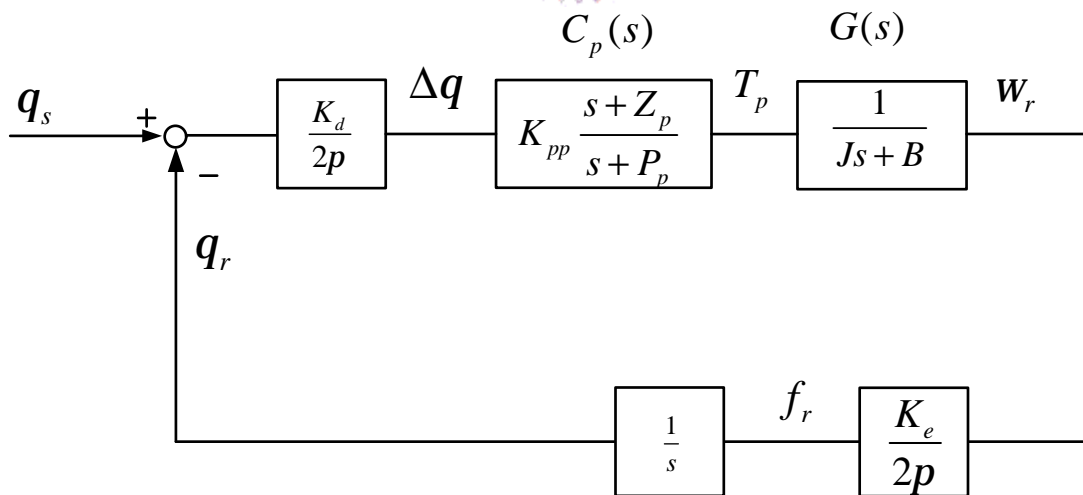


圖 3.17 新型鎖相迴路速度控制器只考慮相位誤差之等效數學模型

由圖 3.17 可寫出其開迴路轉移函數如(3.16)式所示。

$$\text{LoopGain} = \frac{K_{pp}K_dK_e(s+Z_p)}{4p^2(s+P_p)(Js^2+Bs)} \quad (3.16)$$

因此這時之閉迴路特性方程式 $\Delta(s)$ 為：

$$\Delta(s) = Js^3 + (JP_p + B)s^2 + (P_pB + \frac{K_eK_dK_{pp}}{4p^2})s + \frac{K_eK_dK_{pp}}{4p^2}Z_p \quad (3.17)$$

因此由(3.21)式建立之羅斯表為：

s^3	J	$P_pB + \frac{K_eK_dK_{pp}}{4p^2}$
s^2	$JP_p + B$	$\frac{K_eK_dK_{pp}}{4p^2}Z_p$
s	$\frac{(JP_p + B)(P_pB + \frac{K_eK_dK_{pp}}{4p^2}) - J \frac{K_eK_dK_{pp}}{4p^2}Z_p}{JP_p + B}$	
s^0	$\frac{K_eK_dK_{pp}}{4p^2}Z_p$	

由於 K_e 、 K_d 、 B 及 J 都大於零，若要滿足第一行正負符號不變，則相位迴路之比例積分控制器必須滿足(3.18)式。

$$(JP_p + B)(P_pB + \frac{K_eK_dK_{pp}}{4p^2}) - J \frac{K_eK_dK_{pp}}{4p^2}Z_p > 0 \quad (3.18)$$

此處所建立的新型鎖相迴路速度控制器數學模型，將可做為控制器設計之依據，最後可總結控制器參數設計滿足(3.9)式、(3.15)式及(3.18)式，則系統可達到穩定條件。

3.4 控制器設計準則

本節將提供新型鎖相迴路速度控制器參數之設計準則，並舉以一實際案例根據所提之設計準則設計控制器參數，接著將以電腦模擬軟體 Matlab Simulink 模擬其響應結果，驗證此設計準則之正確性。新型鎖相迴路速度控制器設計準則可分為下列四個步驟：

步驟一、制定速度響應規格

首先制定之伺服控制所需的速度響應規格如表 3.1 所示，其中系統安定時間(t_s)為轉速命令下達後，頻率誤差(Δf)縮小至 Δf_{ss} 所需的時間。穩態誤差(Δf_{ss})為時間趨近於無窮大時系統的頻率誤差(Δf)必須小之值。

表 3.1 速度伺服控制所需之規格

系統安定時間	t_s
穩態誤差	Δf_{ss}
負載轉矩	T_{Load}

步驟二、決定所對應新型鎖相迴路速度控制器之響應規格

新型鎖相迴路速度控制器轉速響應之結果如圖 3.18 示。吾人依據圖 3.18 來制定新型鎖相迴路速度控制中特有之響應規格：

- (1) 速度迴路安定時間(t_1)
- (2) 鎖相迴路安定時間(t_2)

(3) 相位安定時間(t_3)

由於新型鎖相迴路速度控制器採用雙迴路控制架構，以速度迴路控制器決定初期的上升時間，接著以鎖相迴路控制器縮小細微的轉速誤差，最後達到鎖相的目的，因此吾人可分配速度迴路控制器之安定時間 (t_1)與相位迴路安定時間(t_2+t_3) 約為 7 比 3。系統安定時間(t_s)等於速度迴路安定時間(t_1)、鎖相迴路安定時間(t_2)及相位安定時間(t_3)之總合，故可得到安定時間之建議值如(3.19)式與(3.20)式所示。

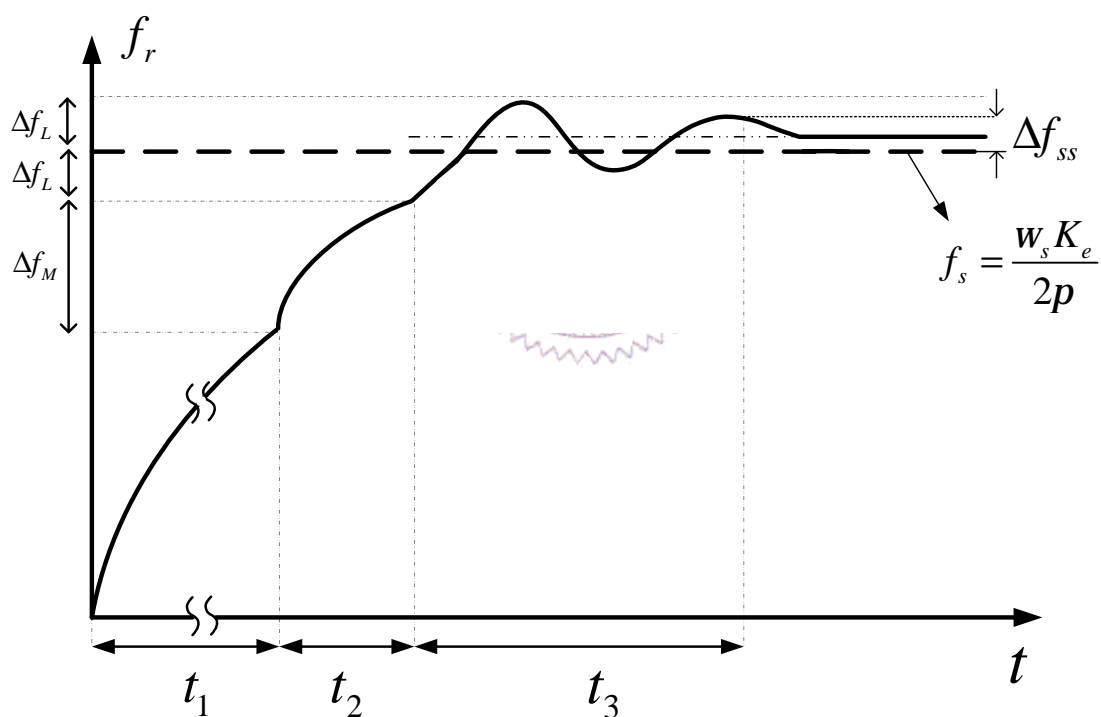


圖 3.18 新型鎖相迴路速度控制下之轉速響應

$$t_1 = 0.7t_s \quad (3.19)$$

$$t_2 + t_3 = 0.3t_s \quad (3.20)$$

因此依據伺服系統所需的安定時間(t_s)可由(3.19)式、(3.20)式可獲得到新型鎖相迴路速度控制器之響應規格之建議值。

步驟三、控制器參數設計

新型鎖相迴路速度控制器包含速度迴路比例積分控制器(K_{ps} 、 K_{is})、相位迴路領先補償器(K_{pp} 、 Z_p 、 P_p)、 Δf_M 與 Δf_L 共七個參數。吾人由步驟二制定之規格分別設計各迴路控制器參數，其設計可分為三部份：

(1) Δf_M 與 Δf_L

Δf_M 與 Δf_L 的選擇視系統而定，若伺服系統只使用速度控制器的最大穩態誤差為 Δf_{SE} ，則可選擇 $\Delta f_M \geq \Delta f_{SE}$ ，確保相位迴路控制器能夠正常運作， Δf_L 可由頻率偵測器所能偵測的最小頻率誤差來決定。

(2)速度迴路比例積分控制器(K_{ps} 、 K_{is})

速度迴路控制器將以速度迴路安定時間(t_1)為設計目標，吾人採用極零點對消之設計方法，因此速度迴路比例積分控制器可以(3.21)式表示。

$$\frac{K_{ps}s + K_{is}}{s} = a_s \frac{(Js + B)}{s} \quad (3.21)$$

其中 a_s 為一速度迴路控制器參數，因此迴路增益 $G_{SLG}(s)$ 為：

$$G_{SLG}(s) = a_s \frac{(Js+B)}{s} \times \frac{1}{(Js+B)} = \frac{a_s}{s} \quad (3.22)$$

而系統速度閉迴路增益 $G_{SCLG}(s)$ 為：

$$G_{SCLG}(s) = \frac{G_{LG}(s)}{1+G_{LG}(s)} = \frac{a_s}{s+a_s} \quad (3.23)$$

由(3.23)式可知 a_s 即為速度閉迴路系統之頻寬，而 $\frac{1}{a_s}$ 即速度閉迴路系統之時間常數，若以十倍速度閉迴路系統時間常數為速度迴路安定時間(t_1)則可得到(3.24)式。

$$10 \times \frac{1}{a_s} = t_1 \quad (3.24)$$

由(3.19)式與(3.24)式可得到速度控制器參數 $a_s = \frac{10}{0.7t_s}$ ，根據(3.21)式可得到 K_{ps} 、 K_{is} 與 t_s 之關係如(3.25)式，若考慮使比例積分速度控制器一開即進入飽和運作，則 K_{ps} 、 K_{is} 可選擇大些。

$$\begin{aligned} K_{ps} &= J \frac{10}{0.7t_s} \\ K_{is} &= B \frac{10}{0.7t_s} \end{aligned} \quad (3.25)$$

(3) 相位迴路領先補償器 (K_{pp} 、 Z_p 、 P_p)

相位迴路控制器以 $t_2 + t_3 = 0.3t_s$ 為設計目標，同樣採用

極零點對消之設計方法，相位迴路領先補償器可以(3.26)式表示。

$$K_{pp} \frac{s + Z_p}{s + P_p} = \frac{a_p (Js + B)}{s + P_p} \quad (3.26)$$

其中 a_p 為一相位迴路控制器參數。在此相位迴路領先補償器將主導 t_2 及 t_3 時間，先考慮 t_2 時間與控制器參數之關係。

在考慮 t_2 之時間區間內時，可將新型鎖相迴路速度控制系統視為圖 3.19，圖 3.19 之開迴路增益為：

$$G_{PLG}(s) = \frac{a_p K_e K_d}{2p \Delta f_M (s + P_p)} \quad (3.27)$$

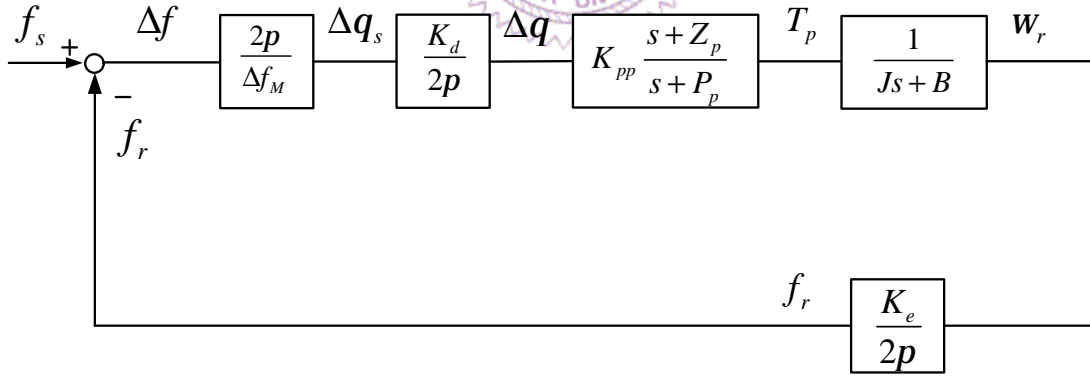


圖 3.19 新型鎖相迴路速度控制系統於 t_2 時間內之數學模型

而圖 3.19 之閉迴路增益 $G_{PCLG1}(s)$ 為：

$$G_{PCLG1}(s) = \frac{G_{LG}(s)}{1 + G_{LG}(s)} = \frac{\frac{a_p K_e K_d}{2p\Delta f_M}}{s + P_p + \frac{a_p K_e K_d}{2p\Delta f_M}} \quad (3.28)$$

因此吾人可由 t_2 安定時間決定(3.28)式中的極點位置，而 $1/(P_p + \frac{a_p K_e K_d}{2p\Delta f_M})$ 即為圖 3.19 閉迴路系統中的時間常數，若以五倍閉迴路系統時間常數為 t_2 ，則可得到(3.29)式。

$$5/(P_p + \frac{a_p K_e K_d}{2p\Delta f_M}) = t_2 \quad (3.29)$$

接下來考慮 t_3 之時間區間內時，新型鎖相迴路速度控制即可視為圖 3.17，由(3.16)式之開迴路增益為可得到圖 3.17 之閉迴路增益為：

$$G_{PCLG2}(s) = \frac{G_{PLG}(s)}{1 + G_{PLG}(s)} = \frac{\frac{a_p K_e K_d}{4p^2}}{s^2 + P_p s + \frac{a_p K_e K_d}{4p^2}} \quad (3.30)$$

由(3.30)式特性方程式可得到圖 3.17 之閉迴路系統極點：

$$s = \frac{-P_p \pm \sqrt{P_p^2 - \frac{K_d K_e a_p}{p^2}}}{2} \quad (3.31)$$

因此吾人可由 t_3 安定時間之規格決定(3.31)式中的極點位置，若以五倍閉迴路系統時間常數為 t_3 ，則可得到(3.32)

式。

$$5 \times \frac{2}{P_p} = t_3 \quad (3.32)$$

步驟四、模擬驗證與實作

依據前一步驟設計之參數先經由模擬驗證是否滿足速度伺服之規格，若不滿足再回到步驟三修改控制器參數，直至模擬結果滿足規格為止。當模擬結果符合要求後再進行實際系統實現，若實作結果不合乎要求則再跳回步驟三修改參數。

接下來吾人將依照本論文所提的新型鎖相迴路速度控制器設計步驟，設計一滿足實際速度伺服控制之規格。

步驟一、制定所需的速度伺服控制之規格如表 3.2 所示，所使用的馬達參數如表 2.1 所示，而每轉編碼器脈波數量(K_e)為 2000pulses， $K_d = 1$ 。

表 3.2 電腦模擬速度伺服控制所需之規格

系統安定時間	$t_s \leq 1.2 \text{ sec}$
穩態誤差	$\Delta f_{ss} \leq 3 \text{ Hz}$
負載轉矩	$T_{Load} = 1 \text{ N-m}$

步驟二、接著由表 3.2 之規格定出新型鎖相迴路速度控制中特有

之響應規格速度迴路安定時間(t_1)、鎖相迴路安定時間(t_2)及相位安定時間(t_3)。由(3.19)式及(3.20)式可獲得 $t_1 = 0.84 \text{ sec}$ 、 $t_2 + t_3 = 0.36$ 。

步驟三、模擬只有速度迴路控制器所能達到的最小頻率誤差(Δf)為80Hz左右，因此選擇 $\Delta f_M = 200 \text{ Hz}$ ，確保相位迴路能夠動作，此外選擇 $\Delta f_L = 5 \text{ Hz}$ 。接著選擇速度迴路比例積分控制器參數分別為 $K_{ps} = 0.447$ 、 $K_{is} = 0.064$ ，接著選擇 $t_2 = 0.1$ 、 $t_3 = 0.24$ ，以(3.29)式及(3.32)式之建議可選擇 $P_p = 41.67$ 、 $a_p = 5.236$ ，接著由(3.26)式可得到 $K_{pp} = 0.6$ 、 $Z_p = 0.132$ 。

步驟四、由設計準則得到新型相位頻率偵測器之參數後，吾人可由電腦模擬軟體進行模擬驗證，以負載1 N-m，轉速命令為100 rad/sec 的模擬結果如圖 3.20 所示。一開始速度控制器會使用全力加速，負載估測器於 0.2 秒後及估算到正確的負載轉矩，速度迴圈控制器約在 0.72 秒左右即將頻率誤差(Δf)縮小至200Hz以內，鎖相迴路約為 0.1 秒左右將頻率誤差縮減至5Hz以內，接著相位安定時間(t_3)約在 0.2 秒左頻率誤差即降至3Hz內，最後在 1.1 秒左右進入穩定，穩態時頻率誤差與安定時間皆滿足速度伺服控制所制定之規格。

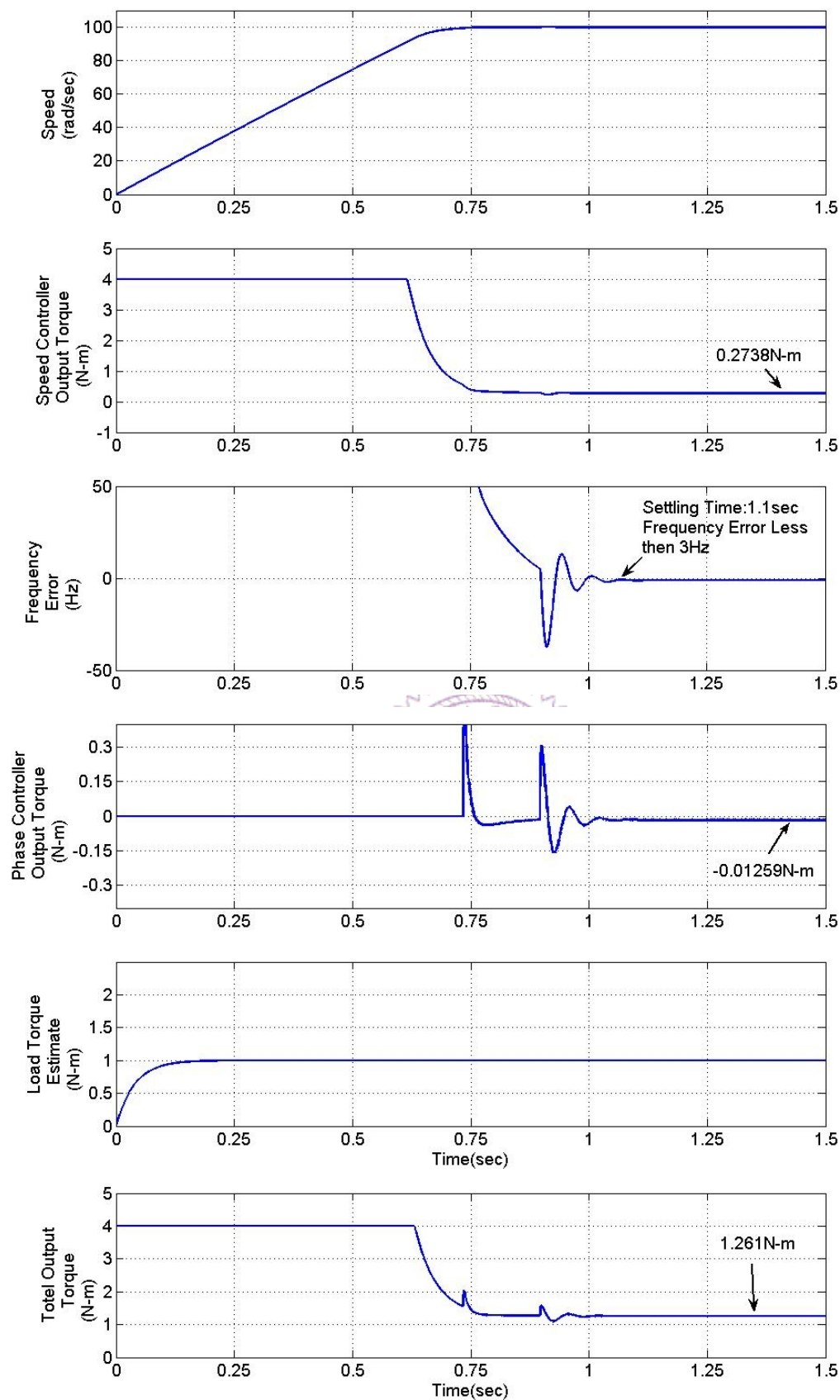


圖 3.20 新型鎖相迴路速度控制器響應結果(轉速命令 100 rad/sec)