

國 立 清 華 大 學

碩士論文

射頻磁控濺鍍氧化鋅鋁薄膜  
電阻率分佈均勻性之研究



所 別：材料科學與工程研究所

學號姓名：9631577 陳融詳

指導教授：黃倉秀 博士

中 華 民 國 九 十 八 年 六 月

## 摘要

本論文以射頻平面磁控濺鍍法製備氧化鋅鋁(AZO)薄膜，探討不同製程參數：鍍膜溫度，捕捉器及基板偏壓等對 AZO 薄膜電阻率及光穿透率分佈均勻性的影響。以四點探針量測片電阻，霍爾測試量測自由載子濃度和載子移動率，X 光繞射儀分析結晶狀態，光譜儀量測可見光穿透率。

由實驗結果可知，在較低鍍膜溫度下，電阻率分佈出現試片中心高而邊緣低之現象，隨著溫度的增加電阻率分佈均勻性改善。在 325 °C 時，試片中心電阻率為  $3.7 \times 10^{-3} \Omega\text{-cm}$ ，邊緣電阻率為  $9.1 \times 10^{-4} \Omega\text{-cm}$ 。鍍膜時基板溫度維持在 220 °C，將基板浮接並裝置離子捕捉器，試片中心電阻率為  $1.0 \times 10^{-2} \Omega\text{-cm}$ ，邊緣電阻率為  $4.2 \times 10^{-3} \Omega\text{-cm}$ ，電阻率分佈均勻性改善一些。鍍膜時基板溫度維持在 220 °C，增加離子捕捉器，增大基板的偏壓可使電阻率均勻性得到很好的改善；其中以基板偏壓 -10 V 時有最低之中心和邊緣電阻率分別為  $2.3 \times 10^{-3} \Omega\text{-cm}$ ， $1.2 \times 10^{-3} \Omega\text{-cm}$ 。在可見光(400~800 nm)平均穿透率方面，不論是試片中心或邊緣及各種不同鍍膜參數得到之 AZO 薄膜都沒有太大的差異，皆有 82% 以上。

在鍍膜溫度 145 °C，增加捕捉器，基板偏壓 -10V 時可以得到試片中心電阻率為  $1.1 \times 10^{-2} \Omega\text{-cm}$ ，邊緣電阻率為  $3.7 \times 10^{-3} \Omega\text{-cm}$  之 AZO 薄膜。此結果顯示裝置離子捕捉器配合適當的增大基板偏壓可以有效地在較低製程溫度，得到必須在高溫才能得到的良好電阻率分佈均勻性。

## 誌 謝

首先要感謝我的指導教授黃倉秀博士在這兩年來的細心指導；幫忙濺鍍機的改機讓我完成後續的鍍膜及分析工作。黃老師清晰有條理的邏輯概念、深厚的學術背景、以及熟練的實務經驗，是幫助我完成這篇論文的主要因素。

最重要的，感謝家人和朋友們在這兩年期間的支持與鼓勵，讓我能專心地完成學業。感謝實驗室的學長彭鈺仁在實驗上總是適時地給我很多建議與方向，也幫我解決了很多濺鍍機的問題讓我順利地完成實驗。感謝陳禹睿和柯建宇學長在儀器操作上不遺餘力的教導，讓我可以實驗上迅速地步入軌道。感謝我的好夥伴楊承叡兩年來和我一起同甘共苦，同心合力，是我這兩年來能繼續前進的動力。

我願將這份成果與家人及所有協助我的朋友共享，以表達我由衷的謝意。



# 目 錄

摘要.....	I
致謝.....	II
目錄.....	III
表格目錄.....	IV
圖片目錄.....	V
第一章 前言.....	1
第二章 實驗方法與步驟.....	11
第三章 結果與討論.....	14
3-1 不同基板對電阻率均勻性的影響.....	14
3-2 不同鍍膜溫度對 AZO 薄膜電阻率均勻性的影響.....	15
3-3 離子捕捉器(Catcher)對 AZO 薄膜電阻率均勻性的影響...	18
3-4 基板偏壓 (Bias) 對 AZO 薄膜電阻率均勻性的影響.....	18
3-5 改變鍍膜參數對光穿透率的影響.....	20
3-6 145 °C 鍍膜溫度加捕捉器且基板偏壓 -10 V.....	22
第四張 結論.....	23
參考文獻.....	25
表格.....	表 1
圖片.....	圖 1.1-圖 3.26

## 表格目錄

表 1：各試片的可見光(400~800 nm)平均穿透率



## 圖片目錄

圖 1.1：氧化鋅之纖鋅礦六方晶結構(wurtzite hexagonal structure),其中大圓為氧原子,小圓為鋅原子

圖 2.1：實驗流程圖

圖 3.1：鍍在氧化矽和玻璃基板的AZO薄膜電阻率於基板位置分佈圖  
( $T_s = 220\text{ }^{\circ}\text{C}$ ，Substrate Grounding)

圖 3.2：不同鍍膜條件的膜厚於基板位置分佈圖

圖 3.3：不同鍍膜溫度的 AZO 薄膜電阻率於基板位置分佈圖

圖 3.4：試片中心 AZO 薄膜的電阻率隨著鍍膜溫度的變化

圖 3.5：試片中心 AZO 薄膜的載子濃度和載子移動率隨著鍍膜溫度的變化

圖 3.6：試片中心AZO薄膜的X光繞射圖形( $T_s = 275\text{ }^{\circ}\text{C}$ ，Substrate Floating)

圖 3.7：不同鍍膜溫度的試片中心 AZO 薄膜的 (0002) X 光繞射峰強度比較

圖 3.8：AZO薄膜載子濃度和載子移動率在試片位置的分佈( $T_s = 220\text{ }^{\circ}\text{C}$ ，Substrate Floating)

圖 3.9：試片中心和邊緣AZO薄膜的X光繞射圖形( $T_s = 220\text{ }^{\circ}\text{C}$ ，Substrate Floating)

圖 3.10：不同鍍膜溫度的試片中心和鍍膜溫度  $220\text{ }^{\circ}\text{C}$  的試片邊緣的 AZO 薄膜X光繞射圖形

圖 3.11：以  $220\text{ }^{\circ}\text{C}$ ，不同基板接線鍍膜的試片的電阻率在基板位置分佈圖

圖 3.12：以  $220\text{ }^{\circ}\text{C}$ ，不同基板接線鍍膜的試片中心的電阻率隨接線條件

的變化

圖 3.13 : 以 220 °C, 不同基板接線鍍膜的試片中心的載子濃度和載子移動率隨接線條件的變化

圖 3.14 : 以 220 °C, 不同基板偏壓鍍膜的試片之電阻率於基板位置分佈圖

圖 3.15 : 以 220 °C, 不同基板偏壓鍍膜的試片之中心電阻率隨偏壓的變化

圖 3.16 : 以 220 °C, 不同基板偏壓鍍膜的試片中心載子濃度和載子移動率隨偏壓的變化

圖 3.17 : 在 220 °C, 不同基板偏壓鍍膜的試片中心或邊緣的 AZO 薄膜 X 光繞射圖形

圖 3.18 : 以 220 °C, 基板 Floating 鍍膜的試片在不同基板位置的光穿透率隨波長的變化

圖 3.19 : 以 220 °C, 基板 Floating 鍍膜的試片在不同基板位置的可見光平均穿透率

圖 3.20 : 不同鍍膜溫度, 基板 Floating 鍍膜的試片中心之光穿透率隨波長的變化

圖 3.21 : 不同鍍膜溫度, 基板 Floating 鍍膜的試片中心之可見光平均穿透率

圖 3.22 : 以 220 °C, 不同基板接線鍍膜的試片中心之光穿透率隨波長之變化

圖 3.23 : 以 220 °C, 不同基板接線鍍膜的試片中心之可見光平均穿透率

圖 3.24 : 以 220 °C, 不同基板偏壓鍍膜的試片之中心之光穿透率隨波長之變化

圖 3.25 : 以 220 °C, 不同基板偏壓鍍膜的試片之中心之可見光平均穿透

率

圖 3.26：不同溫度及基板接線鍍膜的試片之電阻率在基板位置分佈圖





# 第一章 前言

## 1-1 透明導電薄膜

透明導電氧化物(Transparent Conducting Oxide, TCO)指的是在可見光範圍內(390-760 nm)具有 80%以上的透光率，而且導電性高，其電阻率低於  $1 \times 10^{-3} \Omega\text{-cm}$ ，則可稱為透明導電薄膜[1]。由於導電薄膜為電的良導體，因此具有高濃度的自由載子，一般約為  $10^{20} \text{ cm}^{-3}$  左右，這樣的物質可由古典電磁學理論得知在紅外光範圍具有高反射性，換句話說，透明導電薄膜在不同電磁波頻率範圍內具有光選擇性(optical selectivity)，故可以吸收紫外光、反射紅外光而使可見光穿透。代表的透明導電氧化物半導體材料有  $\text{In}_2\text{O}_3$ 、 $\text{SnO}_2$ 、 $\text{ZnO}$ 、 $\text{CdO}$  等。這些氧化物半導體的能隙都在 3 eV 以上，所以可見光能量(1.6-3.3 eV)不足以將價帶的電子激發到導帶，只有在紫外光範圍(350-390 nm)以下的波長才有足夠的能量激發電子到導帶。因此，由電子在能帶間遷移而產生的光吸收，在可見光範圍內不會發生，故透明導電氧化物在可見光範圍內具有透明性。然而這樣的氧化物半導體，在室溫下多為絕緣體，因此為了增加它的導電性，多採下列兩種方法：(1)摻入比原化合物陽離子多一價的金屬離子、或比陰離子少一價的非金屬離子，前者如  $\text{In}_2\text{O}_3\text{:Sn}$ [2-4]、 $\text{ZnO}\text{:Al}$ [5, 6]，後者如  $\text{SnO}_2\text{:F}$ [7]；(2)製造非化學計量比 (nonstoichiometric)的半導體化合物，即半導體中含有陰離子空缺。這兩種情形均能提供導電帶之導電電子，因此影響氧化物半導體薄膜導電機制之因素除了薄膜的表面效應外，雜質(dopant)的種類和成份才是控制的關鍵。

## 1-2 透明導電薄膜的應用

於西元 1907 年，Badeker 發表了第一個半導體透明且具有導電性的 CdO 薄膜後，經過多年的研發與發展，工業界因著眼半導體透明薄膜的應用潛力，於西元 1940 年，首度將透明導電薄膜應用於飛機的透明擋風玻璃[8]。在往後的十年間，透明導電玻璃有更廣泛的應用，如應用在氣體偵測器(gas sensors)、太陽能收集器(solar energy collector)、熱反射鏡(heat mirror)、透明電極(light transparent electrodes)等。日本松崎真空公司也依電阻值將其應用分成下列等級[9]：

(1)300  $\Omega$ /sq 以上：

完全透光，適用於較不需導電性之處。防靜電玻璃板、觸控面板、車上用液晶顯示等。

(2)300-100  $\Omega$ /sq：

用於扭轉向列(TN)液晶盒(cell)，如液晶手錶、計算機等液晶盒。

(3)100-40  $\Omega$ /sq：

用於小型點矩陣(dot matrix)顯示板等扭轉向列液晶盒的微細電路圖(pattern)，同時也用於太陽能電池。

(4)40-10  $\Omega$ /sq：

用於文字處理機、個人電腦或液晶彩色電視螢幕等的超級扭轉向列(STN)液晶盒。

(5)10  $\Omega$ /sq 以下：

用於平面電漿顯示器(PDP)、電致發光(EL)顯示器、電色顯示器(ECD)等。



### 1-3 透明導電氧化物薄膜的特性

透明導電氧化物薄膜的結構依氧化物種類不同而異，例如純氧化鋅(ZnO)為六方晶系之纖鋅礦結構 (wurtzite hexagonal structure)，如圖 1.1 所示、純氧化銦( $\text{In}_2\text{O}_3$ )為立方晶系結構(Cubic structure)[10]。此外，當氧化物薄膜中摻雜少量原子時，多數維持原結構，只是晶格常數不同而已，例如 ITO 導電薄膜為氧化銦( $\text{In}_2\text{O}_3$ )中摻雜錫(Sn)，其結構仍為立方晶格結構[11]。Czternastek 等人[12]利用銦鋅合金靶材濺鍍摻雜少量銦的 ZnO 薄膜，亦得到六方晶系纖鋅礦結構的 ZnO 薄膜。

金屬原子與氧原子鍵結時，傾向失去電子而成為陽離子，在金屬氧化物中，具有 $(n-1)d^{10}ns^0$  ( $n \geq 4$ ,  $n$  為主量子數)電子組態的金屬陽離子，其中  $s$  軌域會作等向性的擴展。如果晶體中有某種鎖狀結構，能讓陽離子相當接近，使他們的  $s$  軌域重疊，形成傳導路徑；再加上材料本身自有或由摻雜物而來的可移動電子，便具有導電性了。材料的導電率  $\sigma$

$$\sigma = ne\mu$$

其中  $n$ =載子濃度， $e$ =電子之電量， $\mu$ =載子之移動率。若一個材料要具備導電性，材料內部必須有攜帶電荷的載子與可供載子高速移動的路徑[1]。

透明導電薄膜必須具備良好的可見光透明度。當入射光能量大於能隙時，會將價帶的電子激發到導帶，所以透光範圍在短波長的界限則由能隙決定。另外，透光範圍在長波長側的界限則由電漿頻率，典型的金屬或透明導電氧化物，其載子處於一種電漿狀態，與光的作用很強。當入射光的波長大於某個波長時，入射光會反射；這個由電漿頻率決定的波長，對金屬而言是在紫外線區，而對透明導電氧化物而

言是在紅外線區。所以金屬在一般的狀態下是不透明的，而透明導電氧化物能讓可見光穿透而呈現透明狀。

穿透率可定義為穿透光與入射光的強度比值， $T = I / I_0$  [13, 14]，若試片為一均勻的薄片，其厚度為  $X$ ，吸收係數為  $\alpha$ ，兩個界面的反射率為  $R$ ，光傳遞經過第一個界面所剩的強度為  $(1-R)I_0$ ，而再到達第二個界面因吸收的關係所剩的強度為  $(1-R)I_0 \exp(-\alpha X)$ 。這些光量就只有  $(1-R)(1-R)I_0 \exp(-\alpha X)$  部分穿過第二個界面，其他的則會被界面再度反射。如此可得知穿透率與吸收係數的關係如下所示：

$$T \approx (1-R)^2 \exp(-\alpha X)$$

若假設忽略所有試片之反射率，穿透率與吸收係數的關係式如下所示：

$$T \approx \exp(-\alpha X)$$

此時吸收係數(absorption coefficient,  $\alpha$ )與光學能隙(optical gap,  $E_g$ )有下列的關係[15]：

$$\alpha \propto (h\nu - E_{g,dir})^{1/2} \quad \text{直接能隙 (direct band gap)}$$

$$\alpha \propto (h\nu - E_{g,indir} - E_p)^2 \quad \text{間接能隙 (indirect band gap)}$$

其中

$h\nu$ ：入射光能量

$E_{g,dir}$ ：光學直接能隙

$E_{g,indir}$ ：光學間接能隙

$E_p$ ：聲子(phonon)放射或吸收之光子能量

由此可知光穿透率對吸收係數很敏感。然而當光子能量超過能隙大小時，會激發電子從價帶躍遷至導電帶而造成光的吸收；假若吸收的機制主要為價帶和最低位置導電帶間的電子躍遷，則此時入射光子

的能量僅需克服能隙(energy gap)即可被價帶的電子吸收造成躍遷，並造成穿透率的改變，因此由穿透率變化亦可得到能隙寬度。

純氧化鋅薄膜的能隙約為 3.2-3.3 eV 左右[16]，而 Czternastek 等人[17]的結果顯示，摻雜銦的氧化鋅薄膜之能隙約為 3.28-3.38 eV 左右；另外純氧化銦薄膜的能隙約為 3.50-3.75 eV 左右[18]，摻雜錫的氧化銦薄膜(ITO)之能隙約為 4.2 eV[19]。

影響可見光透明度的原因主要有吸收、反射及散射，例如自由載子的吸收、電子被聲子或雜質散射時產生的吸收。隨入射光的能量改變而有不同方式的吸收，如在遠紅外光區，為分子轉動的吸收；在近紅外光區，為分子振動的吸收；在可見光及紫外光區，為電子在能帶間躍遷產生的吸收。薄膜表面或基底表面不平整時則產生散射。

#### 1-4 AZO 透明導電氧化物薄膜的導電機制

一般相信透明導電氧化物薄膜的導電機制有兩種：一種是雜質摻雜(dopant)的機制，另一種則是氧空位(oxygen vacancies)的機制。純 ZnO 薄膜因為有氧空位(oxygen vacancies)及填隙型鋅原子(interstitial zinc atom)缺陷，因此通常有低電阻的特性[16]。然而在摻雜少量鋁原子後，一般相信鋁原子會置換(substitutional)鋅原子位置，因此會多一個電子，以 n-型施子(donor)的形式增加 ZnO 薄膜的導電性[12, 20]。雖然鋁原子的摻雜可使自由電子的濃度增加，但相對的也使得氧化鋅晶格扭曲，而影響了自由載子的移動率，因此鋁之摻雜量仍是受到限制的。文獻上已有很多對於鋁之摻雜量的研究，以靶材成份  $\text{Al}_2\text{O}_3\text{-ZnO}(2 \text{ wt}\% \text{ Al}_2\text{O}_3)$  為有最好之光電性質[21-23]，因此我們的研究就是以此氧化鋅鋁陶瓷靶材來進行 AZO 薄膜的濺鍍。另外，在 ZnO 薄膜中，氧空位的產生有助自



由電子的增加。因晶格中氧空位沒有填補，使得鍵結之兩個電子形成自由電子，故氧空位亦是以 n-型施子的方式來增加 ZnO 薄膜的導電性。氧空位的存在亦會影響到自由載子的移動率，故在控制氧空位濃度時需注意。

## 1-5 AZO 薄膜的電阻率分佈不均勻性

濺鍍的 TCO 薄膜電阻率分佈不均勻之現象，一般大致分成兩個主要機制：1. 能量粒子的轟擊及 2. 活性氧原子到達基板的不均勻。Ishibashi 等人[24]利用直流磁控濺鍍在濺鍍電壓 -370 V，不同的鍍膜溫度條件下鍍製了 ITO 薄膜。發現鍍膜溫度提高可以讓試片整體電阻率皆下降，但是電阻率分佈均勻性並沒有顯著的改善。若降低濺鍍的電壓到 -110 V 則不管鍍膜溫度高低所濺鍍之 ITO 薄膜電阻率分佈均勻性皆相當好，只是越高的鍍膜溫度會有越低的電阻率。他們做了霍爾量測發現不管鍍膜溫度為何，隨著逐漸減小的濺鍍電壓載子濃度皆會提升，載子移動率則幾乎沒有影響，所以影響 ITO 濺鍍薄膜電阻率分佈均勻性的主要因素應為載子濃度的高低。他們認為載子濃度的提升可能有兩個機制：1. 氧負離子的轟擊可能會讓氧進入到氧的空位使得氧空位當做施子的效果消失，降低載子濃度；2.  $\text{In}_2\text{O}_3$  有可能會因負離子的轟擊而分解成 InO 和 O，InO 為黑色且電阻率高之物質，若產生太多 InO 不僅會使得電阻率的表現變差，在可見光穿透率方面也會受到影響。

利用直流磁控濺鍍 ITO 透明導電氧化物薄膜只要藉由降低濺鍍的電壓即可以得到電阻率分佈均勻之薄膜。但是利用直流磁控濺鍍 AZO 透明導電氧化物薄膜，即使在強力的磁場條件下降低濺鍍的電壓，仍然

無法得到電阻率均勻分佈之 AZO 薄膜[25]。Minami 等人[25]利用直流磁控濺鍍在鍍膜溫度 200 °C，鍍膜壓力 3 mtorr 的條件下鍍製了 AZO 薄膜。他們發現薄膜在試片中心有最低之電阻率，隨著遠離試片中心電阻率逐漸升高在電蝕(Eroded)區域達到電阻率的最高點，更遠離電蝕區域後電阻率開始下降，呈現一個山丘形狀的分佈曲線。他們利用直流加射頻磁控濺鍍在固定直流功率 80 瓦，改變射頻功率 0 到 150 瓦，在鍍膜溫度 200 °C，鍍膜壓力 3 mtorr 的條件下鍍製了 AZO 薄膜。希望藉由射頻功率的增大所產生的低濺鍍電壓能夠使得 AZO 薄膜和 ITO 薄膜一樣有均勻之電阻率分佈。實驗結果顯示隨著射頻功率逐漸增加，薄膜之電蝕區域之電阻率逐漸下降，在射頻功率 60 瓦時電阻率分佈均勻性得到較好的改善，但是試片邊緣處的電阻率仍是較高而呈現邊緣高中心低之不均勻分佈，繼續增大射頻功率到 150 瓦並無顯著的改變。他們做了霍爾量測發現射頻功率增大會使得載子濃度有顯著之提升而載子移動率略微上升。在 X 光繞射分析上他們發現電蝕區域之繞射峰強度和射頻功率並無相關，因此他們認為在電蝕區域無法用能量粒子轟擊導致結晶性減弱來解釋電阻率的下降。他們也嘗試在濺鍍氣氛中加入氫氣來改善薄膜的電阻率均勻性。在直流 80 瓦加射頻 100 瓦，鍍膜溫度 200 °C 的鍍膜條件下，改變氫氣流量鍍製了 AZO 薄膜。通入氫氣的比率為 0.4% 到 0.6%時電蝕區域和更遠離處之薄膜電阻率皆下降，電阻率分佈均勻性比純粹直流加射頻磁控濺鍍得到之 AZO 薄膜更好，但通入的氫氣量再增多時電阻率均勻性又開始變差。而電蝕區域和更遠離處之薄膜電阻率的下降則主要是載子移動率的提升，載子濃度的提升相當輕微。他們的解釋是濺鍍過程中氧氣會吸附在晶界上，使得載子在傳輸時被晶界散射，

降低載子移動率，而增加氬氣的濺鍍氣氛能夠使得氬氣產生抑制氧氣被晶界吸收和進入 AZO 薄膜的效果。所以他們認為造成 AZO 薄膜電阻率分佈不均勻的主要原因應為活性氧到達基板分佈的不均勻。

Tominaga 等人[26]利用平面磁控濺鍍 AZO 薄膜也發現了電阻率分佈不均勻之現象。不過 Tominaga 等人[26]認為造成 AZO 薄膜電阻率分佈不均勻之原因應為能量粒子的轟擊。它們的實驗主要是探討濺鍍壓力對 AZO 薄膜電阻率分佈的影響。隨著鍍膜壓力的增大，濺鍍之 AZO 薄膜的電阻率得到很好的改善，但是整體來看電阻率略微增大。因為鍍膜壓力增大，氧的能量粒子會因為腔體內會有較多之 Ar 氣體而被散射，電蝕區域遭受能量粒子轟擊的數量因而減少，使得薄膜有較好之電阻率分佈均勻性。Zhang 等人[27]的報導指出 AZO 薄膜電阻率分佈均勻性受到鍍膜溫度的影響很顯著。在鍍膜溫度 90 °C 時，電阻率分佈呈現試片中心高而邊緣低之現象，將鍍膜溫度提升至 200 °C 時，電阻率分佈均勻性得到很好的改善。這裡我們特別注意到 Zhang 等人所鍍製之 AZO 薄膜電阻率分佈並不像 Minami 或 Tominaga 等人一樣在試片中心出現最低電阻率，電蝕區域出現最高電阻率。這是因為他們鍍膜時基板與靶材之間的距離有所差異的關係。Minami 等人[25]的基板至靶材間距為 5 cm，Tominaga 等人[26]為 3.5 cm，而 Zhang 等人[27]則是 7 cm。若基板至靶材的間距變長，在幾何空間上來觀看電蝕區域到試片中心的圓形區域將可被視為一點，因此 Zhang 等人[27]所鍍製之 AZO 薄膜在試片中心處即出現較高電阻率之現象。我們相信能量粒子的轟擊，是造成電阻率分佈不均勻主要原因，而能量粒子主要有 Ar、O 中性原子， $\text{Zn}^+$ 、 $\text{Ar}^+$ 、 $\text{O}_2^+$ 、 $\text{O}^+$  正離子及  $\text{O}^-$  負離子。Zhang 等人[27]指出：要對 ZnO 薄膜表面



造成損傷，入射之粒子能量 ( $E_i$ )必須超過 ZnO 之門檻能量 ( $E_{\text{pet}}$ )，他們計算出門檻能量大約為 33 eV。Zn、Al、Ar 等中性原子和  $\text{Zn}^+$ 、 $\text{Ar}^+$ 、 $\text{O}_2^+$ 、 $\text{O}^+$  等正離子入射能量皆在 25 eV 以內，不致於對 ZnO 薄膜表面造成損傷；O 中性原子則在 30 到 100 eV 之間，入射能量超過了 ZnO 之門檻能量，但是它的流量相對於其他能量粒子而言是非常的小，所以不是造成薄膜損傷最主要的因素； $\text{O}^-$  負離子的入射能量約為 300 eV，遠遠超過了 ZnO 之門檻能量，因此  $\text{O}^-$  負離子的轟擊對 AZO 薄膜的破壞是最嚴重的。而且  $\text{O}^-$  負離子的流量分佈是隨著遠離試片中心而逐漸減小，因此  $\text{O}^-$  負離子在試片中心的轟擊最嚴重，造成薄膜的應力集中和晶格的扭曲，使得薄膜出現試片中心電阻率高邊而緣低之電阻率分佈不均勻之現象。當溫度提升至 200 °C 時，較高的鍍膜溫度讓濺鍍在基板上的原子能有更多的動能，改善了結晶性，也釋放了薄膜的應力，使得 AZO 薄膜電阻率分佈均勻性得到了改善。

在能量粒子的轟擊的機制上我們還必須注意到一點，能量粒子的轟擊不全然只是對薄膜表面造成損傷，它是一把雙面刃。若入射的能量粒子能量小於薄膜的門檻能量，AZO 薄膜會從這些入射的能量粒子得到額外的能量，和提高溫度有同樣的效果，改善結晶性，釋放薄膜的應力，讓 AZO 薄膜有更低的電阻率。

## 1-6 研究動機與目的

透明導電氧化物是應用在平面顯示器上必要的電極材料，最常見的為利用濺鍍法製造在可見光範圍有較高穿透率的摻雜異價陽離子之氧化銦錫薄膜(tin doped indium oxide, ITO)[10, 28-32]，但是隨著近年來

銦礦蘊藏量減少使得銦價格飆升，尋找替代 ITO 材料之透明導電氧化物日益殷切。而氧化鋅鋁( $\text{Al}_2\text{O}_3$  doped ZnO, AZO)的便宜也具有媲美 ITO 之低電阻率和高可見光穿透率，使得它得到了廣泛的研究。然而有關濺鍍 AZO 透明導電氧化物薄膜電阻率分佈均勻性的文獻甚少，因此有必要更深入的探討 AZO 透明導電薄膜電阻率分佈的均勻性。我們相信造成 AZO 薄膜電阻率分佈不均勻是因為  $\text{O}^-$  負離子轟擊造成薄膜損傷造成的，因此我們嘗試將基板電位浮接及增加離子捕捉器，來達到阻擋  $\text{O}^-$  負離子的目的；探討基板偏壓對 AZO 薄膜電阻率分佈均勻性的影響；最後期能降低鍍膜溫度，更適合在軟性基板鍍膜製程的應用。



## 第二章 實驗方法與步驟

本研究的實驗流程大致可如圖 2.1 所示。茲分別敘述如下：

### 2-1 濺鍍系統裝置

本實驗採用射頻磁控平面濺鍍系統。真空抽氣系統乃是由一機械邦浦和一油擴散邦浦所組成，可將真空抽至  $4 \times 10^{-7}$  Torr 以下。且真空量測分別由熱偶真空計(thermocouple gauge)、冷陰極真空計(cold cathode gauge)及電容式真空計量得。系統採射頻(RF)電源供應器，頻率 13.56 MHz，電源輸出由 RTX-600 控制器控制，且利用 ATX-600 匹配線路(matching network)自動調整阻抗。濺鍍源為 2 吋靶，且靶材直接固定於陰極上，陰極內有永久磁鐵以增加電流密度。氣體流量以質流控制器(mass flow controller)計量，控制 Ar 壓力。冷卻水經冰水機控制在  $21^{\circ}\text{C}$ ，其目的一方面為冷卻擴散邦浦之油蒸氣，避免油蒸氣回流至真空腔體，且另一方面降低真空腔體及濺鍍源的溫度。而液氮冷凝阱的目的亦為避免油蒸氣回流至真空腔體，影響真空度。

### 2-2 基板準備

將鈉玻璃以鎢鋼刀輪切割成尺寸  $7 \times 7$  公分。先利用清潔劑洗去表面油漬，再用逆滲透(RO)水洗淨，之後利用超音波振盪丙酮、異丙醇清洗玻璃，最後以氮氣槍吹乾，再放入真空腔內準備濺鍍薄膜。

### 2-3 濺鍍製程參數

(1) 靶材成份  $\text{Al}_2\text{O}_3\text{-ZnO}$  (2 wt%  $\text{Al}_2\text{O}_3$ )

- (2) 基板溫度 220 °C、275 °C、325 °C
- (3) 固定濺鍍功率 50 W
- (4) 基板和靶材距離為 10 cm
- (5) 基板轉速為 100 rpm
- (6) Ar 壓力為 14 mTorr
- (7) 離子捕捉器(Ion Cather)
- (8) 基板偏壓：浮接(Floating)、-6 V、-10 V、-15 V、-20 V

## 2-4 薄膜性質量測

### (1) 膜厚度量測：

將鍍好之 AZO 薄膜以微影製程(photolithography)製作所需之圖案。再利用 Veeco Dektak 150 Surface Profiler 量測膜厚。

### (2) 片電阻量測：

使用共線四點探針量測薄膜的片電阻，方法為供給一固定電流，使其通過等距四根探針的最外側兩根探針和薄膜，然後量測中間兩根探針的電壓值，即可由下式求得片電阻：

$$R_s = \left(\frac{V}{I}\right) \times C.F.$$

C.F.為修正因子，當薄膜厚度和探針間距遠小於試片之長和寬時

$$C.F. = \frac{\pi}{\ln 2} = 4.532$$

### (3) 光穿透率量測：

利用 HITACHI U-3010 Spectrophotometer 量測薄膜之光穿透率，掃描波長為 300-800 nm，掃描速率 60 nm/min。

#### (4) 霍爾量測：

霍爾量測主要是為了分析薄膜之載子濃度(carrier concentration)及載子移動率(carrier mobility)。Van der Pauw method 的適用條件為薄膜導電率遠大於基板。試片尺寸為 10 mm×10 mm。薄膜電阻率( $\rho$ )、載子濃度(n 或 p)及載子移動率( $\mu$ )可由下列式子求出：

$$\rho = \frac{\pi d}{\ln 2} \left( \frac{R_{12,34} + R_{23,41}}{2} \right) \cdot F \cdot \left( \frac{R_{12,34}}{R_{23,41}} \right)$$
$$\Delta V_{24} = \frac{BI}{d} \cdot \frac{-1}{nq} \quad (\text{n-type})$$
$$\rho = \frac{1}{nq\mu} \quad (\text{n-type})$$

其中，d 表薄膜厚度； $R_{12,34}$  為接點 1，2 流過電流時、接點 3，4 上的電壓值與導入電流的比值； $R_{23,41}$  為接點 2，3 流過電流時、接點 4，1 上的電壓值與導入電流的比值，導入電流在 0.1-2.0 mA 之間；B 則為垂直試片表面所加磁場強度，此為 5300 高斯(Gauss)； $\Delta V_{24}$  為未加磁場時接點 2，4 間的電壓與加上磁場後的量到的電壓，前後兩電壓的差額，亦即為霍爾電壓；F 為  $R_{12,34}/R_{23,41}$  有關的修正因子，其表示式為：

$$\frac{R_{12,34} - R_{23,41}}{R_{12,34} + R_{23,41}} = \frac{F}{\ln 2} \cdot \cosh^{-1} \left[ \frac{\exp(\ln 2 / F)}{2} \right]$$

#### (5) X 光繞射分析：

使用 Shimadzu 的 X 光繞射儀來偵測薄膜的結晶性。電壓為 30 kV，電流為 20 mA，以銅靶的  $K_{\alpha}$  射線為輻射源( $\lambda=1.5405 \text{ \AA}$ )，掃描角度為  $30^{\circ}\sim 40^{\circ}$ ，掃描速率為  $2^{\circ}/\text{min}$ 。

## 第三章 結果與討論

### 3-1 不同基板對電阻率均勻性的影響

Li 等人[33]研究了不同基板對 AZO 薄膜電阻率的影響，分別是 Glass:  $9.1 \times 10^{-4} \text{ } \Omega\text{-cm}$ 、Si:  $8.0 \times 10^{-4} \text{ } \Omega\text{-cm}$ 、 $\text{SiO}_2$ :  $7.9 \times 10^{-4} \text{ } \Omega\text{-cm}$ 、Quartz:  $5.1 \times 10^{-4} \text{ } \Omega\text{-cm}$ 。鍍在玻璃、矽、二氧化矽上的 AZO 薄膜電阻率幾乎相同，約在  $8 \sim 9 \times 10^{-4} \text{ } \Omega\text{-cm}$  之間，電阻率最低的為石英基板。雖然鍍膜在石英基板上較其它基板的薄膜電阻率低，但也僅在 1.8 倍以內而已。顯示基板的選擇對 AZO 薄膜電阻率的影響不大。我們選擇普通鈉玻璃基板來進行 AZO 薄膜的濺鍍，所濺鍍出來的薄膜的電阻率呈現試片中心高而試片邊緣低的分佈。一般而言，利用濺鍍法得到之透明導電氧化物膜的電阻率在中心應該是較低的而隨著遠離中心會稍微升高[24-26]。對於這個迥異於一般現象的結果，我們最初猜測可能是玻璃基板內的雜質發生擴散干擾了實驗的結果。例如鈉原子可能會擴散到 AZO 薄膜中之鋅原子位置，這會使得本來應該由鋁原子取代鋅原子來增加自由電子濃度的效果消失。因為鈉原子價電子數比鋅原子還少一個，如果鈉原子佔據鋅原子之位置反而會減少自由電子濃度而造成載子濃度下降。因此我們嘗試將玻璃基板換為二氧化矽(氧化的矽晶片)基板，希望能釐清鈉原子的擴散是否為造成薄膜電阻率分佈不均勻的主要原因。圖 3.1 為鍍在氧化矽和玻璃基板的 AZO 薄膜電阻率在基板位置的分佈圖。鍍膜條件皆相同：鍍膜溫度  $220 \text{ } ^\circ\text{C}$ ，基板接地(Grounding)。由圖中可以觀察出兩者差異不大，而且電阻率分佈都不均勻。試片中心電阻率約為  $25 \times 10^{-3} \text{ } \Omega\text{-cm}$ ，距離基板中心 3 cm 處之邊緣，其電阻率約為  $5 \times 10^{-3} \text{ } \Omega\text{-cm}$ ；中心和邊緣電阻率相差近 5 倍。這個結果顯示了純的二氧化矽基板沒有含鈉也是會有電阻率分佈不均勻之現象，因此我們即可推論出試片中心電阻



率的增高並不是因為鈉原子的擴散較嚴重所造成的。圖 3.2 為各種不同鍍膜條件所鍍出之薄膜的膜厚於基板位置的分佈。膜厚差異最高僅約為 28 %，薄膜厚度的均勻性相當好。薄膜之電阻率為片電阻和膜厚的乘積，由此可知膜厚也不是造成電阻率不均勻的主要原因。

### 3-2 不同鍍膜溫度對 AZO 薄膜電阻率均勻性的影響

Zhang 等人[27]利用直流環型磁控反應濺鍍，在鍍膜壓力 6 mtorr，鍍膜溫度 90 °C 的情況下鍍製了 AZO 薄膜。發現薄膜呈現試片中心電阻率高而邊緣低之不均勻現象，中心電阻率為  $7 \times 10^{-2} \Omega\text{-cm}$ ，邊緣電阻率為  $7 \times 10^{-3} \Omega\text{-cm}$ ，相差 10 倍；而在鍍膜溫度 200 °C 的情況下所鍍製之 AZO 薄膜，電阻率分佈曲線則相當均勻，薄膜試片中心到邊緣電阻率都為  $7 \times 10^{-4} \Omega\text{-cm}$ 。從他們的實驗結果可以得知提高鍍膜溫度可以有效的改善電阻率分佈的均勻性。

我們的實驗利用射頻平面磁控濺鍍 (RF planar magnetron sputtering)。在鍍膜壓力 14 mtorr，鍍膜溫度 220°C 的情況下鍍製了 AZO 薄膜，其電阻率的分佈不均勻，如圖 3.1。圖 3.3 為不同鍍膜溫度的 AZO 薄膜電阻率分佈圖。在鍍膜溫度 220 °C 時，我們並沒有得到 Zhang 等人[27]在 200 °C 就得到之均勻分佈薄膜電阻率；而是試片中心電阻率仍高於邊緣將近 10 倍，薄膜試片中心電阻率為  $1.9 \times 10^{-2} \Omega\text{-cm}$  邊緣為  $2.3 \times 10^{-3} \Omega\text{-cm}$ 。在鍍膜溫度 275 °C 時，可以看到在薄膜試片較邊緣處電阻率均勻性有得到比較好的改善，但是試片中心處還是可以看到電阻率分佈有明顯的高低落差。從整體上來看電阻率均勻性是有得到些微改善，中心電阻率為  $1.7 \times 10^{-2} \Omega\text{-cm}$ ，邊緣為  $8.1 \times 10^{-4} \Omega\text{-cm}$ 。在鍍膜溫度 325 °C 時，可以看到電阻率分佈曲線已趨平緩，中心電阻率為  $3.7 \times 10^{-3} \Omega\text{-cm}$  邊緣電阻率  $9.1 \times 10^{-4} \Omega\text{-cm}$ ，中心與邊緣的電阻率分佈相當均勻。

從圖 3.3 可以看出試片中心薄膜電阻率隨鍍膜溫度升高呈現下降趨勢，為了探討造成電阻率變化的原因，我們將薄膜試片中心電阻率數據顯示於圖 3.4；將試片中心的 AZO 薄膜做了霍爾量測，載子濃度和移動率顯示於圖 3.5。大致上載子濃度和載子移動率皆隨著鍍膜溫度增加而上升，所以電阻率因而下降；但是從 220 °C 到 275 °C 時載子濃度呈現略降趨勢，載子移動率仍是增大。根據物質的電阻率公式 $(1/\rho) = ne\mu$ ，其中  $n$  為載子濃度， $e$  為電子之電量， $\mu$  為載子之遷移率；當載子移動率  $\mu$  增大且載子濃度  $n$  減少的情況下，薄膜電阻率  $\rho$  變小的主要原因，應為載子移動率增大的效應遠大於載子濃度的減少所導致的結果。由此推知濺鍍 AZO 薄膜時，載子移動率應是影響電阻率大小的主要原因

為了更進一步了解載子移動率變化的原因，我們做了 X 光繞射分析。圖 3.6 為試片中心 AZO 薄膜的 X 光繞射圖形 [ $T_s = 275\text{ }^\circ\text{C}$ ，基板浮接(Floating)]。因為繞射峰主要為 ZnO (0002) 所以往後 X 光繞射分析皆只採樣 30~40°觀察 ZnO (0002) 繞射峰強度的變化。圖 3.7 為在不同鍍膜溫度下鍍膜試片中心 AZO 薄膜的 X 光繞射峰強度比較。從圖中可以看出隨著鍍膜溫度增大，繞射峰強度顯著增強；我們推測繞射峰強度的增強應為晶粒長大和結晶缺陷較少的緣故。在了解了鍍膜溫度對於試片中心 AZO 薄膜電阻率、載子濃度、載子移動率、X 光繞射峰強度的影響後，對於較低鍍膜溫度的電阻率分佈不均勻現象之原因也有必要深入探討。圖 3.8 為 AZO 薄膜載子濃度和載子移動率在不同基板位置的變化 [ $T_s = 275\text{ }^\circ\text{C}$ ，基板浮接(Floating)]。從圖中我們可以看出隨著遠離試片中心，載子濃度和載子移動率皆呈現上升趨勢。圖 3.9 為試片中心和邊緣 AZO 薄膜之 X 光繞射峰強度。很明顯的，試片邊緣繞射峰強度大於試片中心。鍍膜溫度相同時 AZO 薄膜的晶粒大小應相近我們推測



試片邊緣繞射峰強度較強應為高能量  $O^-$  負離子的轟擊較少，使得薄膜受到損傷較小，結晶缺陷較少所以載子移動率上升。另外我們也注意到了試片中心相較於邊緣的 ZnO (0002) 繞射峰有向低角度移動的現象，由 Bragg's Law： $n\lambda = 2d \sin\theta$ ，可以得知當 X 光波長  $\lambda$  固定，若繞射角  $2\theta$  降低則繞射平面的間距  $d$  增大。我們推測平面間距或晶格常數的增大的原因應是試片中心除了受到  $O^-$  負離子轟擊產生損傷， $O^-$  負離子和 O 中性原子也會進入到氧的空位。氧空位的濃度降低以致於晶格常數增大，而且造成載子濃度的下降。

將圖 3.7 和圖 3.9 合併起來成圖 3.10，可以觀察到 AZO 薄膜在鍍膜溫度 220 °C 時，試片邊緣的繞射峰強度相較於試片中心雖是較強，但比鍍膜溫度 275 °C 和 325 °C 的試片中心的繞射峰強度，明顯弱很多；也就是說溫度提高對於 AZO 薄膜繞射峰強度的影響是比較大的。這說明繞射峰明顯增強是因為晶粒長大的緣故；但是晶粒增大不是使電阻率下降的主要原因，因為溫度增高會產生退火的效果，使晶粒內因為  $O^-$  負離子的轟擊受到的損傷得以修復而減低晶體缺陷。我們可以從圖 3.3 看出鍍膜溫度升高對試片邊緣的電阻率幾乎沒有什麼大幅度的影響；相較於試片中心因為溫度的提升而大幅下降。那是因為平面磁控濺鍍時試片邊緣受到  $O^-$  負離子的轟擊本來就比中心少很多，即使溫度提升使得晶粒長大，晶粒裡面可以因為退火效果而得到晶體缺陷改善的程度不如  $O^-$  負離子轟擊損傷的減少，所以高溫鍍膜的試片中心電阻率與低溫鍍膜的試片邊緣電阻率相近，可見晶粒的大小對電阻率的影響不如晶粒內缺陷的減少。進而可以推測晶界的散射對載子移動率下降的影響程度也不如晶粒內部被  $O^-$  負離子轟擊所產生的損傷。

### 3-3 離子捕捉器(Catcher)對 AZO 薄膜電阻率均勻性的影響

圖 3.11 為在 220 °C 鍍膜溫度下，不同基板接線條件濺鍍的 AZO 薄膜電阻率在基板位置的分佈圖。我們將基板接地(Grounding)變成絕緣浮接(Floating)，可以看出 AZO 薄膜電阻率分佈大致呈現平移的下降，而再增加了捕捉器之後試片中心電阻率更是大幅下降，整體電阻率分佈變得更均勻。可見電阻率的下降正是因為捕捉器有效地阻擋了  $O^-$  負離子的轟擊。我們將基板從接地(Grounding)變成浮接(Floating)，基板會因為電漿中電子移動速度大於正離子移動的速度，而呈現一個小量的負偏壓。這個小量的負偏壓能稍微阻擋  $O^-$  負離子的轟擊，讓電阻率下降。基板浮接產生的小量負偏壓對阻擋負離子的效果是一致的，所以電阻率也均勻下降。進一步增加捕捉器，在試片前面裝設一個阻擋負離子的陷阱，使得電阻率的均勻性得到了更大的改善。圖 3.12 為試片中心 AZO 薄膜電阻率，隨著基板接線條件的變化；我們也做了霍爾量測，載子濃度和移動率顯示於圖 3.13。發現到載子濃度和載子移動率同時的提升伴隨著電阻率的下降。載子移動率的提升是因為有效阻擋  $O^-$  負離子的轟擊，而載子濃度提昇應為  $O^-$  負離子和 O 中性原子進入氧的空位較少，而氧空位增多所致。

### 3-4 基板偏壓 (Bias) 對 AZO 薄膜電阻率均勻性的影響

Ma 等人[34]利用射頻磁控濺鍍，在鍍膜壓力 8 mtorr，基板沒有加溫情況下改變不同的基板偏壓鍍製 AZO 薄膜。他們的實驗結果顯示，偏壓從 0 ~ -60 V 電阻率呈現下降趨勢，超過 -60 V 以後電阻率便開始上升，電阻率在基板偏壓 -60V 時有最低值。Lim 等人[35]的實驗採用直流磁控濺鍍，在鍍膜壓力 1 mtorr，鍍膜溫度 400 °C 的情況下改變不

同的基板偏壓鍍製了 AZO 薄膜。Lim 等人[35]的實驗結果卻和 Ma 等人差異頗大。首先在負偏壓的部份 Lim 等人[35]的實驗是在 -40 V 時有最低之 AZO 薄膜電阻率；除了負偏壓之外他們在正偏壓為 30 V 時也得到 AZO 薄膜電阻率的低點。然而偏壓對電阻率並無像 Ma 等人[34]的實驗一樣有明顯的上升或下降趨勢，而是呈現起起伏伏之不規律變化。Ma 等人[34]和 Lim 等人[35]的研究結果沒有很清楚的指出基板偏壓對 AZO 薄膜電阻率影響的原因，因此我們有必要再深入探討基板偏壓對電阻率的影響。因為根據 Zhang[27]等人之能量粒子轟擊 AZO 薄膜概念，我們認為正偏壓對改善薄膜電阻率是沒有幫助的。在基板增加正偏壓會使得  $O^-$  負離子獲得更多的能量，對薄膜的破壞損傷更加嚴重；對薄膜有助益之  $Zn^+$ 、 $Ar^+$ 、 $O_2^+$ 、 $O^+$  正離子反而會被阻擋下來。AZO 薄膜電阻率上升，電阻率分佈更不均匀是可以預見的，所以我們的實驗只選擇了負偏壓這部份來研究。圖 3.14 為在相同鍍膜溫度 220 °C 下，且基板皆裝有捕捉器，改變基板直流偏壓；分別為浮接 (-2.4 V)、-6 V、-10 V、-15 V、-20 V 濺鍍之 AZO 薄膜電阻率在基板位置的分佈圖。從圖中可以觀察到不管增加多少的負偏壓，AZO 薄膜電阻率的均勻性皆得到很明顯的改善。圖 3.15 則是試片中心 AZO 薄膜電阻率隨偏壓增大的變化。可以看出基板偏壓為 -10 V 時，試片中心薄膜有最低的電阻率。我們將試片中心薄膜做了霍爾量測，載子濃度和移動率表示於圖 3.16。從圖中可以看出載子濃度隨著負偏壓的增加大體上是上升；但是載子移動率在偏壓小於 -10 V 以前是增大的，偏壓超過 -10 V 以後即出現了大幅度下降。在載子移動率降低及載子濃度增加的情況下，薄膜電阻率變大的原因，應為載子移動率降低的效應遠大於載子濃度的增加所導致的結果。

圖 3.17 為在 220 °C 不同基板偏壓鍍膜的試片中心及試片邊緣之

AZO 薄膜的 ZnO(0002) X 光繞射峰強度。基板前方裝有捕捉器，在基板浮接時鍍製出之 AZO 薄膜電阻率在試片邊緣較試片中心低，是因為結晶性上試片邊緣優於試片中心。比較試片中心 AZO 薄膜的結晶性，可見增加基板偏壓為 -10 V 後，繞射峰強度增強且往高角度移動，這顯示基板偏壓為 -10 V 的鍍膜條件能夠最有效讓捕捉器阻擋  $O^-$  負離子轟擊，減少晶粒內部的損傷，也最有效地減低  $O^-$  負離子和 O 中性原子佔據了氧空位，使得載子濃度得到提升。而當基板偏壓增加到 -20 V 後，可以看到 AZO 薄膜的 X 光繞射峰強度明顯地減弱，在這邊我們認為這繞射峰的減弱的原因是因為正離子受到負偏壓的吸引，獲得了太多的能量，變得和  $O^-$  負離子一樣對薄膜產生損傷，以致載子移動率下降。值得注意的是基板偏壓超過 -10 V 之後，雖然載子移動率是下降的，但是載子濃度並無很大變動；這也再次證明了之前我們對  $O^-$  負離子和 O 中性原子會進入氧的空位的推論，因為即使負偏壓加大到 -20 V，仍能有效阻擋  $O^-$  負離子進入薄膜，以致載子濃度沒有因此而下降；所以我們也可以肯定地說載子移動率的下降為高能量的正離子轟擊損傷所造成的。根據 Zhang 等人[27]的理論計算  $Zn^+$ 、 $Ar^+$ 、 $O^+$  的入射能量約為 11~18 eV，而 AZO 薄膜遭受破壞的臨界入射能量約為 33 eV，雖然增加負偏壓能有效地阻擋  $O^-$  負離子，但是也必須注意到這些正離子的能量一旦隨著負偏壓的增加而變大，超過臨界入射能量後反而會造成薄膜的損傷。所以負偏壓不是一直加大就會讓薄膜有更低的電阻率，必須選擇合理的數值才會發揮它的效果。在本實驗中我們是以基板偏壓 -10 V 有最好的結果。

### 3-5 改變鍍膜參數對光穿透率的影響



試片的可見光(400~800 nm)平均穿透率大致上在 82~85 %，見表 1。

### 3-5-1 不同試片位置

比較圖 3.18 中鍍膜溫度 220 °C 下，基板浮接濺鍍之 AZO 薄膜在不同基板位置的光穿透率曲線，可以發現沒有很大的差異。圖 3.19 為在不同基板位置之 AZO 薄膜可見光(400~800 nm)平均穿透率變化。雖然可見光平均穿透率從試片中心 82.5 %到薄膜邊緣 83.6 %是略增加，但是差異不大。我們從這裡可以得知同一條件鍍膜之薄膜即使電阻率差異極大對於可見光平均穿透率並無顯著影響。

### 3-5-2 不同鍍膜溫度

圖 3.20 為不同鍍膜溫度濺鍍的試片中心 AZO 薄膜的光穿透率曲線，可以發現不同鍍膜溫度的結果沒有很大的差異。圖 3.21 為這三個鍍膜溫度鍍製之試片中心 AZO 薄膜可見光平均穿透率，也是沒有明顯的差異。

### 3-5-3 增加捕捉器

圖 3.22 為同樣在鍍膜溫度 220 °C，不同基板接線條件濺鍍的試片中心的 AZO 薄膜光穿透率曲線，可以發現差異不大。圖 3.23 為它們的可見光平均穿透率變化，一樣差異不大。

### 3-5-4 不同基板偏壓

圖 3.24 在相同鍍膜溫度 220 °C 且基板皆裝有捕捉器以不同基板偏壓濺鍍的 AZO 薄膜的光穿透率曲線，可見差異不大。圖 3.25 為它們的可見光平均穿透率變化，一樣差異不顯著。

### 3-6 145 °C 鍍膜溫度加捕捉器且基板偏壓 -10 V

近年來軟性光電元件的發展愈烈，對可撓性塑膠基板的需求日益殷切，然而塑膠基板普遍無法像玻璃基板一樣承受高溫製程，在還未開發出新的耐高溫塑膠基材之前，如何在低溫的環境下就可以鍍製出高品質之透明導電膜就成為一項重要的課題。在知道增加捕捉器且給予基板 -10 V 的偏壓可以有效達到均勻電阻率後，我們在此最佳的條件下嘗試了在較低的溫度下鍍膜，結果顯示於圖 3.26。此圖為比較在 145 °C 和 220 °C 鍍膜溫度下同加捕捉器且基板偏壓 -10 V 還有純粹升高鍍膜溫度 325 °C 不加捕捉器等條件濺鍍的 AZO 薄膜電阻率在不同基板位置分佈圖。從圖中可以看出鍍膜溫度 220 °C 下加捕捉器且基板偏壓 -10 V 之電阻率變化和鍍膜溫度 325 °C，基板浮接者非常相近。這顯示了捕捉器配合適當的基板偏壓能夠有效地降低製程溫度，也就是不需要在 325 °C 高溫下就可以得到電阻率分佈均勻之薄膜，製程溫度大約降低了 100 °C。我們測試了在更低的鍍膜溫度下是否還會跟鍍膜溫度 220 °C 時一樣有優異的結果；而在鍍膜溫度 145 °C 時電阻率整體皆上昇且變得較不均勻。可見降低製程溫度的效果也有一定的極限。

## 第四章 結 論

本論文以射頻磁控濺鍍法製備 AZO 薄膜，靶材成份為  $\text{Al}_2\text{O}_3\text{-ZnO}(\text{Al}_2\text{O}_3\ 2\text{wt}\%)$ 。以 X 光繞射儀分析結晶狀態，四點探針量測片電阻，霍爾量測取得自由載子濃度和載子移動率，配合量測光穿透率來了解薄膜的光電性質。主要結果敘述如下：

- (1) 玻璃或二氧化矽基板材質對 AZO 薄膜的電阻率影響很小，電阻率的分佈不均與基板材質無關。
- (2) 鍍膜的 AZO 薄膜電阻率分佈不均勻的現象可藉由提高鍍膜溫度來克服。隨著鍍膜溫度提升試片中心和邊緣 AZO 薄膜電阻率差異明顯降低，在  $325\ ^\circ\text{C}$  濺鍍之 AZO 薄膜電阻率約為  $1.0 \times 10^{-3}\ \Omega\text{-cm}$ ，且在試片中的分佈相當均勻。
- (3) 影響濺鍍 AZO 薄膜電阻率的主要因素是載子的移動率。試片中心薄膜電阻率較邊緣者高，是因為  $\text{O}^-$  負離子轟擊造成的晶體損傷，而使載子移動率下降所致。
- (4) 基板浮接產生的小量負偏壓，只能使薄膜電阻率略下降，無法改善電阻率分佈不均勻的現象。離子捕捉器的裝置可以顯著降低試片中心薄膜的電阻率，改善電阻率分佈不均。
- (5) 裝置離子捕捉器配合適當的基板偏壓，可以在較低溫獲得電阻率分佈均勻的 AZO 薄膜，使鍍膜溫度由  $325\ ^\circ\text{C}$  下降至  $220\ ^\circ\text{C}$ 。基板負偏壓太高或太低，濺鍍之 AZO 薄膜電阻率皆會增大。本研究在鍍膜溫度  $220\ ^\circ\text{C}$ ，基板偏壓  $-10\ \text{V}$  且裝置捕捉器條件下，得到電阻率約為  $1.2\sim 2.3 \times 10^{-3}\ \Omega\text{-cm}$  的 AZO 薄膜且分佈相當均勻。

- (6) 鍍膜溫度、基板接地、浮接或不同偏壓等參數對濺鍍的 AZO 薄膜的光穿透率幾乎沒有影響，可見光平均穿透率約為 84%。符合透明導電氧化物薄膜應用的要求。
- (7) 加裝離子捕捉器且適當地增加基板偏壓可以有效地在較低製程溫度得到必須在高溫才能得到分佈均勻性良好之 AZO 薄膜，但是在太低的溫度下仍會使得薄膜電阻率分佈均勻性變差。





## 參考文獻

1. 楊明輝, 『金屬氧化物透明導電材料的基本原理』, 工業材料 **179**, 135 (2001)
2. H. L. Hartnagel, A. K. Jain, and C. Jagadish, 『Semiconducting Transparent Thin Films』, Institute of Physics Publishing (1995), pp.13-15
3. E. Terzini, G. Nobile, S. Loreti, C. Minarini, T. Polichetti, and P. Thilakan, Jpn. J. Appl. Phys. **38**, 3448 (1999)
4. S. Bhagwat, and R. P. Howson, Surf. Coat. Technol, **111**, 163 (1999)
5. Y. Igasaki, and H. Kanma, Appl. Surf. Sci. **169-170**, 508 (2001)
6. W. J. Jeong, and G. C. Park, Sol. Energy Mater. Sol. Cells. **65**, 37 (2001)
7. S. Shanthi, C. Subramanian, and P. Ramasamy, Mater. Sci. Eng. **B57**, 127 (1999)
8. H. L. Hartnagel, A. K. Jain, and C. Jagadish, 『Semiconducting Transparent Thin Films』, Institute of Physics Publishing (1995), pp.iii
9. 許國銓, 『科技玻璃-高性能透明導電膜玻璃』, 材料與社會 **84**, 110 (1993)
10. H. L. Hartnagel, A. K. Jain, and C. Jagadish, 『Semiconducting Transparent Thin Films』, Institute of Physics Publishing (1995), pp.10-19
11. M. Quaas, C. Eggs, and H. Wulff, Thin Solid Films **332**, 277 (1998)

12. H. Czternastek, A. Brudnik, and M. Jachimowski, Solid Stat. Commun. **65**, 1025 (1988)
13. K. B. Sundaram, and G. K. Bhagavat, J. Phys. D **921-925**, 14 (1981)
14. K. Dieter, 『Semiconductor Material and Device Characterization』, 466-469, Arizona State University (1990)
15. H. L. Hartnagel, A. K. Jain, and C. Jagadish, 『Semiconducting Transparent Thin Films』, Institute of Physics Publishing (1995), pp.223-224
16. H. L. Hartnagel, A. K. Jain, and C. Jagadish, 『Semiconducting Transparent Thin Films』, Institute of Physics Publishing (1995), pp.195-207
17. H. Czternastek, A. Brudnik, and M. Jachimowski, Solid Stat. Commun. **65**, 1025 (1988)
18. K. L. Chopra, S. Major, and D. K. Pandya, Thin Solid Films **102**, 1 (1983)
19. M. Bender, W. Seelig, C. Daube, H. Frankenbergwe, B. Ocker, and J. Stollenwerk, Thin Solid Films **326**, 72 (1988)
20. K. L. Chopra, S. Major, and D. K. Pandya, Thin Solid Films **102**, 1 (1983)
21. S. Y. Kuo, W. C. Chen, and F. I. Lai, J Cryst Growth, **287**, 78, (2006)
22. Y. K. Moon, S. H. Kim, and J. W. Park, J Mater Sci: Mater Electron **17**, 973 (2006)
23. F. Ruske, W. Werner, B. Szyszka, K.-U. van Osten, K. Dietrich, and R. Rix, Surf. Coat. Technol, **200**, 236 (2005)
24. S. Ishibashi, Y. Higuchi, Y. Ota, and K. Nakamura, J. Vac. Sci. Technol.

A **8** 1403 (1990)

25. T. Minami, T. Miyata, Y. Ohtani, and Yuu Mochizuki, Jpn. J. Appl. Phys, **45**, L409 (2006)
26. K. Tominaga, K. Kuroda, and O. Tada, Jpn. J. Appl. Phys, **27**, 1176 (1988)
27. X. B. Zhang, Z. L. Pei, J. Gong, and C. Sun, J. Appl. Phys. **101**, 014910 , (2007)
28. T. S. Moss, Proc. Phys. Soc. **B67**, 775 (1964)
29. S. M. SZE, 『Semiconductor Devices Physics and Technology』 , John Wiley & Sons, p30 (1985)
30. B. H. Lee, I. G. Kim, S. W. Cho, and S. H. Lee, Thin Solid Films **302**, 25 (1997)
31. 陳柏菁, 『應用於平面顯示器之 ITO 透明電極』 , 光訊, **85**, 27 (2000)
32. 溫志中, 『ITO 透明導電膜之濺鍍技術展望』, 工業材料, **166**, 140 (2000)
33. C. Li, M. Furuta, T. Matsuda, T. Hiramatsu, H. Furuta, and T. Hirao, Thin Solid Films **517**, 3265 (2009)
34. H. Ma, X. Hao, J. Ma, Y. Yang, S. Huang, F. Chen, Q. Wang, and D. Zhang, Surf. Coat. Technol. **161**, 58 (2002)
35. D. G. Lim, D. H. Kim, J. K. Kim, O. K. won, K. J. Yang, K. I. Park, B. S. Kim, S. W. Lee, M. W. Park, and D. J. Kwak, Superlattices Microstruct. **39**, 107 (2006)

表 1 各試片的可見光(400~800 nm)平均穿透率

	Center (%)	Middle (%)	Edge (%)
<b>220 °C Grounding</b>	<b>83.4</b>	<b>83.9</b>	<b>85.2</b>
<b>220 °C Floating</b>	<b>82.5</b>	<b>83.0</b>	<b>83.6</b>
<b>275 °C Floating</b>	<b>84.2</b>	<b>83.9</b>	<b>84.1</b>
<b>325 °C Floating</b>	<b>82.5</b>	<b>82.9</b>	<b>85.0</b>
<b>220 °C Floating+Catcher</b>	<b>83.5</b>	<b>83.9</b>	<b>84.9</b>
<b>220 °C Bias -6V+Catcher</b>	<b>85.3</b>		
<b>220 °C Bias -10V+Catcher</b>	<b>85.8</b>	<b>85.8</b>	<b>85.4</b>
<b>220 °C Bias -15V+Catcher</b>	<b>84.7</b>		
<b>220 °C Bias -20V+Catcher</b>	<b>85.4</b>		
<b>145 °C Bias -10V+Catcher</b>	<b>82.8</b>	<b>83.5</b>	<b>85.6</b>

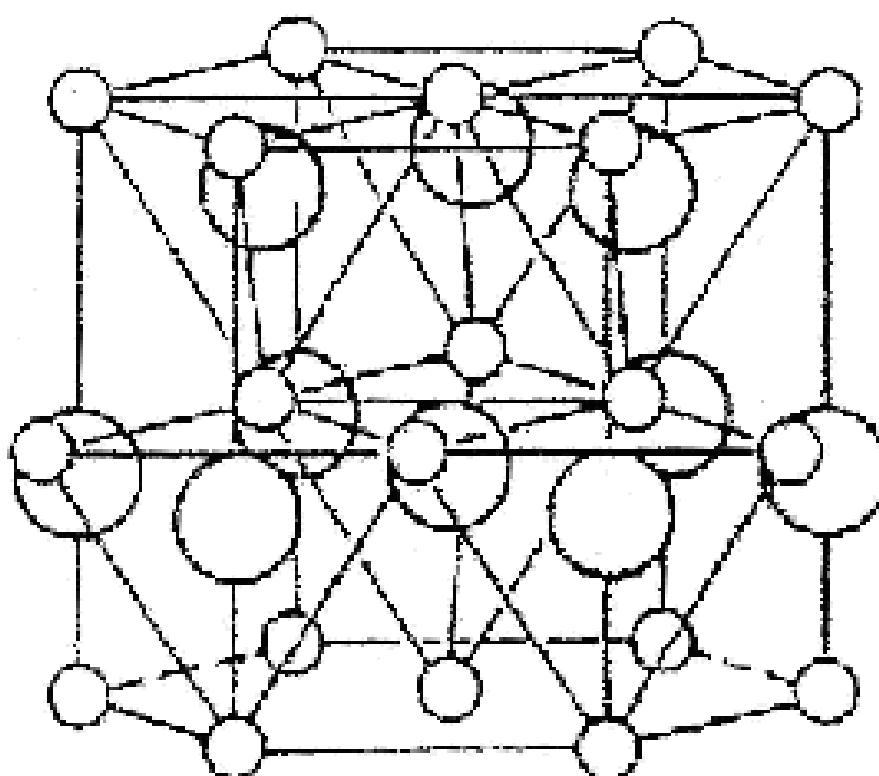


圖 1.1 氧化鋅之纖鋅礦六方晶結構(wurtzite hexagonal structure),  
其中大圓為氧原子,小圓為鋅原子

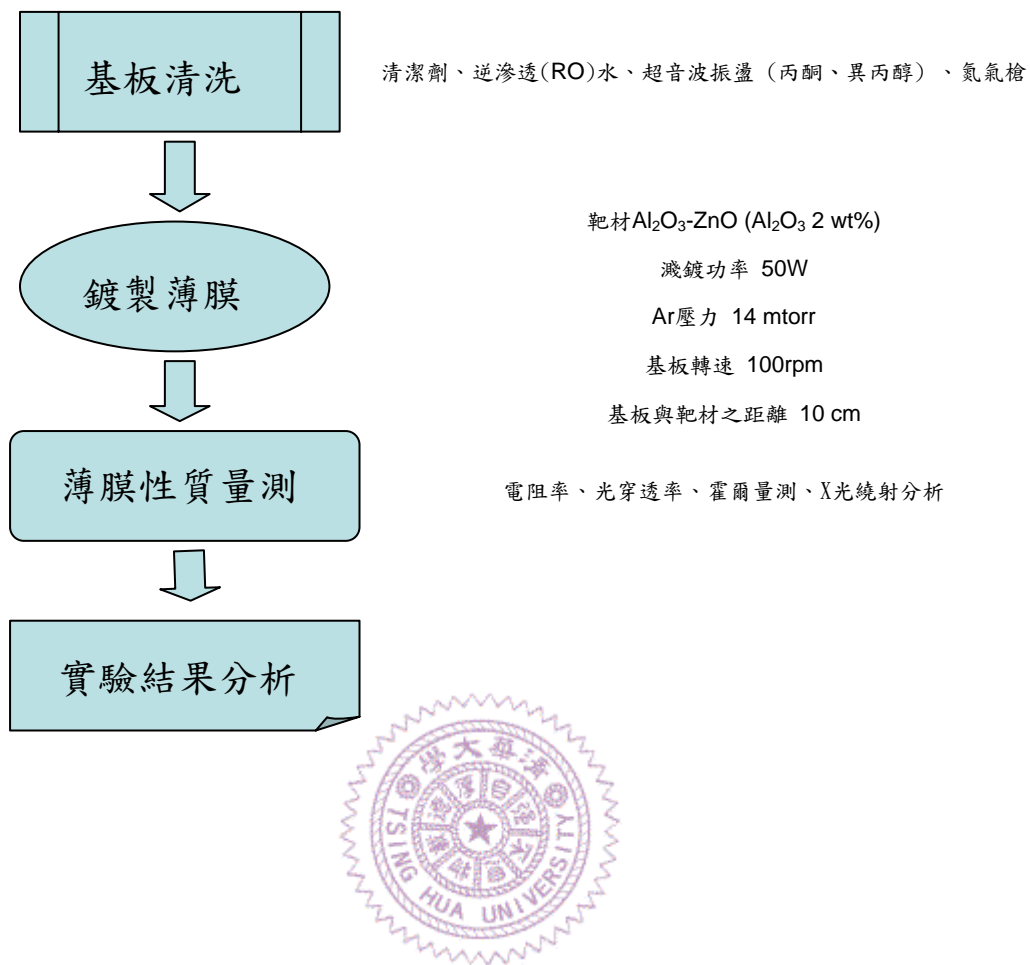


圖 2.1 實驗流程圖

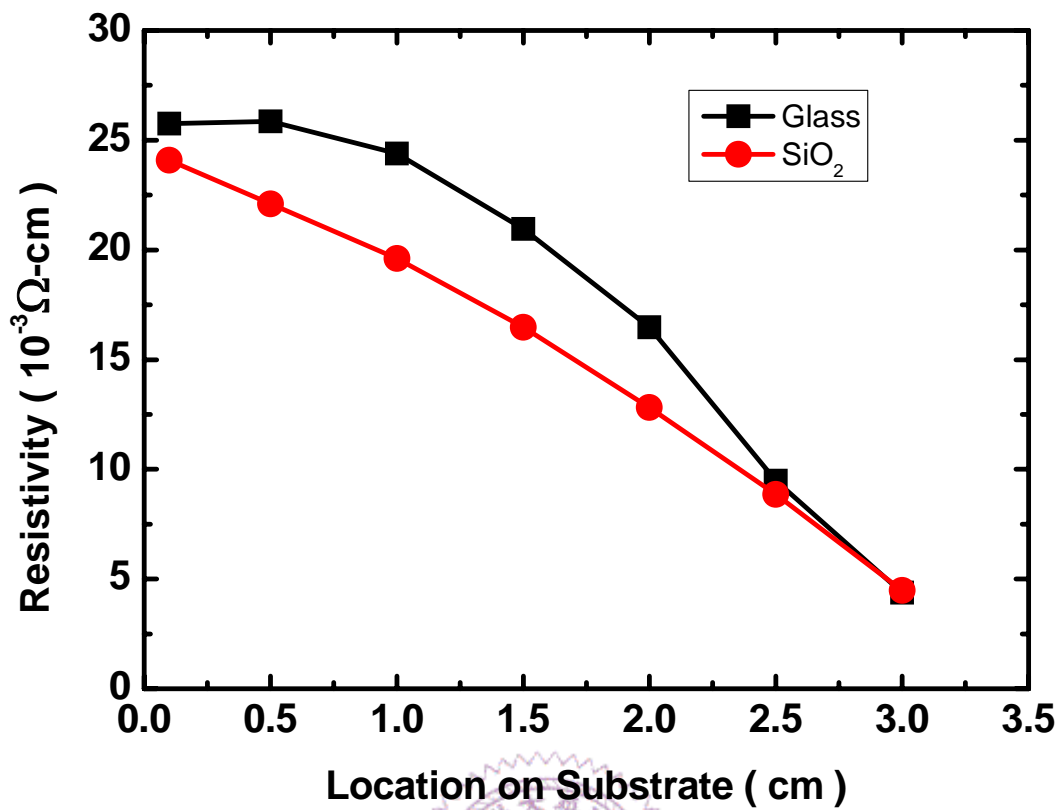


圖 3.1 鍍在氧化矽和玻璃基板的AZO薄膜電阻率於基板位置分佈圖( $T_s = 220^\circ\text{C}$  , Substrate Grounding)。

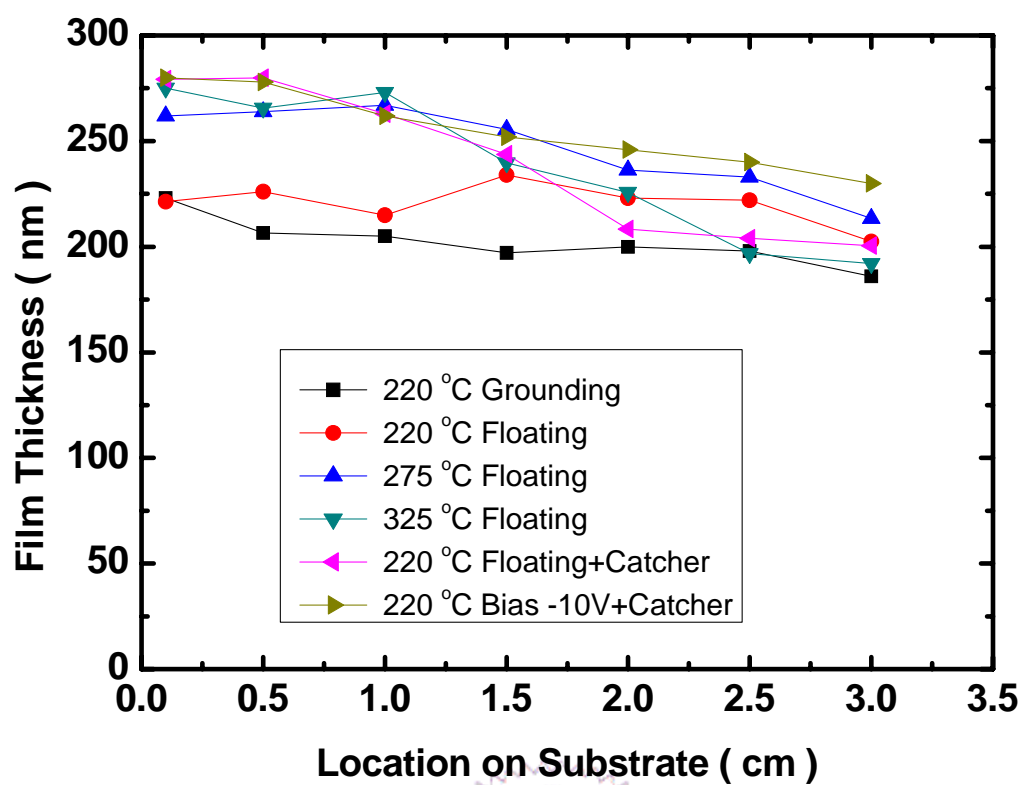


圖 3.2 不同鍍膜條件的膜厚於基板位置分佈圖。



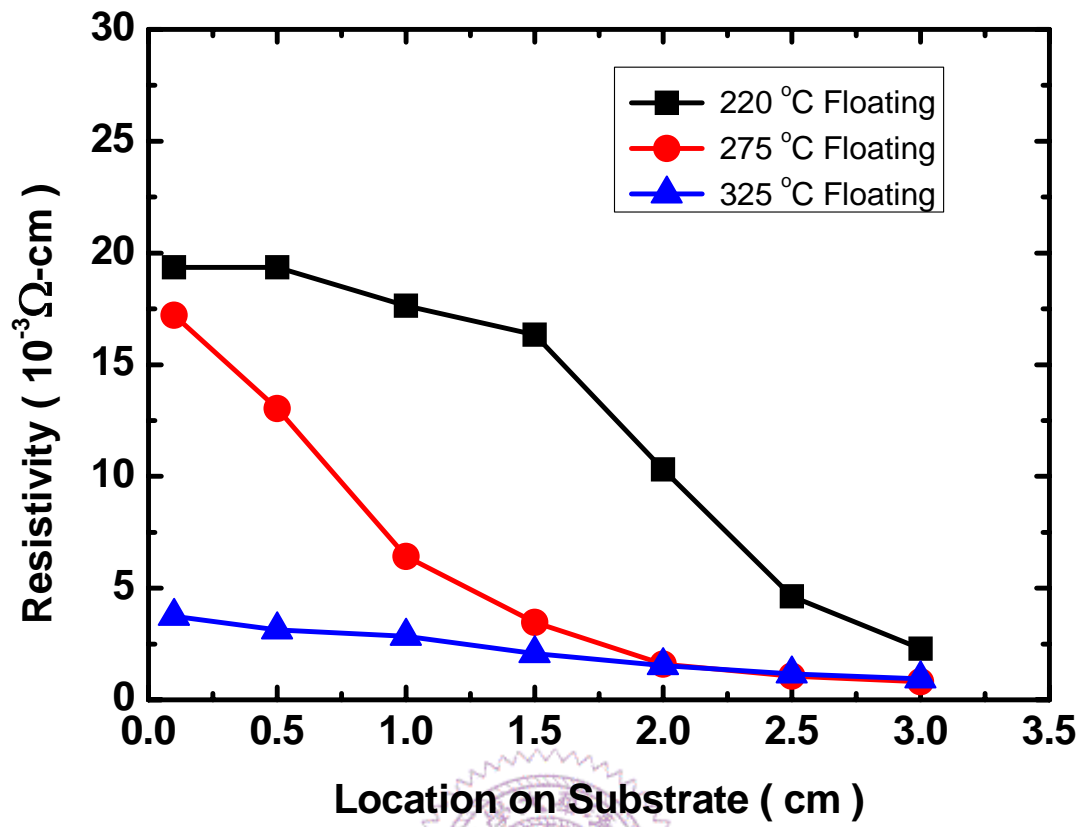


圖 3.3 不同鍍膜溫度的 AZO 薄膜電阻率於基板位置分佈圖。

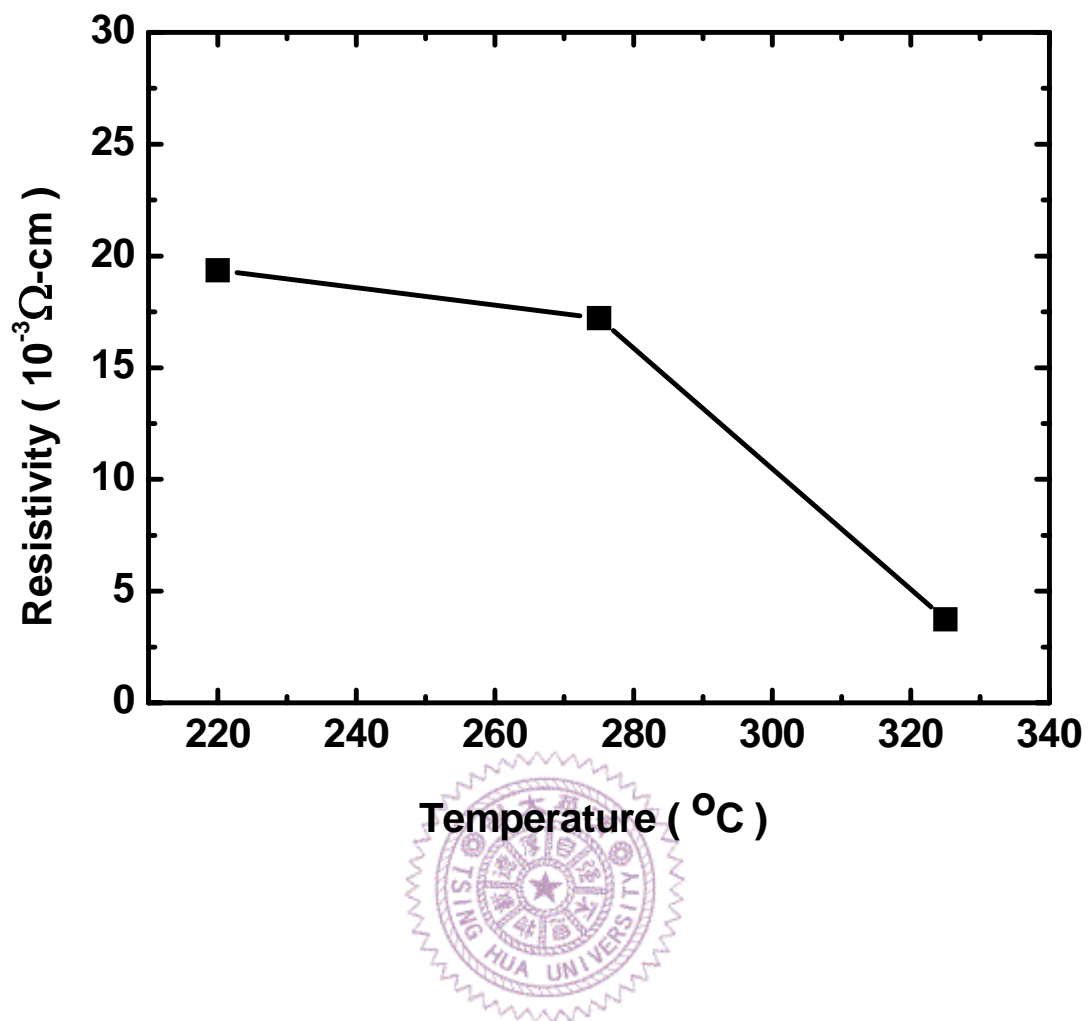


圖 3.4 試片中心 AZO 薄膜的電阻率隨著鍍膜溫度的變化。

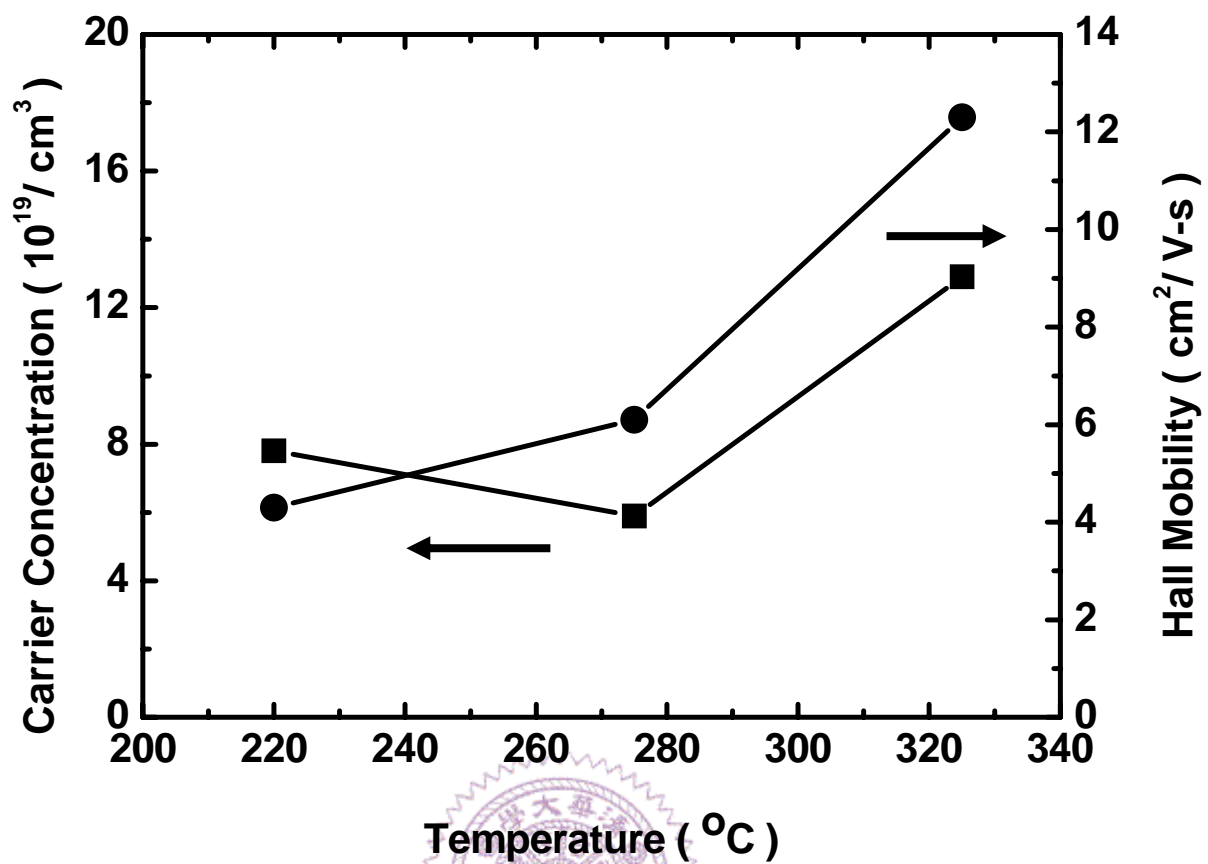


圖 3.5 試片中心 AZO 薄膜的載子濃度和載子移動率隨著鍍膜溫度的變化。

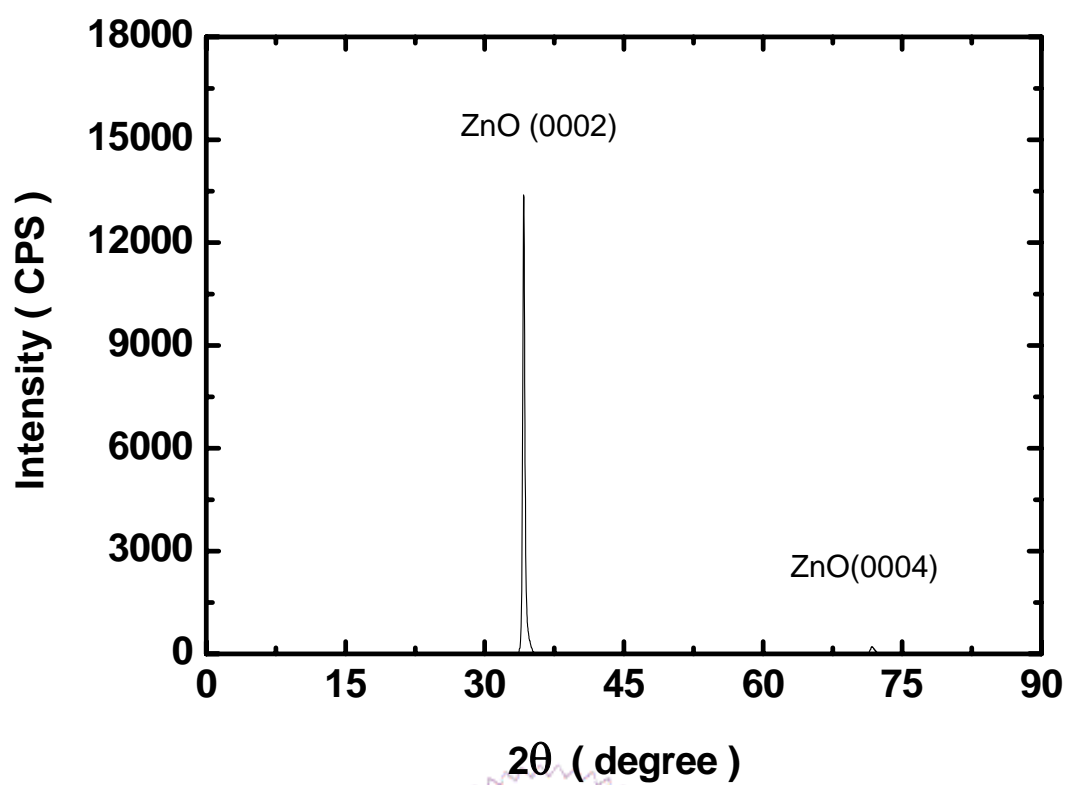


圖 3.6 試片中心AZO薄膜的X光繞射圖形( $T_s = 275\text{ }^{\circ}\text{C}$  , Substrate Floating)。

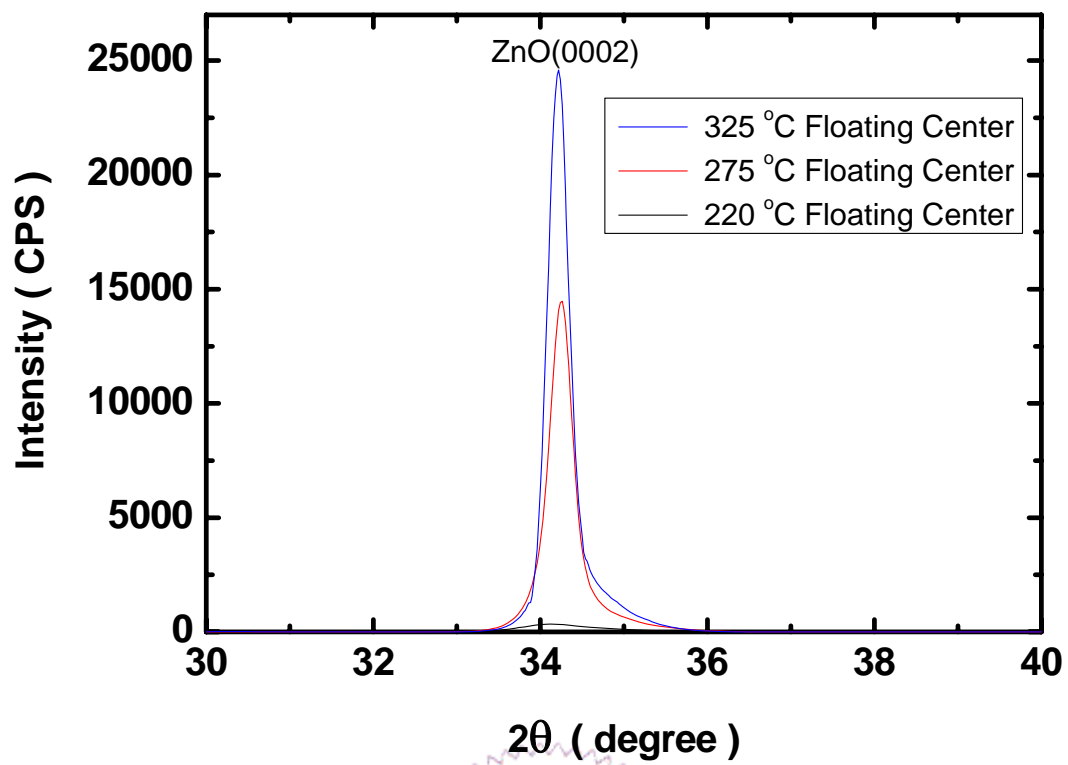


圖 3.7 不同鍍膜溫度的試片中心 AZO 薄膜的 (0002) X 光繞射峰強度比較。

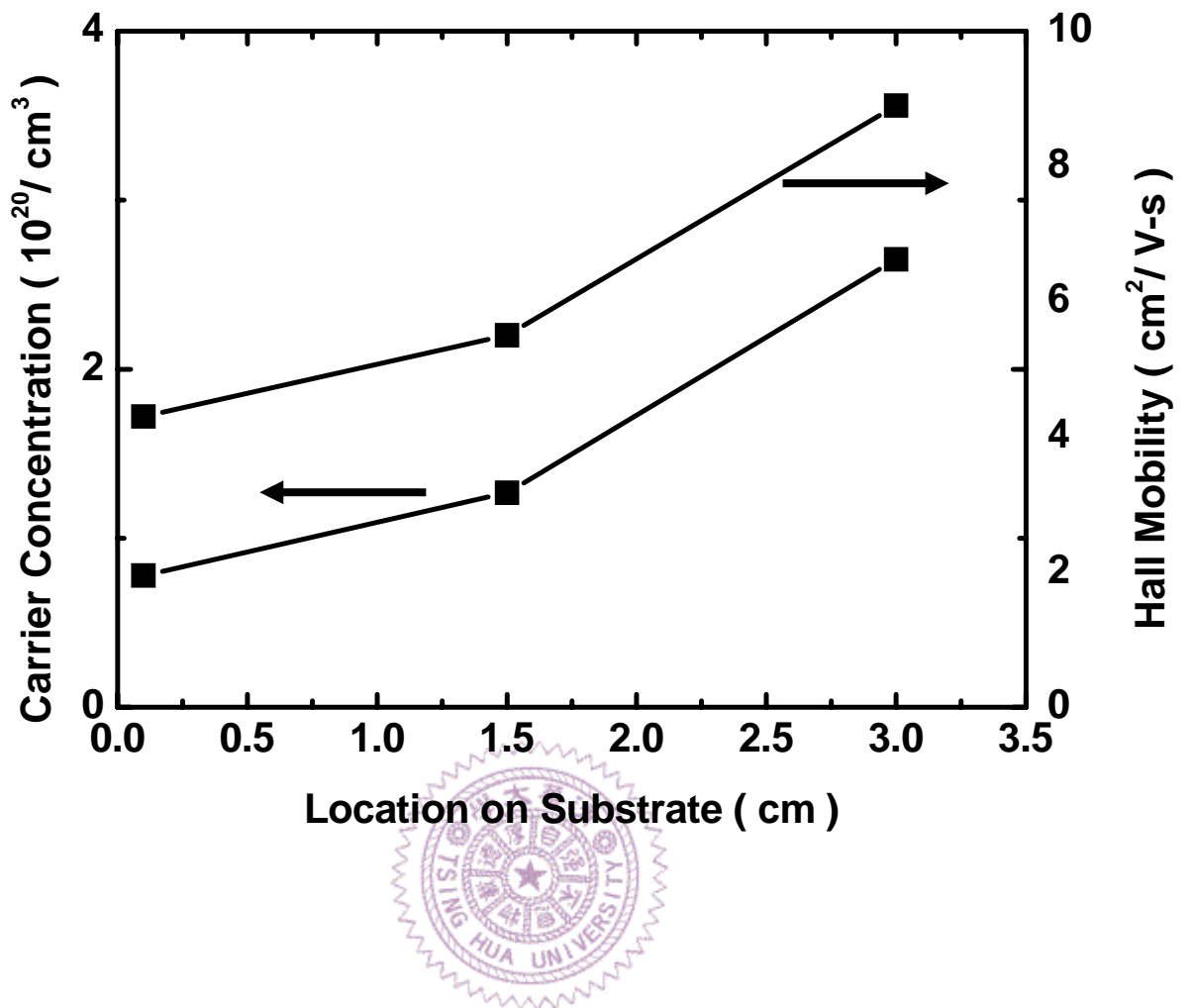


圖 3.8 AZO 薄膜載子濃度和載子移動率在試片位置的分佈  
( $T_s = 220\text{ }^\circ\text{C}$  , Substrate Floating)。



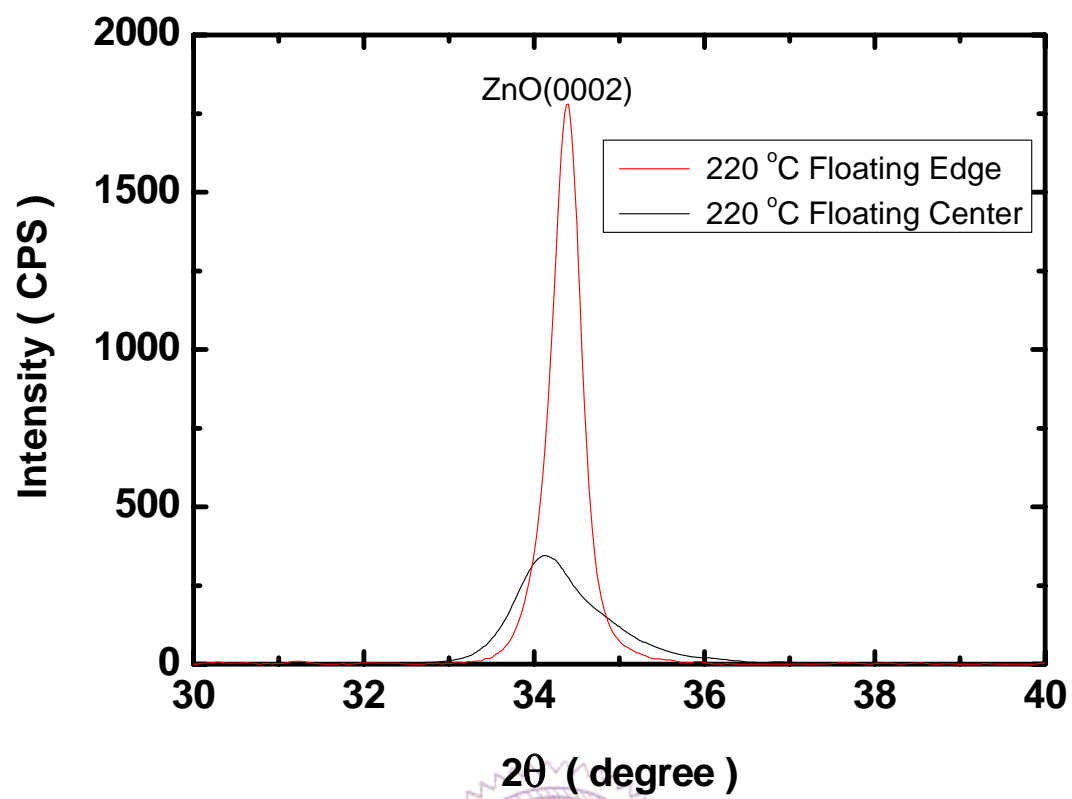


圖 3.9 試片中心和邊緣AZO薄膜的X光繞射圖形( $T_s = 220\text{ }^\circ\text{C}$  , Substrate Floating)。

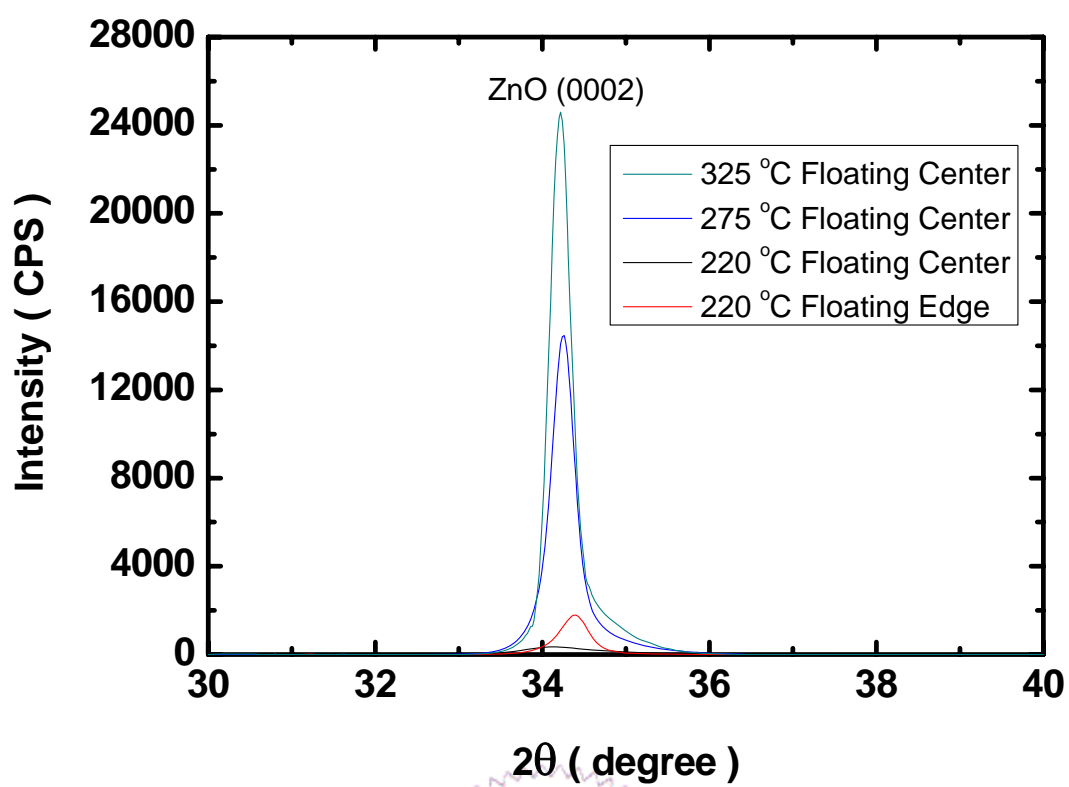


圖 3.10 不同鍍膜溫度的試片中心和鍍膜溫度 220 °C 的試片邊緣的 AZO 薄膜X光繞射圖形。

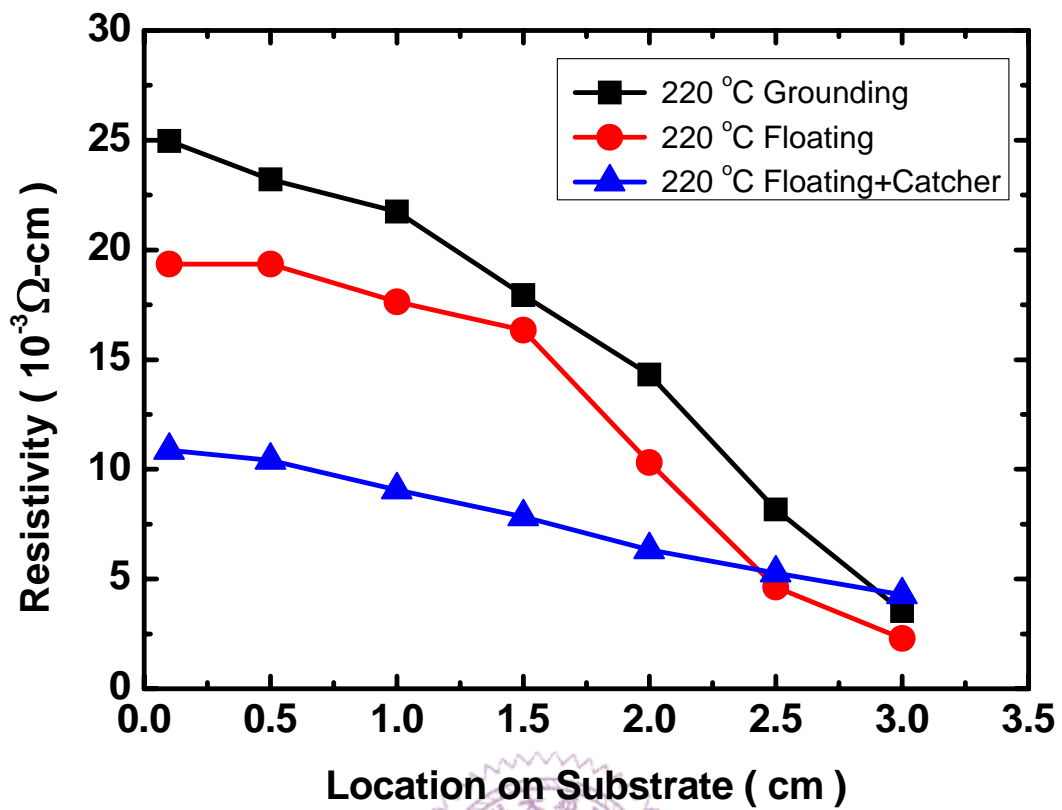


圖 3.11 以 220 °C，不同基板接線鍍膜的試片的電阻率在基板位置分佈圖。

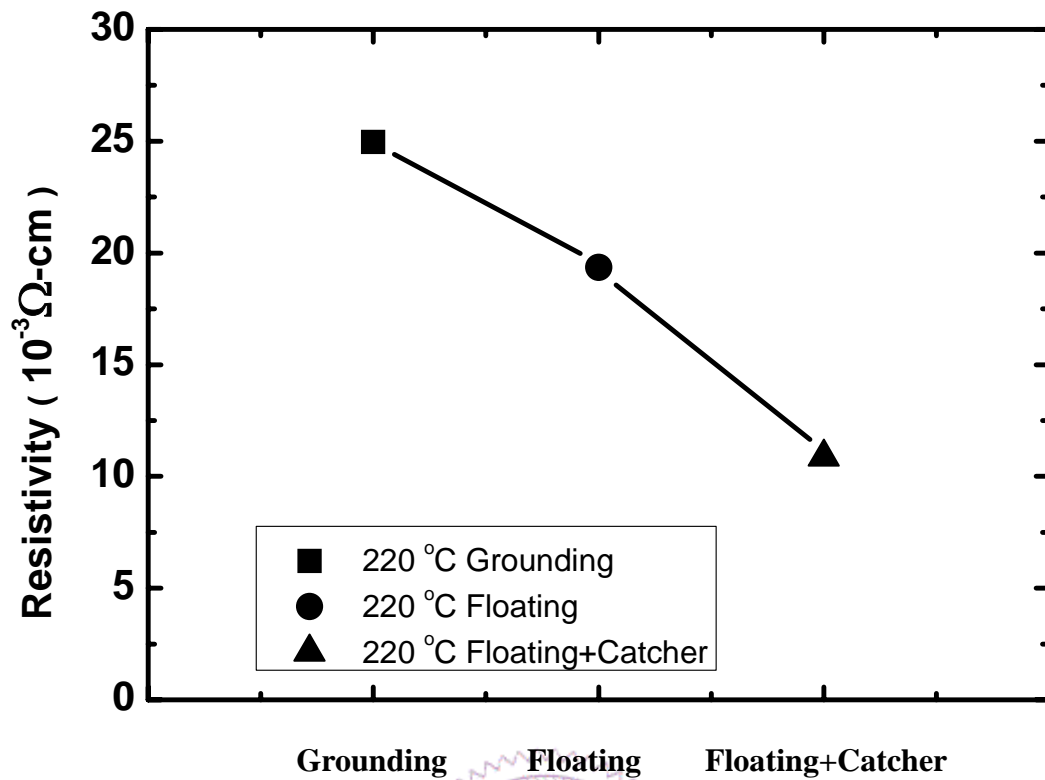


圖 3.12 以 220 °C，不同基板接線鍍膜的試片中心的電阻率隨接線條件的變化。

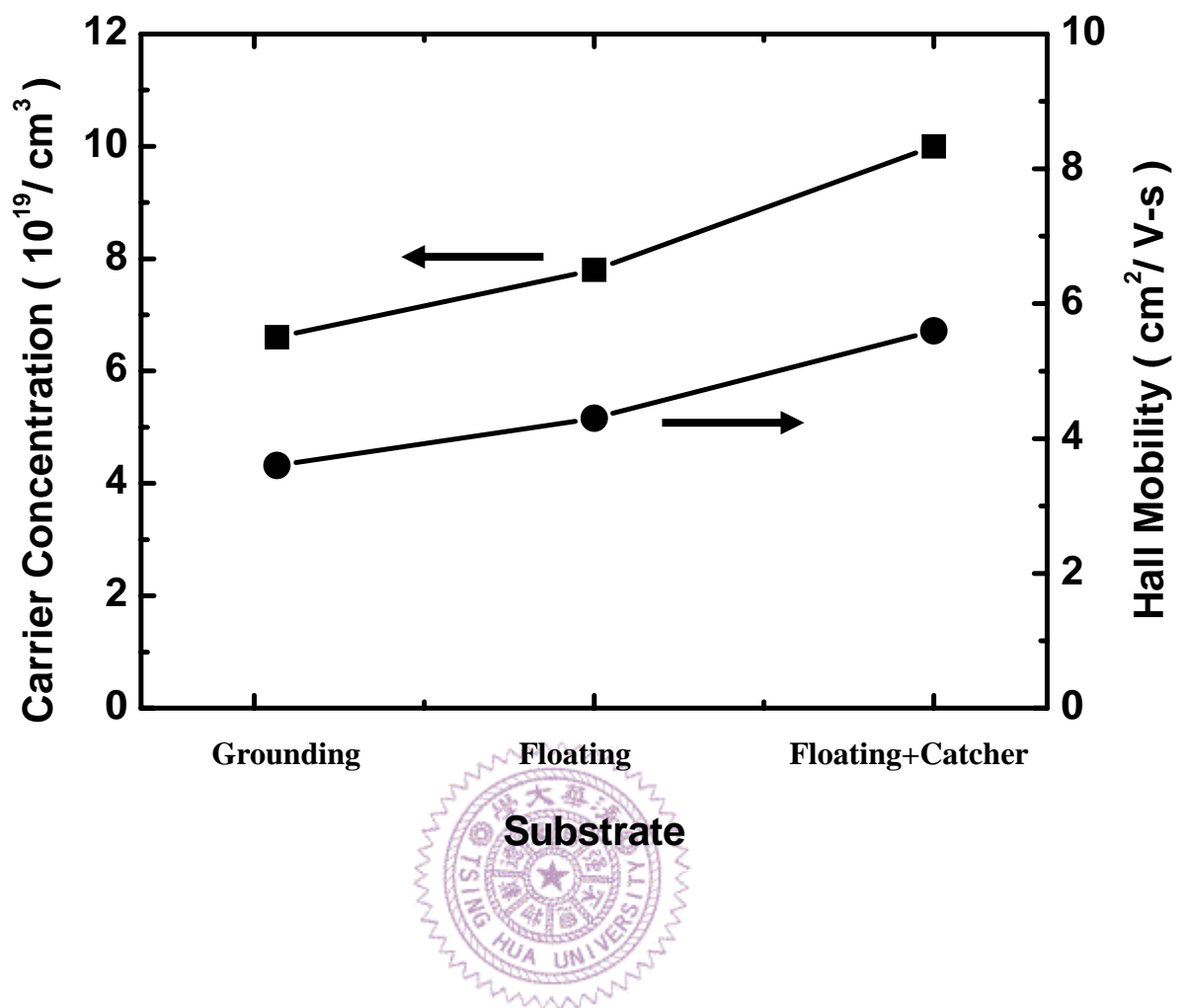


圖 3.13 以 220 °C，不同基板接線鍍膜的試片中心的載子濃度和載子移動率隨接線條件的變化。

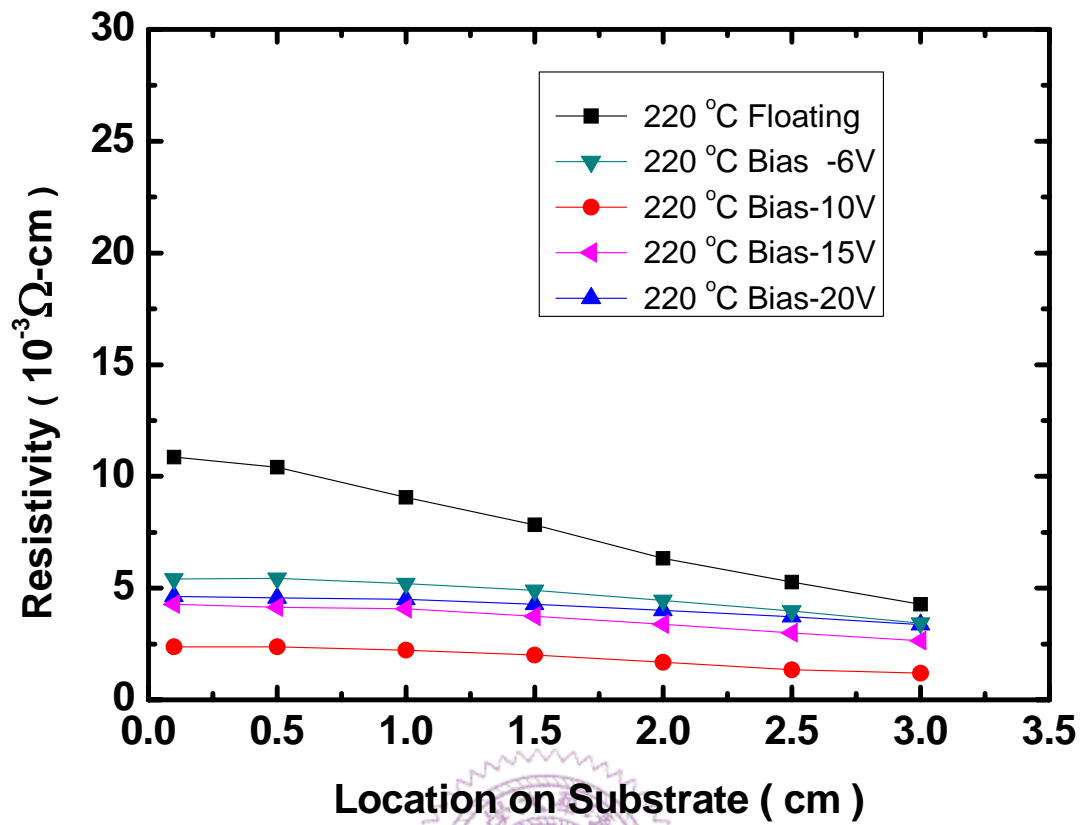


圖 3.14 以 220 °C，不同基板偏壓鍍膜的試片之電阻率於基板位置分佈圖。



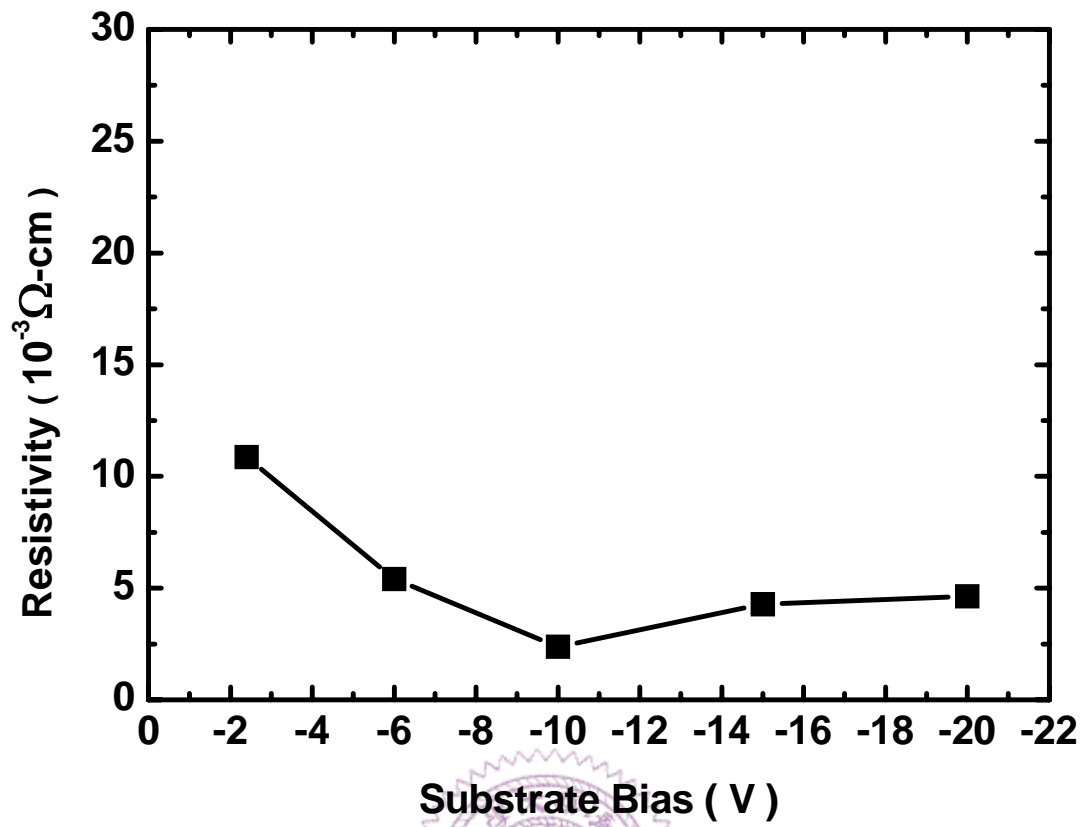


圖 3.15 以 220 °C，不同基板偏壓鍍膜的試片之中心電阻率隨偏壓的變化。

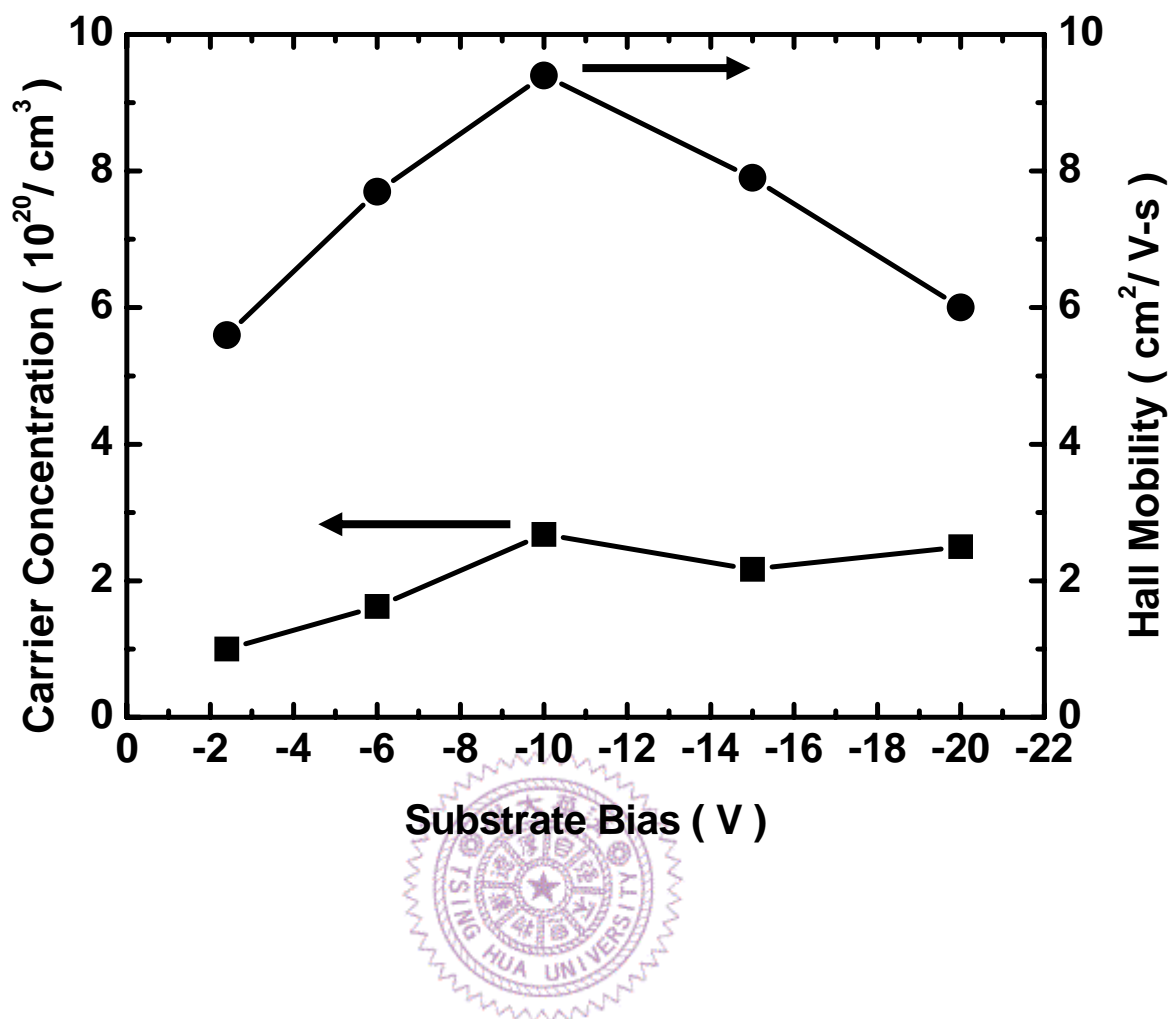


圖 3.16 以 220 °C，不同基板偏壓鍍膜的試片中心載子濃度和載子移動率隨偏壓的變化。

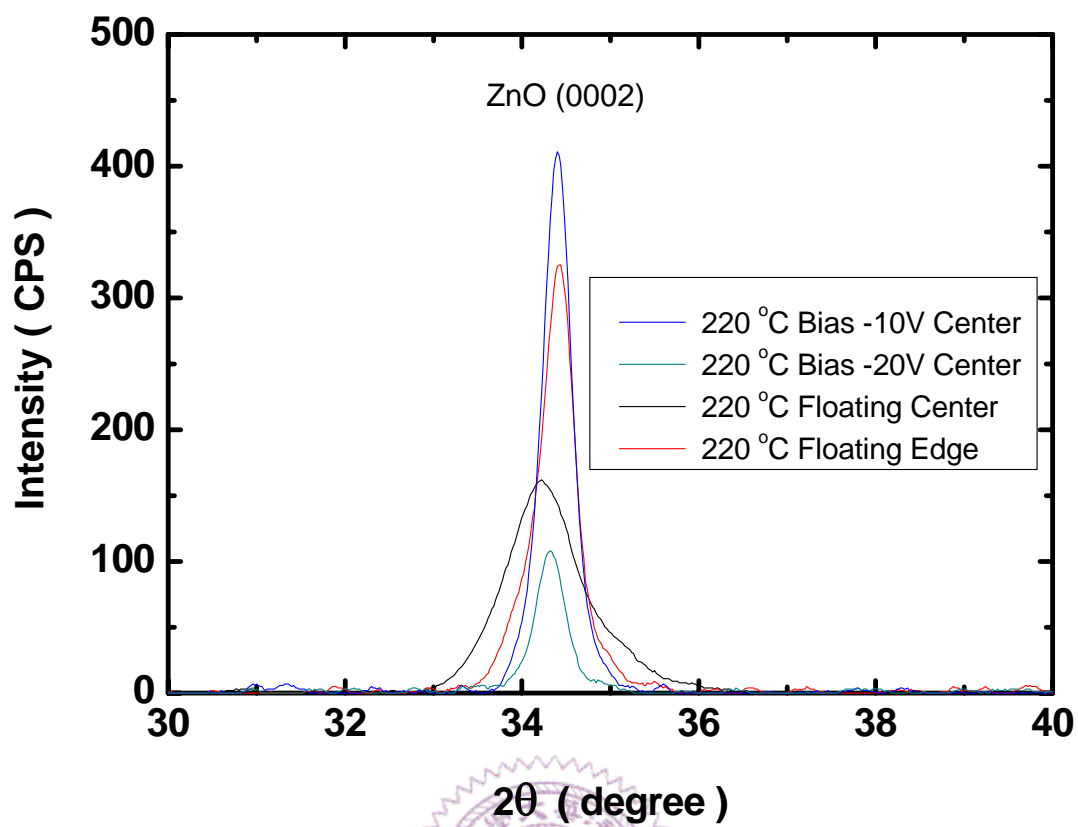


圖 3.17 在 220 °C，不同基板偏壓鍍膜的試片中心或邊緣的 AZO 薄膜 X 光繞射圖形。

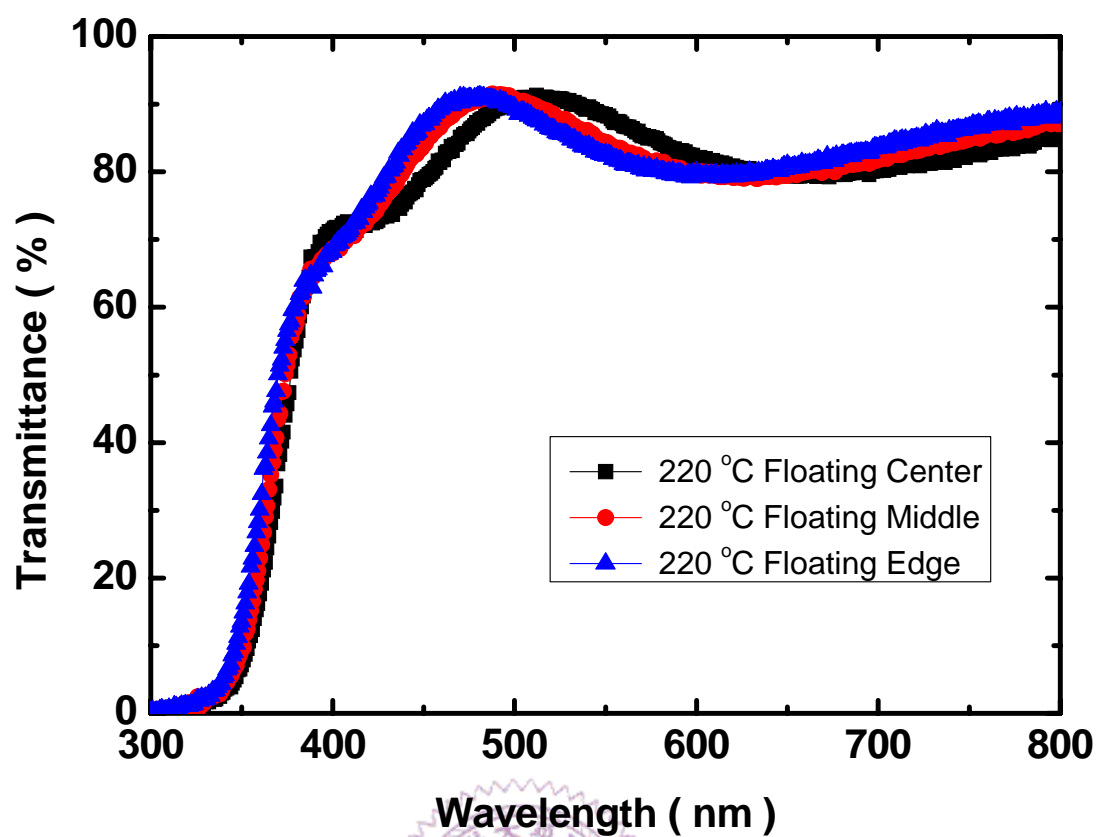


圖 3.18 以 220 °C，基板 Floating 鍍膜的試片在不同基板位置的光穿透率隨波長的變化。

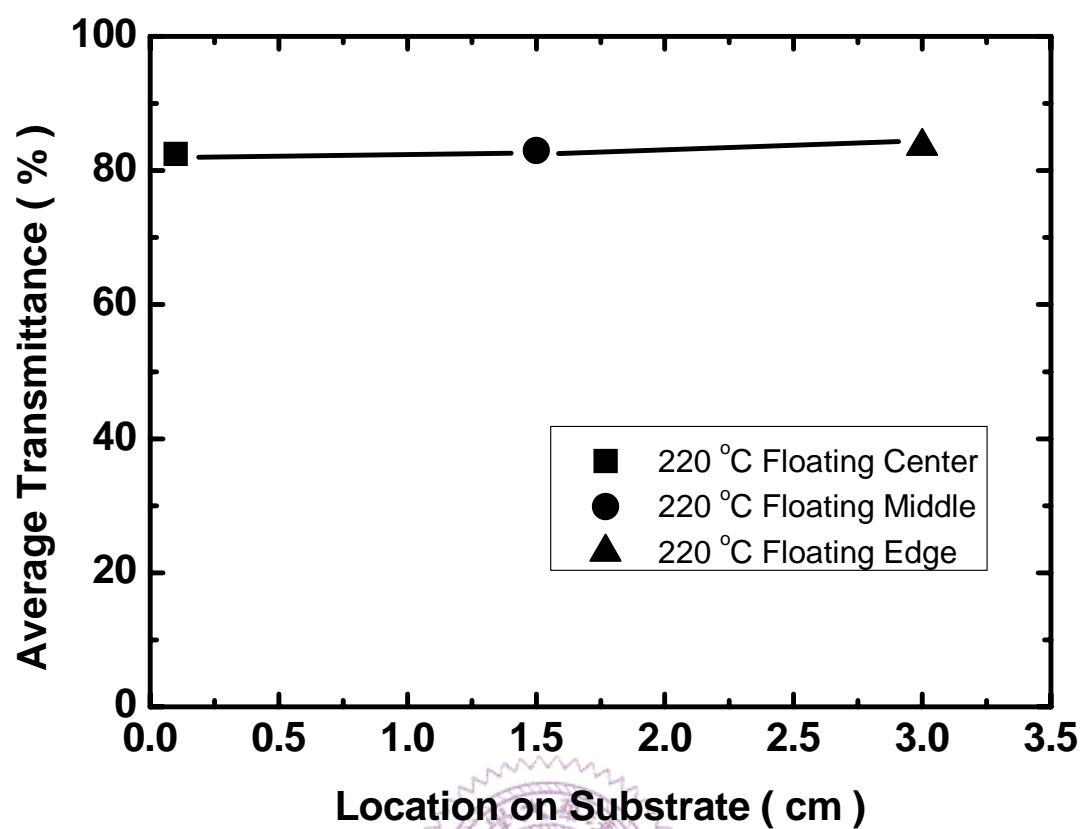


圖 3.19 以 220 °C，基板 Floating 鍍膜的試片在不同基板位置的  
可見光平均穿透率。

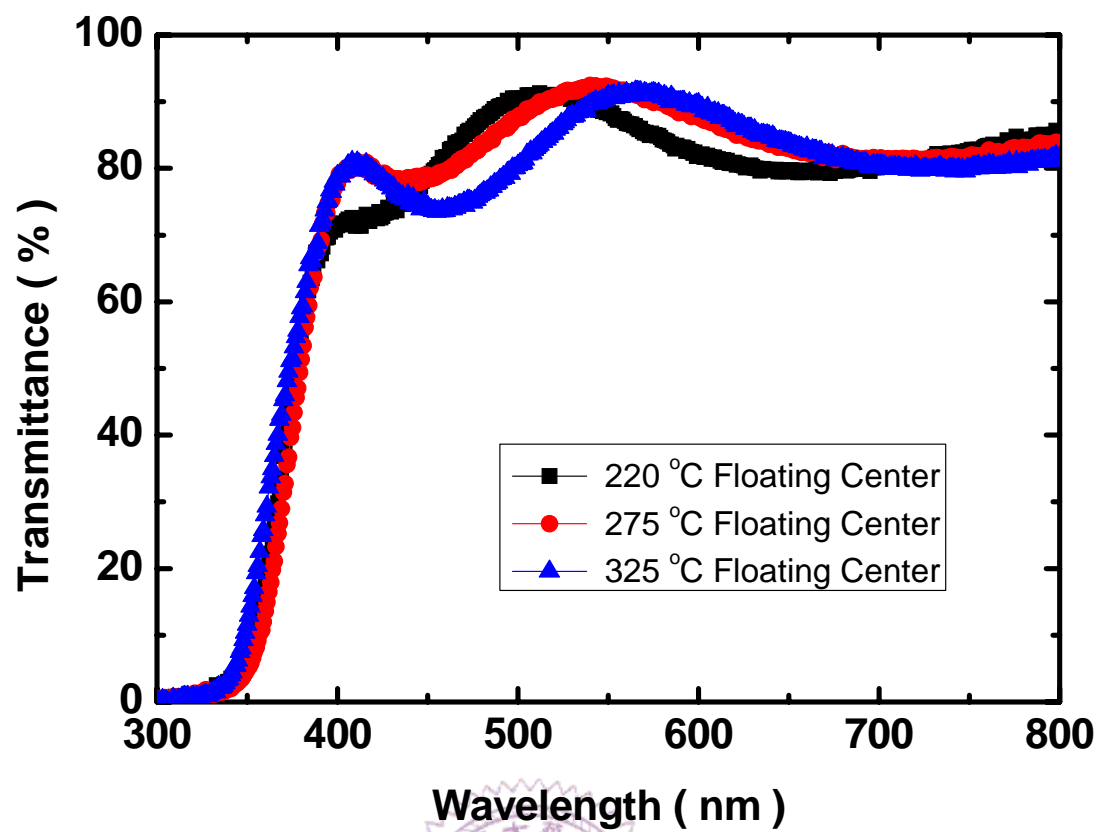


圖 3.20 不同鍍膜溫度，基板 Floating 鍍膜的試片中心之光穿透率隨波長的變化。



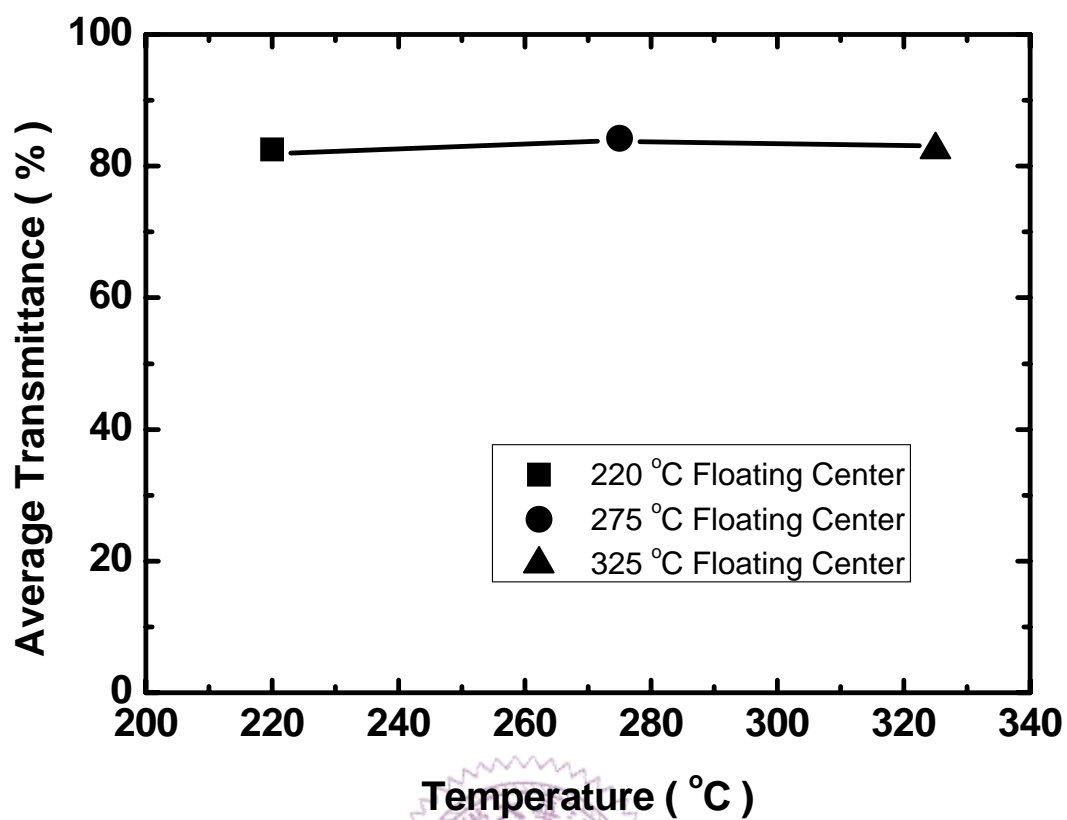


圖 3.21 不同鍍膜溫度，基板 Floating 鍍膜的試片中心之可見光平均穿透率。

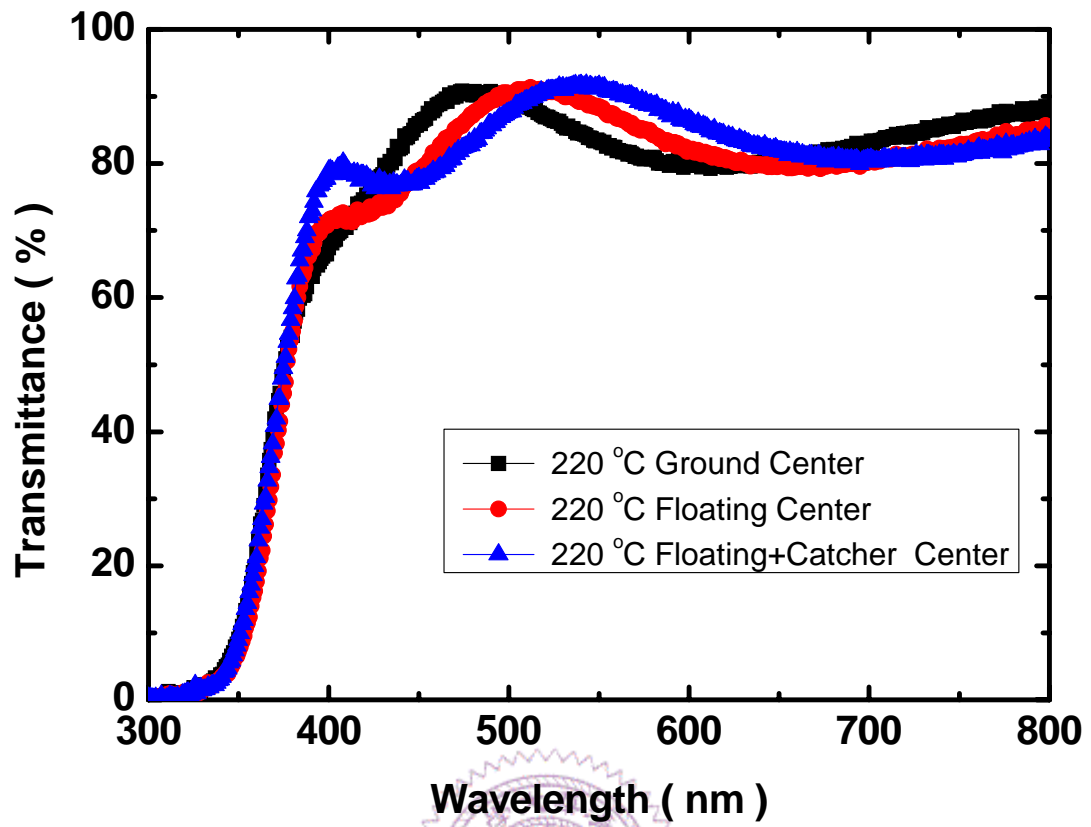
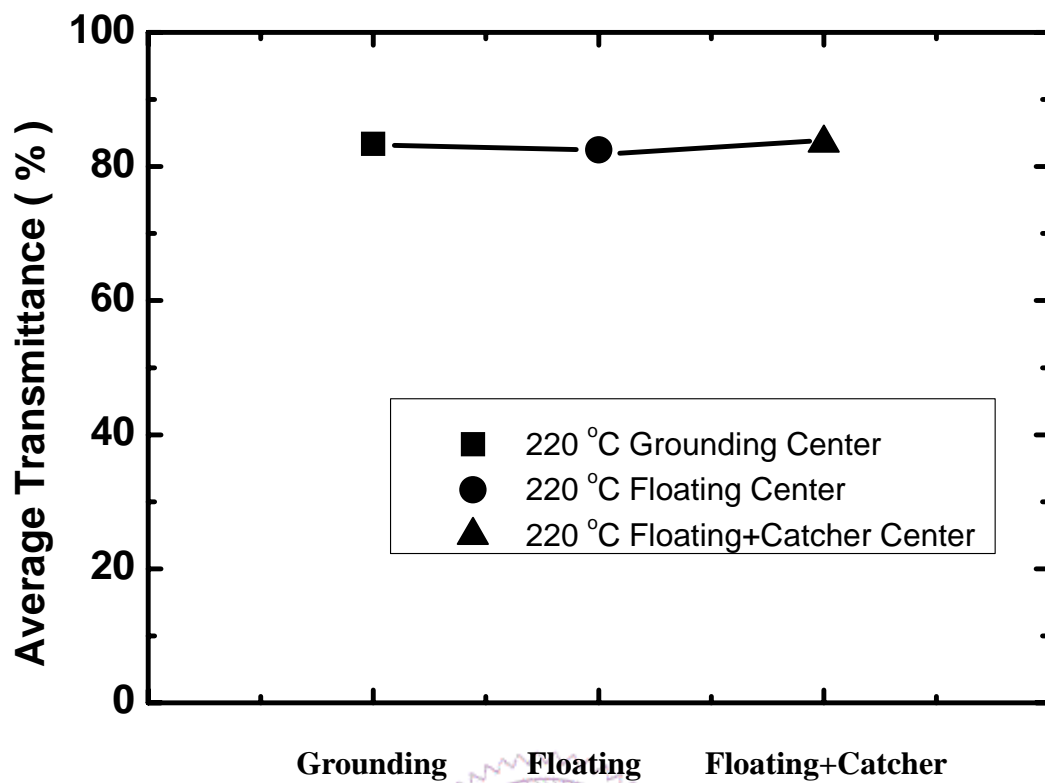


圖 3.22 以 220 °C，不同基板接線鍍膜的試片中心之光穿透率隨波長之變化。



3.23 以 220 °C，不同基板接線鍍膜的試片中心之可見光平均穿透率。

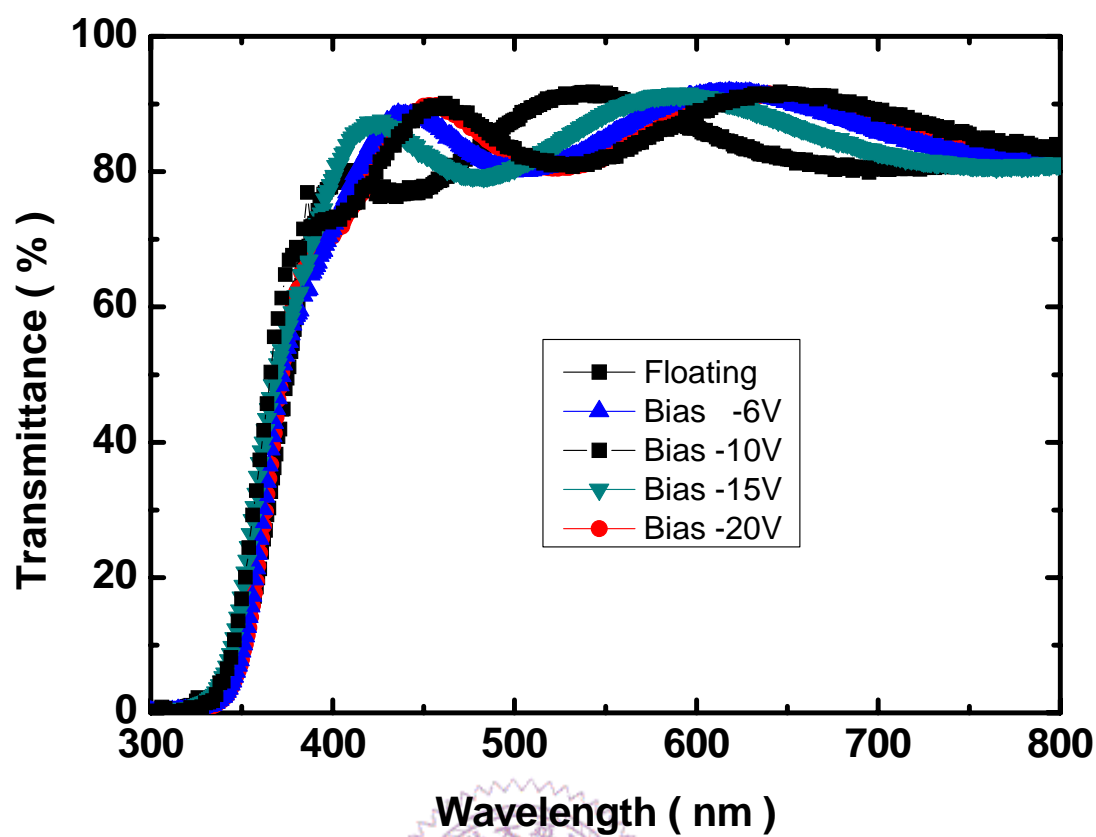


圖 3.24 以 220 °C，不同基板偏壓鍍膜的試片之中心之光穿透率  
隨波長之變化。

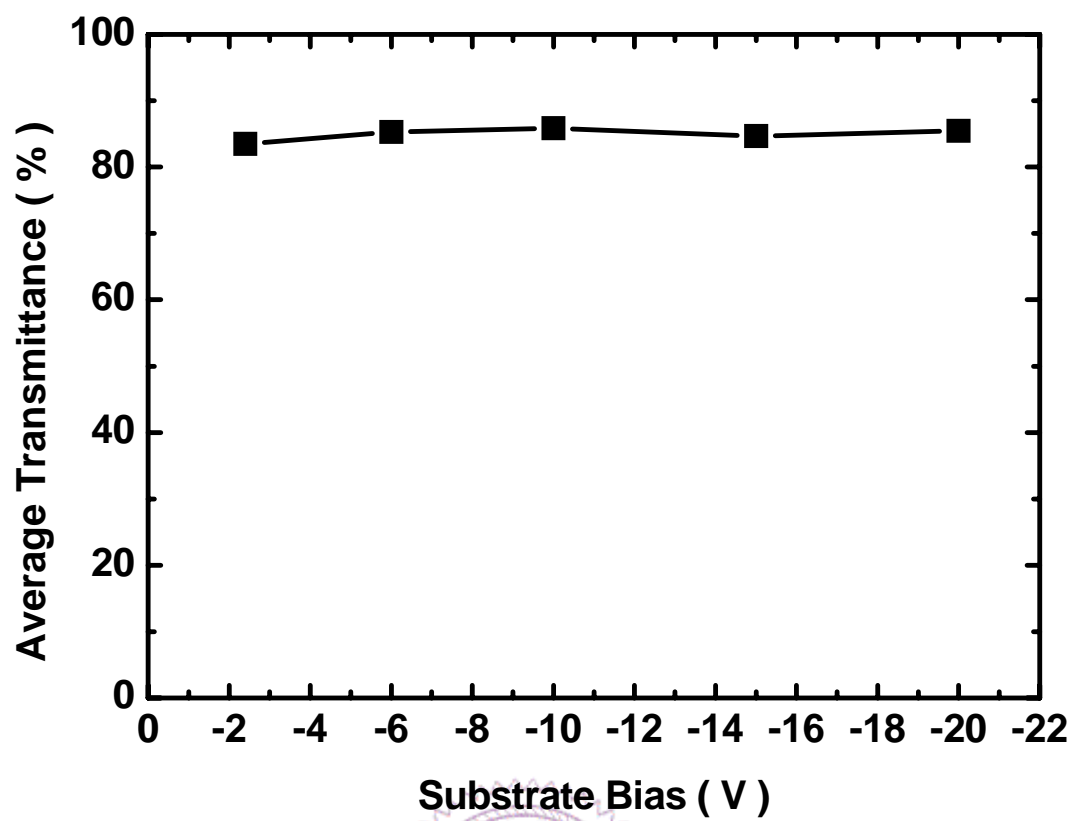


圖 3.25 以 220 °C，不同基板偏壓鍍膜的試片之中心之可見光平均穿透率。

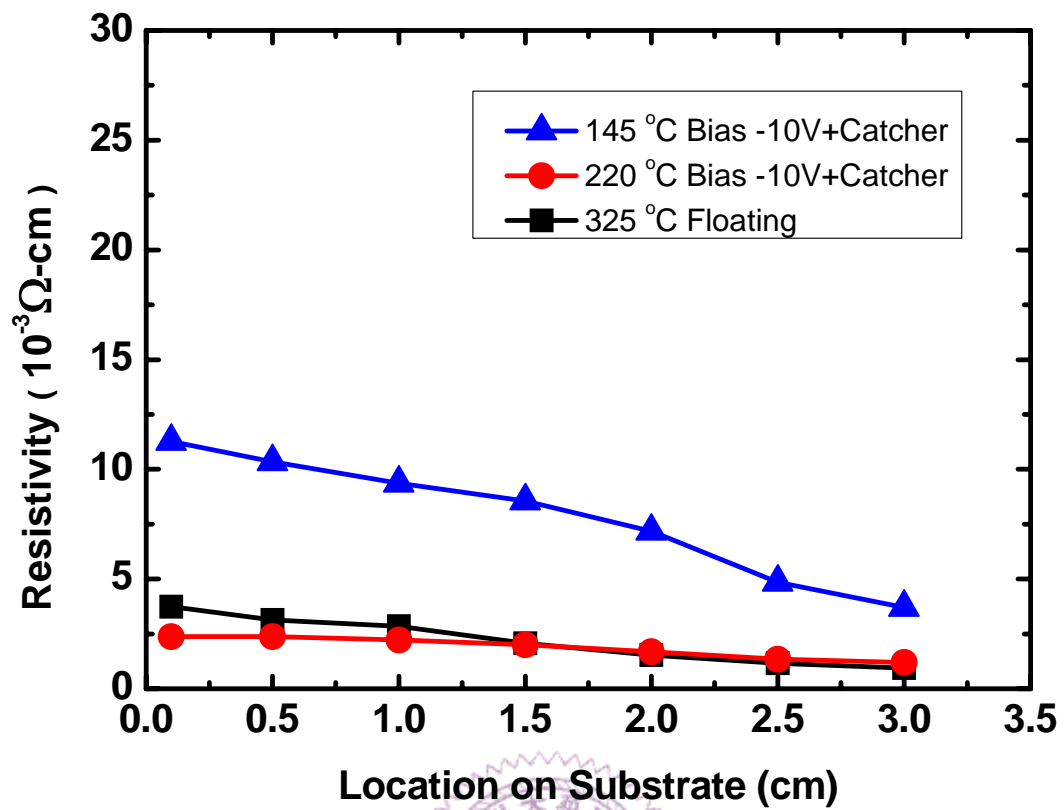


圖 3.26 不同溫度及基板接線鍍膜的試片之電阻率在基板位置分佈圖。