

## 中文摘要

微電極的研究發展在國外約有 30 多年的歷史，一般普遍使用的單一電極，受限在一時間之內只能對極少數神經細胞做紀錄，以致對這些神經網路信號的傳遞一無所知，因此發展微電極陣列將有助於瞭解神經網路如何運作，由於三維微電極陣列最能有效接近待測神經細胞，並減少生物組織傷害，而得到較佳的神經電信號，但受限於半導體平面加工技術的限制，三維電極與導線不易整合，且各電極間的絕緣不易製作，因此如何成功的在三維電極陣列上製作導線，即是本研究的重要課題。

本文對各式微針頭形狀的製作進行研究，並透過自行設計製程，克服有極大高低差之三維微電極結構不易製作導線問題，利用局部絕緣、局部去除二氧化矽薄膜步驟，製作出包含具絕緣牆之三維微電極及二氧化矽包覆的傳導線，成功開發出間距  $100\mu\text{m}$  之  $10 \times 10$  三維微電極陣列晶片，可應用於感測生物神經電信號。本文並提出三維微電極陣列晶片與前級放大器整合方式與製程，期能藉此有效提高感測神經電信號的效果。

關鍵字：微機電系統、神經電信號、三維微電極陣列、SOI 晶片

## **Abstract**

The study of the electrical properties of neuronal networks is important for the characterization of their biological functions and behavior. The electrical activity of cells is mostly recorded by single electrodes, but only few cells can be monitored at the same time. Development of Multielectrode array contributes to understand function of neuronal networks. The geometry of 3D multielectrode array allows a good penetration of the electrodes into tissue, getting closer to the active cells and reduces damage of the cells when recording bio-signal, but combination of 3D multielectrode and signal line is a challenge by semiconductor process.

Based on the shape of micro-tip etch test process, this study develop a novel and simple process within three masks. Through this process avoiding the problem of high topology, the number of 10 ×10 multielectrode array that combination 3D multielectrode array with each signal line has been proposed successfully. Furthermore, this study intends to present the concept of integration of 3D multielectrode array with pre-amp. It can be expected the new design will improve the performance of 3D multielectrode array.

**Keywords:** MEMS, Bio-signal, 3D Multielectrode array, SOI wafer

# 目錄

中文摘要.....	1
英文摘要.....	2
目錄.....	3
圖目錄.....	4
表目錄.....	6
第一章 前言.....	7
1-1 研究動機.....	7
1-2 研究背景及文獻回顧.....	8
1-2.1 神經電信號產生簡介.....	8
1-2.2 文獻回顧.....	10
1-3 研究目標.....	14
第二章 三維微電極陣列之設計.....	22
2-1 三維微電極陣列特性.....	22
2-2 三維微電極陣列設計考量.....	23
2-3 三維微電極陣列設計.....	24
第三章 微電極針頭製程與實驗.....	28
3-1 製程規劃與步驟.....	28
3-2 微電極針頭測試製程結果.....	29
3-3 微電極針頭測試製程問題與結果討論.....	31
第四章 三維微電極陣列製程與實驗.....	43
4-1 製程規劃.....	43
4-2 三維微電極陣列製程步驟.....	44
4-3 製程結果.....	45
4-4 製程問題與討論.....	47
第五章 量測與實驗架設.....	66
5-1 簡易封裝.....	66
5-2 量測與實驗架設.....	67
5-2.1 微電極陣列晶片阻抗量測.....	67
5-2.2 神經電信號實驗架設與量測.....	68
5-3 三維微電極陣列晶片整合前級放大器.....	69
第六章 結論與未來工作.....	78
第七章 參考文獻.....	80

## 圖目錄

圖 1-1 動作電位示意圖 .....	15
圖 1-2 神經電信號產生與傳導示意圖 .....	15
圖 1-3 將動作電位視為數位信號編碼示意圖 .....	16
圖 1-4 德國 Multi Channel Systems 發展的平面維電極陣列 .....	16
圖 1-5 具穿刺能力之平面微電極陣列 .....	17
圖 1-6 瑞士 Ayanda Biosystems 發展三維微電極陣列 SEM 圖 .....	17
圖 1-7 美國 Bionic Technology 發展三維微電極陣列 SEM 圖 .....	18
圖 1-8 三步驟的乾式深蝕刻所製作之三維微電極陣列 .....	18
圖 1-9 電鍍製作之三維微電極陣列 .....	19
圖 1-10 熱擴散、晶元切割及等向性蝕刻製作之三維微電極陣列 .....	19
圖 1-11 非等向性蝕刻、厚膜光阻、剝離技術製作之三維微電極 .....	20
圖 1-12 磁自組裝之三維微電極陣列 .....	20
圖 1-13 微組裝技術配合表面微細加工製程製作之三維微電極陣列 .....	21
圖 2-1 三維微電極設計考量 .....	26
圖 2-2 三維微電極元件示意圖 .....	26
圖 2-3 從晶片背面將傳導線拉出之微電極示意圖 .....	27
圖 3-1 四種微電極針頭蝕刻測試步驟 .....	35
圖 3-2 $\text{XeF}_2$ 蝕刻形狀過程圖 .....	36
圖 3-3 平頂圓弧錐狀微結構 ( $\text{XeF}_2$ ) .....	37
圖 3-4 圓弧錐狀微結構，左上角為俯視圖 ( $\text{XeF}_2$ ) .....	37
圖 3-5 四面圓弧錐狀微結構，左上角為俯視圖 ( $\text{XeF}_2$ ) .....	38
圖 3-6 以 $\text{XeF}_2$ 製作結構針尖部分 ( $\text{XeF}_2$ ) .....	38
圖 3-7 圓弧錐狀底座 + 粗柱狀結構 (ICP+ $\text{XeF}_2$ ) .....	39
圖 3-8 圓弧錐狀底座 + 細柱狀結構 (ICP+ $\text{XeF}_2$ ) .....	39
圖 3-9 以 ACES 蝕刻模擬軟體模擬 TMAH 蝕刻結果 .....	40
圖 3-10 角椎狀微結構近照 (TMAH) .....	40
圖 3-11 以 TMAH 製作結構針尖部分 (TMAH) .....	41
圖 3-12 角椎狀底座 + 不規則結構 (ICP+TMAH) .....	41
圖 3-13 角椎狀微結構 (ICP+TMAH) .....	42
圖 4-1 三維微電極陣列製程流程圖 .....	51
圖 4-1(續) 三維微電極陣列製程流程圖 .....	52
圖 4-2 光罩佈局 (a) $2 \times 2$ 微電極陣列 (b) $10 \times 10$ 微電極陣列 .....	53
圖 4-3 經爐管氧化於微電極側壁、傳導線局部成長二氧化矽 .....	54
圖 4-4 去除氮化矽薄膜後之三維微電極陣列結構 .....	54
圖 4-4(續) 去除氮化矽薄膜後之三維微電極陣列結構 .....	55
圖 4-5 以 $\text{XeF}_2$ 矽等向性蝕刻製作之微針頭結構(未去環) .....	56
圖 4-6 以 $\text{XeF}_2$ 矽等向性蝕刻製作之微針頭結構 SEM 圖 .....	57
圖 4-7 調整 $\text{XeF}_2$ 製程參數所製作微電極針頭 SEM 圖 .....	58

圖 4-8	先以 ICP 製程蝕刻一深度，以利調整微針頭高度	59
圖 4-9	以 ICP 製程調整微針頭高度，再以 $\text{XeF}_2$ 製作之微針頭	59
圖 4-10	本文所製作之三維微電極陣列 SEM 全圖	60
圖 4-11	三維微電極陣列晶片	61
圖 4-12	第一道 ICP 蝕刻出傳導線形狀及高度	61
圖 4-13	兩道 ICP 製作傳導線及三維微電極結構	62
圖 4-14	ICP 底切現象造成的斜面	62
圖 4-15	以 TMAH 非等向性濕式蝕刻製作微針尖 SEM 圖	63
圖 4-16	以 $\text{XeF}_2$ 等向性蝕刻因負載效應過蝕所造成二氧化矽空筒	64
圖 4-17	浸泡稀釋 HF 溶液去除微針頭結構旁環狀二氧化矽過程因外力造成 薄膜破裂現象	65
圖 5-1	視網膜組織剖面示意圖	71
圖 5-2	三維微電極封裝結構及量測示意圖	71
圖 5-3	以打線機將金線連接晶片及印刷電路版	72
圖 5-4	使用缺氧膠封住金線以提供防水、絕緣及保護作用	72
圖 5-5	將漆包線以焊錫連接印刷電路版	73
圖 5-6	使用環氧樹脂將接點封住以提供防水、絕緣及保護作用	73
圖 5-7	微電極阻抗量測實驗架設示意圖	74
圖 5-8	微電極阻抗量測實驗架設圖	74
圖 5-9	量測實驗儀器架設簡圖	75
圖 5-10	傳統玻璃微電極	75
圖 5-11	胞外記錄實驗架設圖	76
圖 5-12	三維微電極與前級放大器電路配置示意圖	76
圖 5-13	$2 \times 2$ 三維微電極陣列整合前級放大器製程光罩圖	77
圖 5-14	$4 \times 4$ 三維微電極陣列整合前級放大器製程光罩圖	77

## 表目錄

表 3-1	XeF <sub>2</sub> 與 TMAH 蝕刻溶液特性 .....	33
表 3-2	微電極針頭測試製程方式與微針頭形狀、大小整理 .....	34

# 第一章 前言

## 1-1 研究動機

微機電系統 ( Micro-Electro-Mechanical System , 以下簡稱 MEMS ) 是在半導體製程技術的背景下，所發展出的一個新的領域，泛指結合電子與機械等元件所組成之系統，其製作尺度及動作範圍在微米等級之結構。利用半導體製程技術如薄膜沈積 ( deposition )、微影 ( photolithography )、蝕刻 ( etching ) 和其他微機械製程技術，如 MEMS 特有的基體微細加工法 ( bulk micromachining ) 和表面微細加工法 ( surface micromachining ) 在矽晶片上製作出微感測器、微致動器進而組成一微系統，由於尺寸縮小使得元件頻率響應加快，可大幅提高解析度和靈敏度，元件輕薄短小具可攜性，加上利用半導體製程具有批次製造 ( batch fabrication ) 等優點，被視為在各個領域上如光學、射頻、生醫領域所不可或缺之關鍵科技，使得近年來有關 MEMS 的研究普遍受到重視。

微機電技術在生醫領域中，被廣泛運用於如 DNA 序列檢測、新藥品的篩選與研發及生物檢測方面，如基因晶片[1-2] ( Genechip/DNA chip )、蛋白質晶片[3] ( Protein chip )、微晶片聚合？連鎖反應器[4] ( Polymerase Chain Reaction Chip, PCR Chip )、毛細管電泳晶片[5] ( CE chip ) 等，近年來在神經科學領域上的應用更是扮演了十分重要的角色，如果能掌握神經訊息傳遞的方法和原則，將有助於神經疾病的診斷及處理。以往為了瞭解神經細胞信號的變動情形，使用單一電極作信號記錄，將神經細胞對刺激的反應，作了非常詳盡的研究。但當

神經細胞產生電信號反應時，其鄰近神經細胞同步產生電信號（synchronous firing）的機率也會跟著提高[6-8]，因使用單電極記錄神經電信號並無法同時量測多個細胞的反應，如利用微電極陣列同時對多個神經細胞記錄神經電信號，將有助於瞭解神經網路如何運作。由於生物體內細胞的大小約為數十個微米，微電極陣列間距和針尖設計愈接近微米尺度，愈容易完整記錄神經傳遞信號，因此微機電技術極為適合被利用來開發微電極陣列。

## 1-2 研究背景及文獻回顧

為了瞭解微電極陣列感測神經電信號的背景，以下將先介紹神經電信號產生的原理，然後再介紹和微電極陣列相關的文獻。

### 1-2.1 神經電信號產生簡介

生物體內神經電信號的傳遞，和一般電路中電信號傳遞不一樣的地方在於，電路中電信號的傳遞是靠電子的流動來達成，而生物體內神經電信號的傳遞是靠離子的流動來產生。

一般而言，神經細胞具樹突（dendrite）和軸突（axon）兩部分。樹突是信號感測端，接受外界的信息；軸突是輸出端，將信號傳遞出去。由於細胞膜內外的離子濃度不同，且在不同環境下對離子的通透性（permeability）不同，因而離子在細胞內外存在著濃度差，使得具通透性的離子能順著濃度梯度而進行擴散，而帶電離子隨濃度梯度擴



散又因細胞膜對離子具有不同通透選擇性，使得細胞內外兩端電荷分佈不相等形成電位差，一般以細胞外環境電位訂為零電位，而細胞內的電位稱為細胞膜電位（以下簡稱膜電位）。而當細胞未受刺激時，在電位梯度和濃度梯度的平衡之下，使得細胞膜內電荷為負，細胞膜外靜電荷為正，細胞膜如同一平板電容，在兩側建立起正負電荷分佈，此時離子並非靜止而是處於電化學平衡狀態（electrochemical equilibrium）。

當神經細胞受到外界的刺激時，如光、電、藥物...等物理或化學刺激，細胞膜會使得特定的離子具有較大的通透性進入細胞，造成局部膜電位的改變，當膜電位的改變超過一臨界（Threshold）電壓，將產生一正迴授反應使得大量帶正電離子向細胞流動，直至電位平衡，接著細胞膜對離子的通透特性改變，膜電位回復到靜止狀態的負值，此膜電位產生急速的改變的過程，稱為動作電位（action potential），此動作電位產生過程約在 1ms 之內，如圖 1-1 所示。而受刺激產生動作電位的區域，由於細胞膜內外的電位呈暫時性的倒轉，而和鄰近部分產生電位差，且因為膜兩側均為導電之電解質溶液，該電位差會形成局部電流，造成鄰近區域膜內電位升高，膜外電位降低。上述反應過程，將造成鄰近區域的膜電位到達臨界電壓，亦會造成正迴授，產生動作電位，接著又會影響更遠處的膜電位，形成連鎖反應將信號傳給整個細胞，再經軸突傳遞至其他神經細胞、肌肉（可引起收縮）、腺體（可引起分泌）或是大腦，電信號產生過程如圖 1-2 所示。

以神經系統的角度而言，較關心的是神經信號是如何被編碼傳遞出去，在一段時間內觀察動作電位的個數變化，而非膜電位的變

化。如圖 1-1 所示，神經細胞膜電位改變為一連續變化過程，可視為類比訊號，但如圖 1-3 所示，以動作電位產生的有無來看，可視為數位訊號，膜電位改變超過臨界電壓產生動作電位，視為數位的訊號 1（開），反之，若無超過臨界電壓，膜電位將衰減並回復到原來狀態，視為數位的訊號 0（關），藉此 1010 數位方式，來編碼傳遞訊息。為了瞭解生物電信號傳遞的情形，而發展微電極作為觀測工具，如果能解碼得知神經信號傳達的訊息和方式，將有助於瞭解神經系統甚至可有效治療及預防神經方面疾病。

## 1-2.2 文獻回顧

目前有許多關於微探針製作的文獻[9]，以及將微探針與微流道整合的文獻[10-11]，但是將三維微探針結構整合導線的文獻並不多見，本小節針對微電極的發展及製作所面臨的挑戰作探討與回顧。

微電極的研究發展在國外約有 30 多年的歷史，在 1970 年已有使用半導體製程技術製作出單極之電極探針。一般普遍使用的單電極，屬於玻璃微電極，對於單一神經細胞產生的神經電信號反應，已累積相當豐富的資訊及成果，但受限於單電極只能同時對極少數神經細胞做紀錄，以致對這些神經網路信號的傳遞一無所知。因此微電極朝向多電極發展，隨著半導體製程技術的成熟，利用微影製程技術具有製作平面電路的特性，平面微電極陣列跟著被製作出來[12]。將組織切片放置在平面微電極陣列，便可同時量測多個神經細胞信號，如此可紀錄生物電信號時間與空間分佈情形，如圖 1-4 為德國 Multi Channel Systems 所發展的平面微電極陣列[13]。由於組織為三維立體結構，

受限平面微電極陣列的形狀，平面微電極和細胞的距離較遠，得到的生物電信號較微弱，並不利於檢測。於是發展朝向具穿刺進入生物組織內能力之微電極，可有效縮短電極與細胞之間的距離，以得到較大的生物電信號。例如圖 1-5 所示以 MEMS 技術製作，具穿刺能力之微電極陣列[14-17]，此種方式因為接近神經細胞而可得到較大的神經電信號，但幾何形狀屬於類似刀片般的薄片狀，會對生物組織造成不小的傷害，並有無法垂直穿刺定位上的問題。

因為上述原因，目前已有公司朝微電極結構為三維之微電極陣列方向發展，如瑞士的 Ayanda Biosystems[18、19]、美國的 Bionic Technology[20]，如圖 1-6、1-7 所示。三維微電極陣列具有較佳的穿刺能力及記錄分析神經電信號時間、空間分佈的特性，但因為半導體平面加工技術的限制，三維探針與導線不易整合，如 2001 年 P. Griss 等人，雖然成功做出如圖 1-8 所示長度 100 至 210  $\mu\text{m}$  三維微電極陣列[21]，但因為針狀電極的存在，矽晶片上具有極大的高度差，並無法製作出陣列中個別電極的導線。而 2002 年 A. Hung 使用電鍍及高分子材料絕緣方式來製作三維微電極陣列[22、23]，方式簡單，且電極高度容易控制，但受限於電鍍製程無法做出尖銳的電極以穿刺組織，如圖 1-9 所示。其他如 1996 年 J. A. Bielen 等人使用 LIGA 製作三維微電極陣列[24]，雖然已完成具高深寬比之微電極，但受限於製程仍無法做出針狀電極。

因此如何成功整合針狀電極與個別獨立導線於同一晶片中，即是目前最重要的研究課題。而三維微電極陣列的微電極形狀和間距是個重要的考量因素，針尖形狀的微電極便於穿刺進入生物組織接近要偵測的神經細胞，而要提高感測生物電信號的解析度，必須縮短微電極

間距。而微電極陣列連接導線的大小、數目和佈線方式，則會限制微電極間的間距。目前製作之三維微電極陣列相關文獻並不太多，依其不同製程方式加以整理分類如下。

1991 年 R. A. Normann 等人，利用了熱擴散、晶片切割、兩階段等向性濕式蝕刻等製程技術做出三維微電極 [25-28]。在 n 型矽晶片上製作出電極長 1.5mm、間距  $400\mu\text{m}$  (中心點至中心點)，數目為  $10 \times 10$  的微電極陣列，如圖 1-10 所示。此製程具有三項特點，其一為利用熱擴散方法做出具導電性針狀電極，以 p n 接面作電性絕緣將線路從矽基材正面導通至背面，降低導線大小和數目對三維微電極相互之間距離的影響，換言之，此元件並不因為微電極數目的增加而增加佈導線的難度，並可利用在半導體封裝產業中十分成熟的錫球接合技術 (solder bump technology) 來一次連接大量導線[29]。其二為使用晶元切割機切割出微電極的初始結構，具製作高深寬比微電極的能力。其三為使用等向性濕式蝕刻，在微電極底端作導角減低應力集中現象，並以靜置蝕刻溶液，利用靠近電極底部蝕刻液不容易作新的補充、蝕刻率較慢的特性，修飾出三維針狀電極。然而，熱擴散步驟中，溫度梯度均勻性的控制和由矽晶片中晶格缺陷造成的隨機橫向擴散現象 (Random walk)，無法做出與矽基材垂直正交的 P+通道，且易造成電極短路。

1999 年 P. Thiebaud 等人，使用非等向性濕式蝕刻製作三維微電極結構，並以厚膜光阻技術配合金屬剝離技術 (lift-off)，克服矽晶片上微電極結構產生的高低差，成功製作出具金屬導線之高  $47\mu\text{m}$  三維微電極[30、31]，如圖 1-11 所示。因為晶片上存在高低差，不易均勻塗佈光阻作微影製程，因此，平面加工製造之厚膜光阻的使用和剝

離製程是其中極為關鍵的部分。該製程使用 KOH 進行非等向性蝕刻，是利用在不同矽晶格面上有不同的蝕刻速率的特性，以便在蝕刻速率最慢的晶格面形成微電極結構，為了不影響蝕刻率，蝕刻過程中必須維持溫度和濃度均勻性，另外，該技術也可調整蝕刻液配方，以改變晶格面的蝕刻速率，蝕刻出不同形狀的針尖。反之，晶格面也會限制電極形狀，例如，以 KOH 製作越長的電極，電極的直徑也就越大，這會影響到電極數目和間距。

2003 年 S. Takeuchi 等人利用磁自組裝技術，使平面加工製造之針狀結構抬昇，成為三維微電極陣列[32、33]，如圖 1-12 所示，其中，電極陣列及底材分別由金屬薄膜及高分子材料所構成，不易受到側向力而破壞，但受限於平面加工製程配合自組裝技術，而限制了電極間距，且因無定位機制不易將微電極作空間上的定位，此外，電極為薄板結構會有對組織造成較大的傷害上的問題。

2000 年 K. D. Wise 等人利用微組裝技術，使得二維平面元件組成三維空間的電極陣列，避開了矽晶片不易作導線的問題，組裝出一  $8 \times 16$  電極長度可變化之三維微電極陣列[34-36]，如圖 1-13 所示。該電極長度不受到晶片或製程所影響，可作出長達 2.5mm 之微電極，且此製程易於將 CMOS 電路一併整合在晶片上，是個很大的突破。然而，受限於製程只能作薄電極，在使用上，會對組織造成較大的傷害。另外，由於以手工方式進行微組裝，微電極與平台的正交性掌握上十分困難，且組裝的過程複雜且費時，不具備批次製造的能力，且每次製作的微電極特性可能皆有所差異。

### 1-3 研究目標

從文獻中可知，如何做出合適的微電極形狀、長度、間距，並克服矽晶片上因結構高低差而不易製作導線的問題，為三維微電極發展的關鍵。

本研究將比較各種三維微電極陣列製作方式，提出嶄新的微加工製程以便改良現有之電極設計，並發展出性能更為卓越之三維微電極陣列，用以感測生物神經電信號。本研究除了研究各式微針頭之製程技術外，也探討如何將微針頭及相關電路整合為三維微電極陣列，未來將利用紐西蘭家兔所取出之視網膜作感測，驗證該微電極功能，並期望能進一步開發適用於穿刺及感測大腦皮層之三維微電極陣列，幫助瞭解神經電信號傳遞、編碼及各細胞間關連性。

本文之微電極陣列未來具有將其他微型元件整合的潛力，如微流道、微幫浦，以便製作具染液注射功能、可標定生物組織之三維微電極陣列，或是整合微彈簧製作可調整穿刺深度之微電極陣列等等。

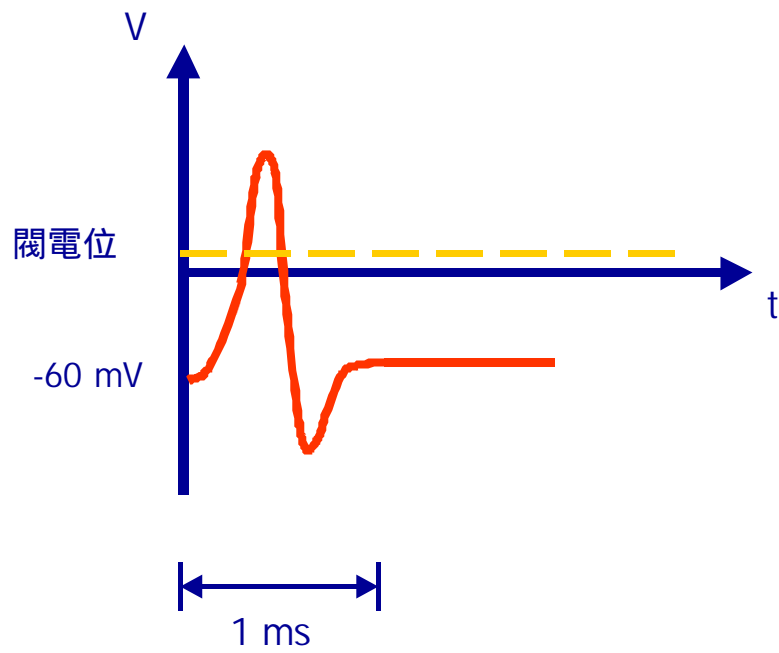


圖 1-1 動作電位示意圖

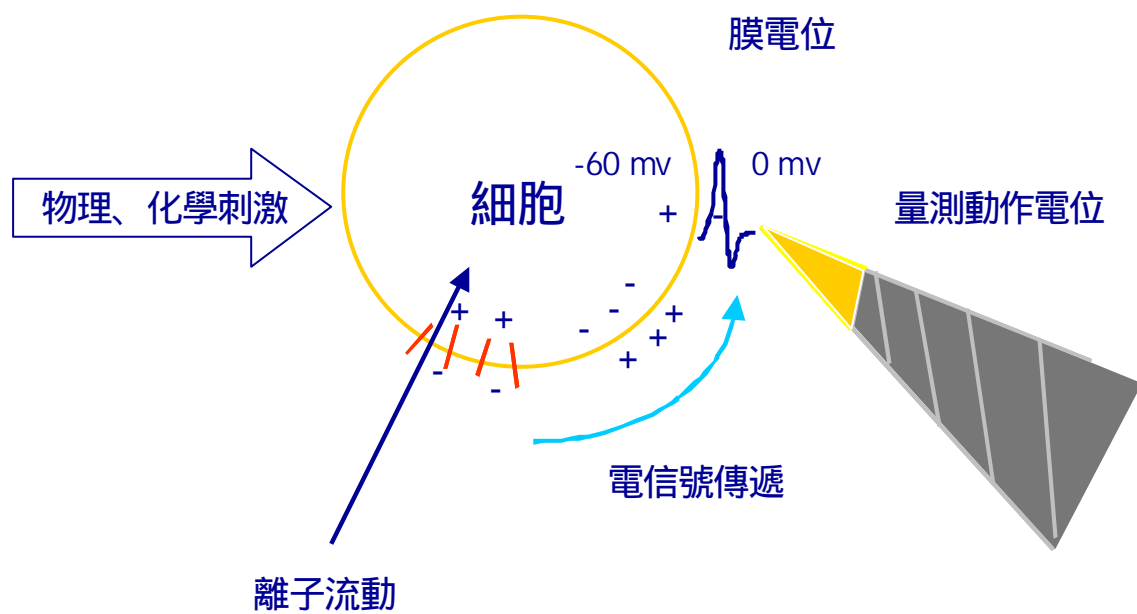


圖 1-2 神經電信號產生與傳導示意圖

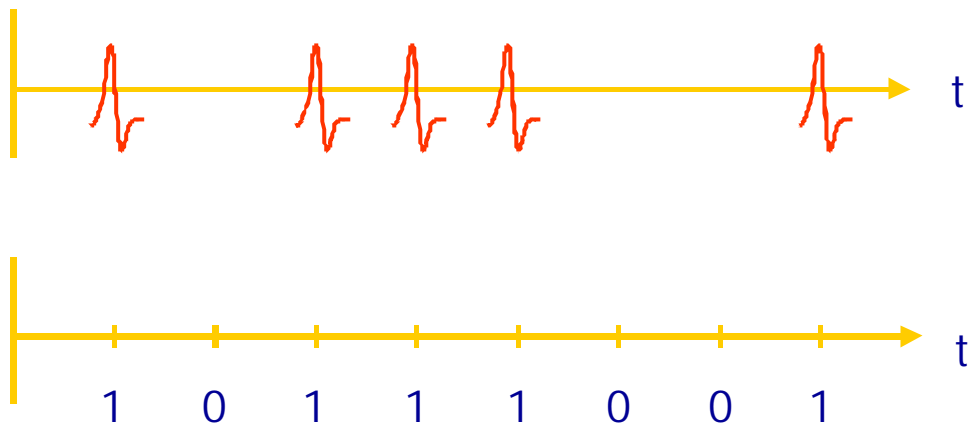
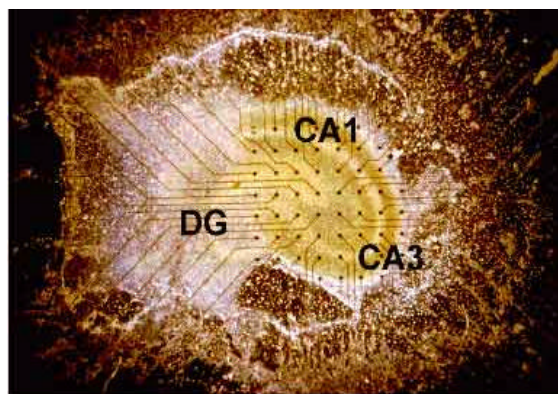


圖 1-3 將動作電位視為數位信號編碼示意圖

(a)



(b)

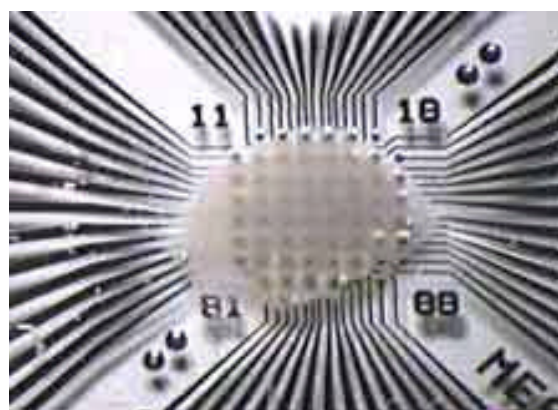


圖 1-4 德國 Multi Channel Systems 發展的平面維電極陣列 [13]



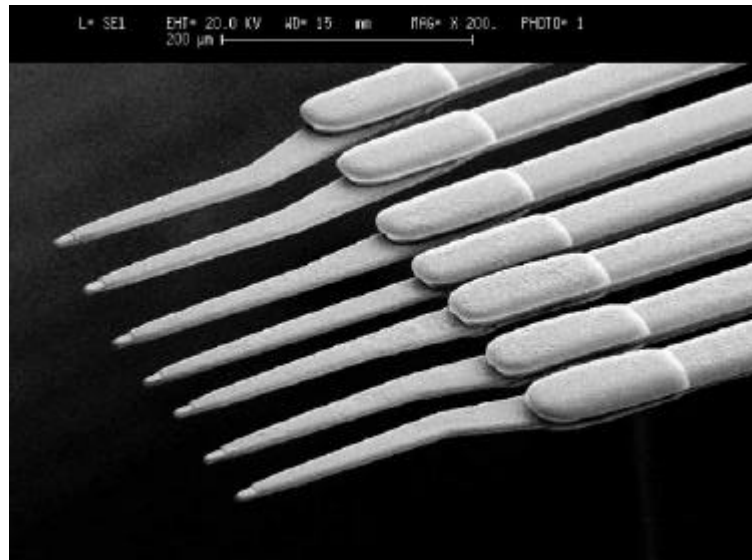
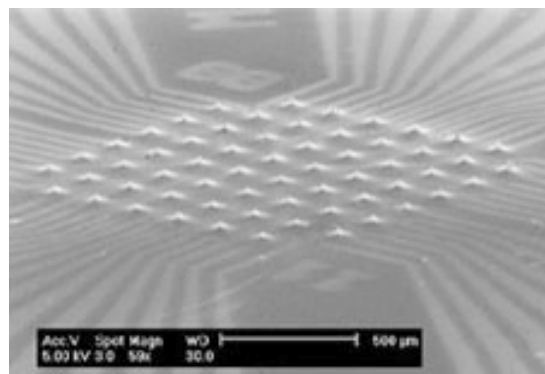


圖 1-5 具穿刺能力之平面微電極陣列 [17]

(a)



(b)

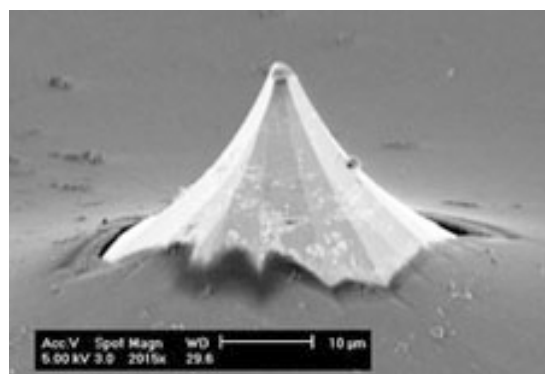


圖 1-6 瑞士 Ayanda Biosystems 發展三維微電極陣列 SEM 圖 [18 19]

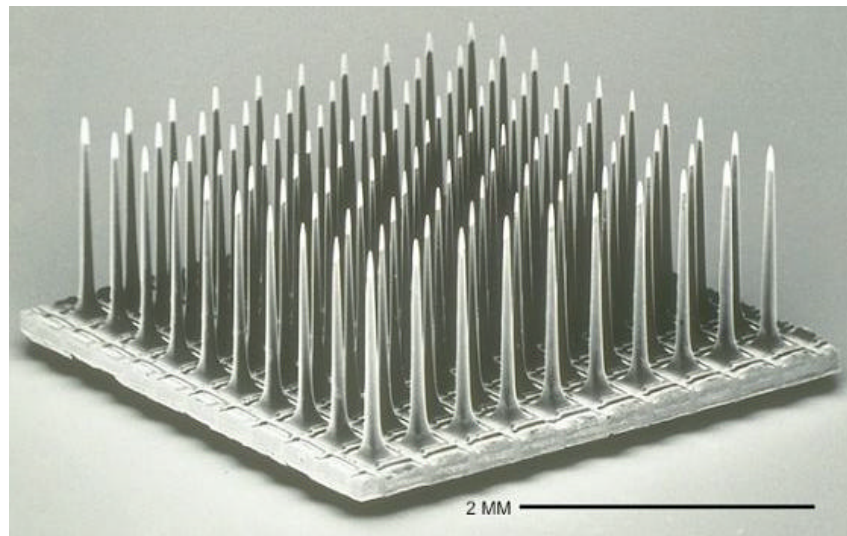


圖 1-7 美國 Bionic Technology 發展三維微電極陣列 SEM 圖 [20]

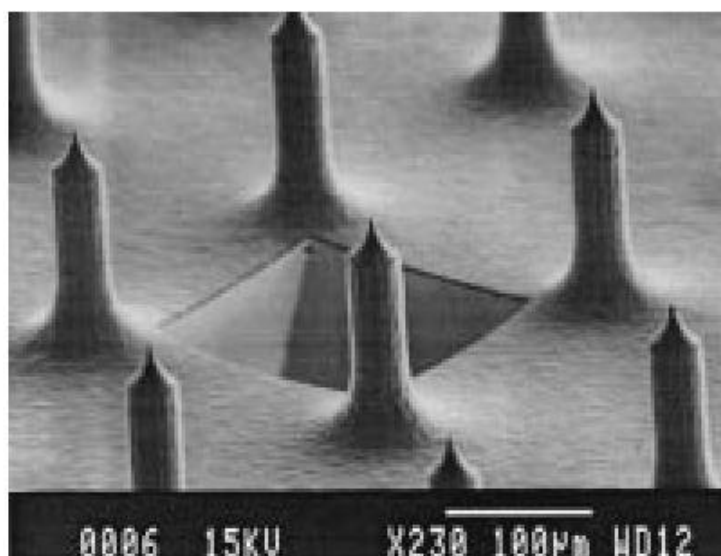


圖 1-8 三步驟的乾式深蝕刻所製作之三維微電極陣列 [21]

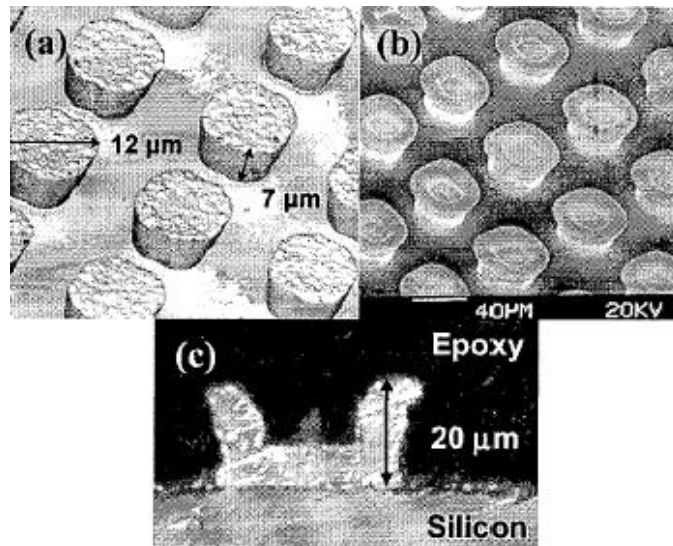
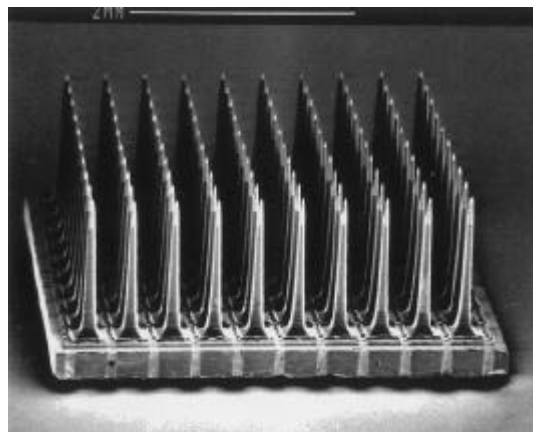


圖 1-9 電鍍製作之三維微電極陣列 [22、23]

(a)



(b)

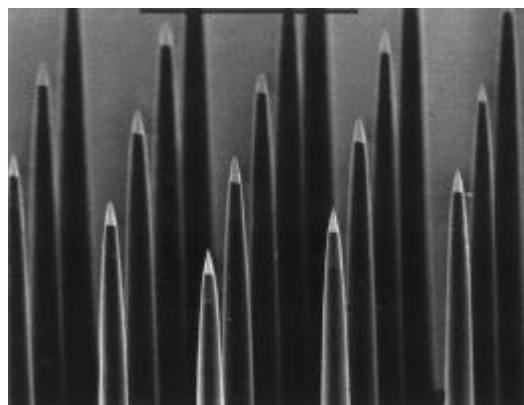
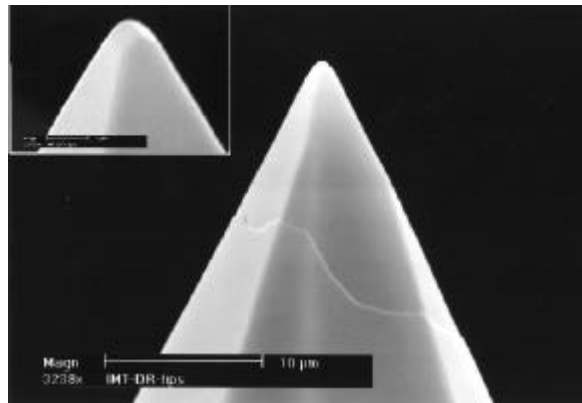


圖 1-10 熱擴散、晶元切割及等向性濕式蝕刻製作之三維微電極陣列 [25-28]

(a)



(b)

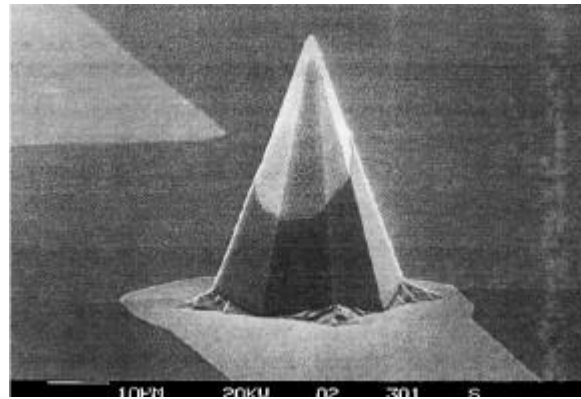


圖 1-11 非等向性蝕刻、厚膜光阻、剝離技術製作之三維微電極 [30、31]

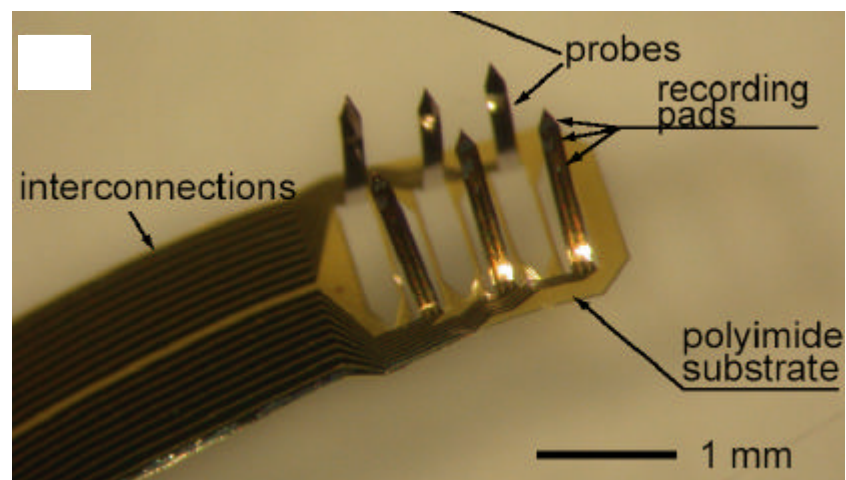
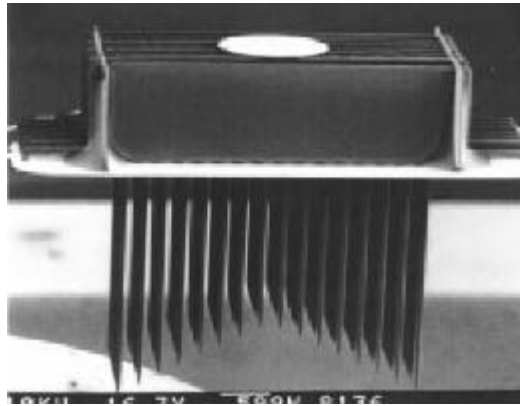


圖 1-12 磁自組裝之三維微電極陣列 [32、33]

(a)



(b)

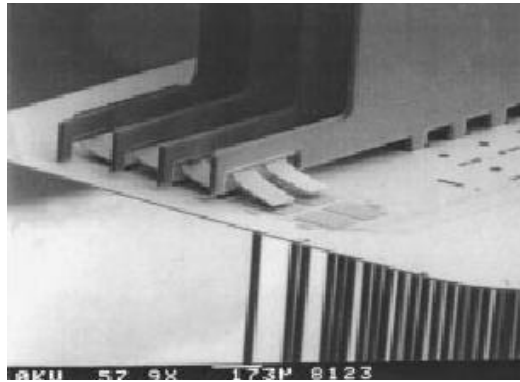


圖 1-13 微組裝技術配合表面微細加工製程製作之三維微電極陣列 [34-36]

## 第二章 三維微電極陣列之設計

首先，本文將整理出三維微電極的分類及優點，及對三維微電極陣列的設計考量作詳細說明。

### 2-1 三維微電極陣列特性

以量測電信號的方式分類，微電極主要具有三種不同的類型：第一類型為體表量測方式，屬非侵入性的方式，並不會對組織造成傷害，但因距離神經細胞較遠，所得之電信號強度較弱，且無法對單一神經元作量測。第二類型為侵入式胞內量測方式[37-39]，其主要的特徵為穿入神經細胞，可得到較大的電信號強度，但容易對細胞造成傷害，影響神經細胞正常功能。第三類型屬於侵入式胞外量測方式[40-43]，此方式接近神經細胞軸突部分量測器動作電位，對細胞的傷害較小，本研究主要探討的微電極屬於第三類型，然後以三維微電極陣列量測神經電信號在時間與空間上的分佈。

利用三維微電極陣列量測神經動作電位，主要有下列三個優點：

1. 增加記錄神經電信號的效率：三維微電極陣列的每一個電極皆可單獨操作，陣列電極可視為利用多個電極進行量測，可因而縮短記錄的時間，提高紀錄神經電信號的效率。
2. 能同時記錄一群神經細胞產生的電信號：相當於同一個時間使用多個單一電極作量測，因此能同時記錄一群神經細胞產生的電信號，進而瞭解其相互之間的關連性。

3. 能對電信號做空間上的解析：微電極與微電極之間的間距可經由設計來作調整，電極間距為已知，陣列的電極設計方式為一矩陣形式，表示在空間上能夠定義出電極 X 軸、Y 軸相對位置，因此對神經電信號做空間上的解析。

## 2-2 三維微電極陣列設計考量

三維微電極陣列的主要設計參數如圖 2-1 所示，其中微電極結構長度、寬度分別為  $H$  及  $W$ ，裸露之微針頭高度為  $h$ ，微針尖寬度為  $W_t$ ，而微電極間距和數目分別為  $d$  和  $N$ ，相關之設計考量說明如下：

1. 微小化 ( $W$  減小)：由於電極量測方式屬於侵入體內細胞外量測，因此需穿刺侵入組織，為了降低穿刺時對組織所造成的傷害，電極必須微小化。
2. 多極化 ( $N$  增加)：多極化有兩個好處：第一，增多電極可以提高相關神經信號資料量；第二，以微電極陣列量測，並非每一微電極均能得到有用的訊號，也許有些細胞會被微電極穿刺而死亡，有些微電極距離待測神經距離太遠，無法得到所需要的神經電信號，因此多極化將增加偵測到待測神經的機率，但同時也面臨要如何處理分析擷取到大量電信號的問題。
3. 縮小電極間距 ( $d$  減小)：當電極與電極之間距愈小，所得到的感測解析度也就跟著提高。然而，導線的大小、數目會限制微電極間距。
4. 三維微電極形狀：神經電信號的強度隨距離的平方而遞減，因此

電極必須接近待測神經細胞，以便到較大的生物電信號，本研究擬製作尖形微電極（針尖寬度  $W_t$  減小）以進行生物組織穿刺，使電極接近待測神經。

5. 三維微電極結構長度 (H)：微電極長度和能夠穿刺組織的深度相關，因此結構長度將依應用的需要來設計。
6. 阻抗：三維微電極結構除了針頭露出導電部分，其餘皆以非導體材料覆蓋阻絕雜訊。針頭露出部分的大小  $h$  會影響阻抗，為了考慮訊號放大器的阻抗匹配，微電極的阻抗在某一個範圍之內約在 200K ~ 2M  $\Omega$ ，可得到較佳的訊號。

## 2-3 三維微電極陣列設計

根據前述之設計考量，本研究使用具低阻值之 SOI (Silicon On Isolation) 晶片製作三維微電極陣列，並以低阻值矽材作為元件材料，構成微電極與導線，然後利用晶片中間的二氧化矽絕緣層將每個電極絕緣，使得每個微電極為獨立之電極，不相互影響。

其元件示意圖如 2-2 所示，略分為五個部分，分別為：

1. 鐳墊(Bond Pad)：可以打線方式將訊號送至元件外。
2. 傳導線(Signal Line)：將訊號由三維微電極傳至鐳墊。一般而言，其佈線的方式略分為兩種：一為將傳導線穿過晶片將生物電信號從晶片背面拉出[44、45]，示意圖如 2-3 所示，此方式不因微電極數目增加而造成佈線時的難度，但製程難度較高。二為將傳導線與微電極製作於同一面，當微電極數目越多時，因為要避開其他傳導線及微電極，因此中間的微電極傳導線拉出難度也就越高，



但製程相對較為簡單，因此本文採第二種方式，以方便製程的進行。

3. 三維微電極(3D Needle electrode)：用於穿刺生物組織，以接近待測之神經細胞，得到神經訊號。本文未來將對手術取下紐西蘭家兔之視網膜中的節細胞(ganglion cell)作偵測，而其節細胞位置很接近表面，因此微針頭高度(h)設計小於  $7\text{ }\mu\text{ m}$ ，並選擇設計微電極高度(H)為  $50\sim70\text{ }\mu\text{ m}$  來作為三維微電極的原型，使得生物組織能因重力作用貼合於微電極陣列。雖然三維微電極結構可能對細胞造成傷害，但微針頭愈小可減低對組織的傷害，並深入得到組織受傷較小的訊號，由於感測細胞約為  $20\text{ }\mu\text{ m}$  大小，微針頭小於  $2\text{ }\mu\text{ m}$  即可。
4. 底切阻擋結構(Footing Resister)：在三維微電極底座，多一塊圓形的矽塊結構，在製程過程中，保護三維微電極結構本體不受感應耦合電漿蝕刻 ( Inductively Coupled Plasma Etching or ICP etching , 以下簡稱 ICP ) 底切現象蝕刻。
5. 絕緣牆(Isolation Wall)：將導線及電極周圍以二氧化矽絕緣，以阻隔雜訊，只有接收神經電信號之微電極上端及將訊號接至外界之錫墊上表面沒有絕緣牆設計，如圖 2-2 所示。

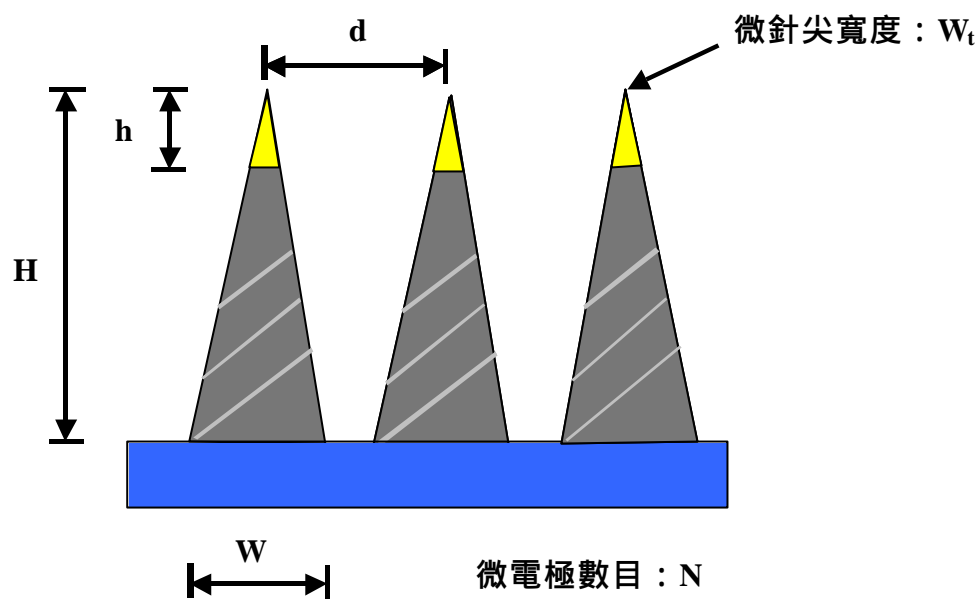
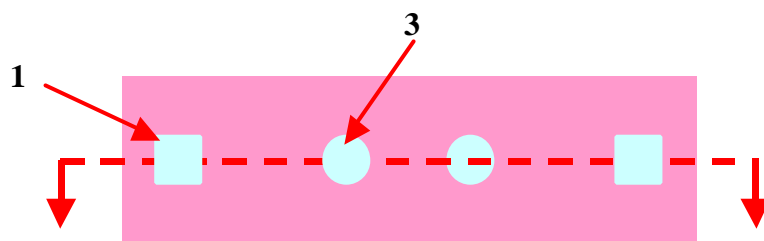
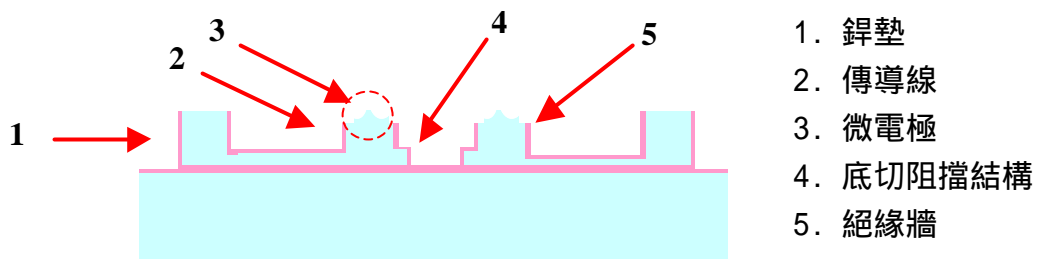


圖 2-1 三維微電極設計考量

(a) 俯視圖：



(b) 剖視圖：



1. 鉚墊
2. 傳導線
3. 微電極
4. 底切阻擋結構
5. 絕緣牆

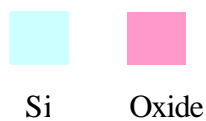


圖 2-2 三維微電極元件示意圖

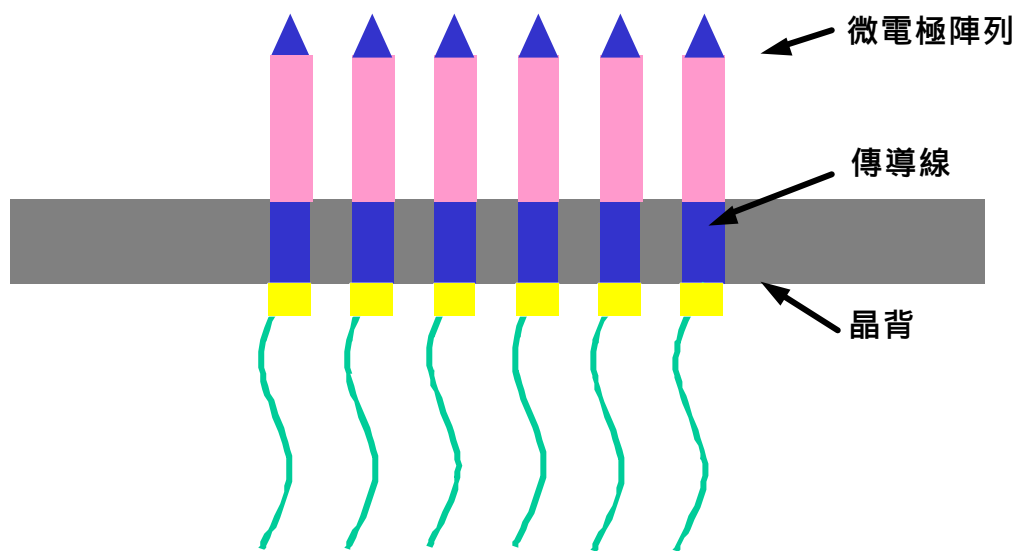


圖 2-3 從晶片背面將傳導線拉出之微電極示意圖

### 第三章 微電極針頭製程與實驗

關於三維微電極，微針頭的形狀與大小是非常重要的性能指標，其微針尖的穿刺能力及結構強度，可視實驗的需求來決定，本章針對以微機電技術製作各種微針頭形狀的可行性進行實驗與討論，建立製作微針頭技術，以利三維微電極元件製作。

#### 3-1 製程規劃與步驟

一般而言，蝕刻技術可分為濕式蝕刻與乾式蝕刻，本研究主要利用乾式蝕刻  $\text{XeF}_2$  和濕式蝕刻 TMAH (tetramethyl ammonium hydroxide)來作初步的實驗測試，並利用 ICP 深蝕刻製程增加微針頭形狀的變化。

表 3-1 簡單列出  $\text{XeF}_2$ 和 TMAH 的特性，由表中可之知  $\text{XeF}_2$ 屬於等向性乾式蝕刻，在各個方向蝕刻速率為 1:1，TMAH 屬於非等向性濕式蝕刻，對<100>與<111>的晶格面具高選擇比(10~35:1)，此二種蝕刻方式有著截然不同的蝕刻特性，因此可用來瞭解製作各式微針頭的可能性，若配合 ICP 可作高深寬比的非等向性深蝕刻的特點，更能增加微針頭製作的變化性。由於此三種蝕刻方式同時對矽和二氧化矽蝕刻具有極佳選擇比，因此二氧化矽薄膜極為適合選擇作蝕刻罩幕，並利用在電性上有極佳絕緣效果的特點，將來可作為三維微電極與導線的絕緣層。

微電極針頭蝕刻測試製程步驟，採用 4 吋(100)測試矽晶片，經由黃光微影製程、薄膜成長及蝕刻製程完成元件，製程圖如圖 3-1 所

示，製程步驟簡述如下：

步驟一：以高溫爐管在矽晶片上成長  $0.6\mu\text{m}$  二氧化矽，經預烤和塗佈 HMDS 之後，進行微影製程，將測試光罩圖形轉移至晶片上，並利用活性離子蝕刻（Reactive Ion Etching，以下簡稱 RIE），用以定義出形狀，此二氧化矽薄膜作為各種蝕刻測試之保護層。

步驟二：以步驟一所製作之二氧化矽罩幕，作四種蝕刻測試：

1. 以  $\text{XeF}_2$  矽等向蝕刻製作微針頭
2. 先以 ICP 蝕刻一與晶片垂直之深度，再使用  $\text{XeF}_2$  矽等向蝕刻製作微針頭
3. 以濕式蝕刻 TMAH 製作微電極針頭。
4. 先以 ICP 蝕刻一與晶片垂直之深度，再使用濕式蝕刻 TMAH 製作微電極針頭。

### 3-2 微電極針頭測試製程結果

以下針對上述之四種蝕刻測試：1.  $\text{XeF}_2$  矽等向蝕刻、2. ICP +  $\text{XeF}_2$  矽等向蝕刻、3. TMAH 非等向性濕式蝕刻、4. ICP + TMAH 非等向性濕式蝕刻，分述結果：

#### 1. $\text{XeF}_2$ 矽等向蝕刻

如圖 3-2 中可發現以  $\text{XeF}_2$  蝕刻方式之矽材表面非常粗糙，圖中設計不同大小的蝕刻罩幕，左邊標示 A 點處罩幕較大，因此所保護的矽材尚未形成針尖，使得罩幕於蝕刻完畢後還留存在晶片表面，而成一平頂結構，中間 B 點處，由於罩幕較小已形成一微針尖，右邊 C

點最小罩幕下的矽已過蝕而趨於平坦，由此可知，控制  $\text{XeF}_2$  蝕刻時間或罩幕大小，可做出平頂圓弧錐狀微結構如圖 3-3、圓弧錐狀微結構如圖 3-4 (圓形罩幕)或四面圓弧錐狀微結構如圖 3-5 (方形罩幕)。因二氧化矽為一透明薄膜，可利用  $\text{XeF}_2$  矽等向蝕刻機台本身的光學顯微鏡，觀察蝕刻時的情況和側蝕的現象，以判斷蝕刻結束時間。

以  $\text{XeF}_2$  矽等向性蝕刻製作細的針尖結構特點在於，經適當的控制時間， $\text{XeF}_2$  可蝕刻出極細的微針尖結構，如圖 3-6 所示之微針尖可達 20 奈米。另外，一旦決定了罩幕的大小，其針尖的高度(約等於罩幕的半徑)也跟著被決定，換言之，欲得到較高的針狀結構所需要的蝕刻罩幕就要愈大。

## 2. ICP + $\text{XeF}_2$ 矽等向蝕刻

如果先以 ICP 蝕刻出柱狀結構，再以  $\text{XeF}_2$  作出針狀結構，此針狀結構形狀底座近似於圓弧錐狀，而上半部近似於一細長柱狀結構，經時間的控制可做出如圖 3-7 較粗的針、圖 3-8 較細長的針，結構高度決定於 ICP 蝕刻的深度及  $\text{XeF}_2$  矽等向蝕刻的深度，欲得到較高的針狀結構可加大 ICP 蝕刻的深度，不受蝕刻罩幕大小所限制。

## 3. TMAH 非等向性濕式蝕刻

以 ACES 蝕刻模擬軟體作 TMAH 模擬如圖 3-9，可發現因其對不同晶格面有不同的蝕刻速率，因此蝕刻較慢的晶格面會被顯露出來，形成角椎狀微結構，而且結構遠小於蝕刻罩幕大小。由於 TMAH 蝕刻表面粗糙度與濃度相關，此測試製程採用溫度 73 °C、22 wt% 之 TMAH 進行蝕刻，可得到平坦的蝕刻表面及角椎狀微結構如圖 3-10，晶格面的交界形成針尖角椎狀微針頭，該針尖的大小約 80 奈米，如

圖 3-11。

#### 4. ICP + TMAH 非等向性濕式蝕刻

如果先以 ICP 蝕刻出柱狀結構，再利用 TMAH 進行非等向性蝕刻，其結果如圖 3-12 中棋子狀結構，底座可看出為蝕刻較慢的晶格面所形成，而結構上半部呈現不規則形狀，為蝕刻速率較快所顯露出的蝕刻面，若再延長蝕刻時間則會形成如圖 3-13，原本結構上半部不規則形狀部分已被完全移除，且可以清楚的看到蝕刻速率較慢的晶格面，形成角椎狀微針頭結構，由此得知在蝕刻過程中並無接觸到其他蝕刻較慢的晶格面，蝕刻結果如同使用 TMAH 蝕刻出之角椎狀結構。

### 3-3 微電極針頭測試製程問題與結果討論

本節微電極針頭測試製程方式與得到蝕刻微針頭形狀與大小整理於表 3-2 中，其結果簡述如下：以  $\text{XeF}_2$  與 TMAH 蝕刻所製作的微結構，其針尖的大小皆可達次微米的等級，但  $\text{XeF}_2$  製作之圓弧錐形微針頭頂角(如圖 3-6)遠小於 TMAH 所製作之角錐形微針頭頂角(如圖 3-10，頂角約為 70.6 度)，有較好的穿刺能力，相對上結構強度較差。 $\text{XeF}_2$  加上 ICP 製程，使得微針狀結構高度可任意調整，不受蝕刻罩幕大小的限制。而以 TMAH 加上 ICP 製程上所製作微結構，其最後蝕刻結果與 TMAH 做出相同之角椎狀結構，並無調整微針狀結構高度或頂角大小的功能。

在使用  $\text{XeF}_2$  測試中發現， $\text{XeF}_2$  幾乎無法蝕刻試片表面的初始氧化層，這是因為  $\text{XeF}_2$  對二氧化矽薄膜具極高的選擇比，因此如欲使

用  $\text{XeF}_2$  製作微針頭，則必須在蝕刻之前，先短暫浸泡於稀釋  $\text{HF}$  溶液內，以去除表面的氧化層。

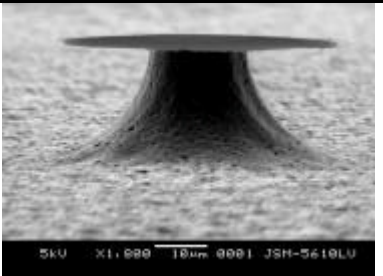
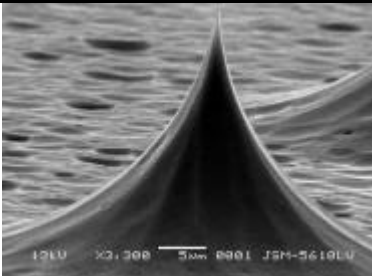

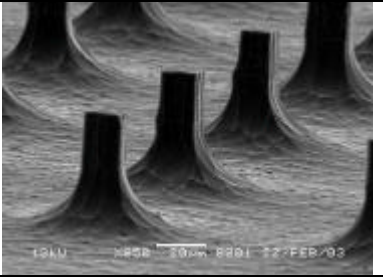

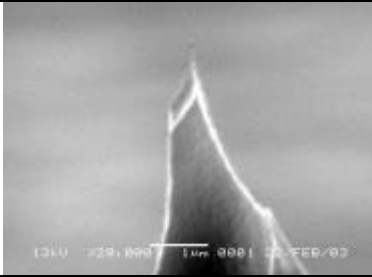
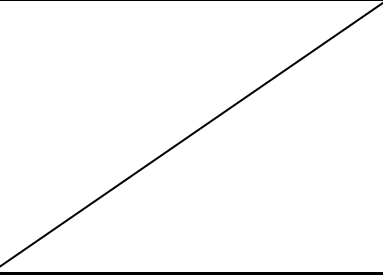
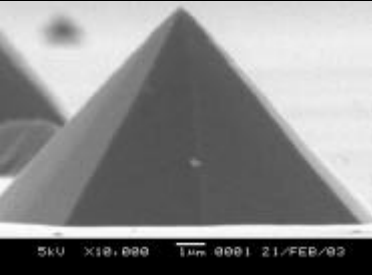
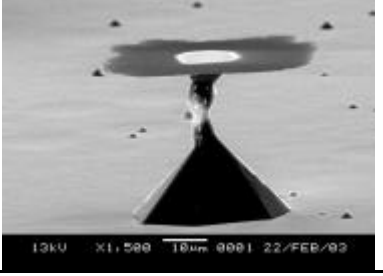
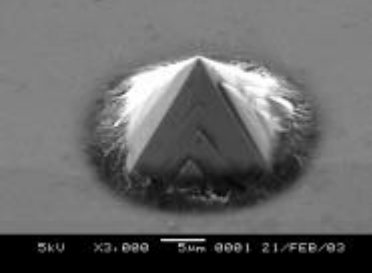
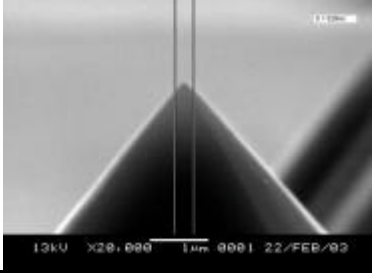
除了上述幾種方式外，也嘗試另外兩種常見的濕式蝕刻溶液，如等向性蝕刻溶液  $\text{HNA}(\text{HF} + \text{HNO}_3 + \text{CH}_3\text{COOH})$ ，與非等向性蝕刻液  $\text{KOH}$ ，然而兩者都不適用於本文之電極製作，其原因如下：關於  $\text{HNA}$  等向性蝕刻溶液，因其蝕刻機制是利用  $\text{HNO}_3$  將矽材氧化成二氧化矽，再以  $\text{HF}$  蝕刻去除二氧化矽來達到蝕刻矽材的機制，然而由於  $\text{HNA}$  含  $\text{HF}$ ，使得二氧化矽的蝕刻罩幕無法抵擋，因此不適合本製程。至於非等向性濕式蝕刻溶液  $\text{KOH}$ ，對於  $\langle 100 \rangle$  與  $\langle 111 \rangle$  的晶格面具高選擇比，但因蝕刻液本身含有金屬離子  $\text{K}^+$ ，對於電路會有無法預期的影響，無法進入半導體製程設備的爐管，因此也不適用於此三維微電極製程。



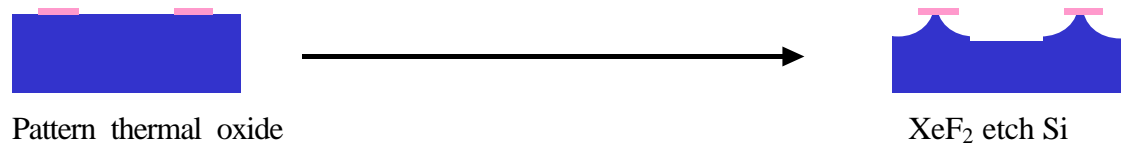
表 3-1 XeF<sub>2</sub> 與 TMAH 蝕刻溶液特性

	XeF <sub>2</sub>	TMAH
蝕 刻 液 特 性	1. 對二氧化矽薄膜選擇比高 2. 等向性蝕刻，對蝕刻罩幕保護的結構會造成側蝕(undercut)的情形 3. 在常溫下即可進行蝕刻 4. 純化學機制，不需外加物理的能量與刺激	1. 對二氧化矽薄膜選擇比高 2. 非等向性蝕刻，<100>與<111>的晶格面具高選擇比(10~35:1) 3. 蝕刻表面平坦 4. 無毒性 5. 無金屬離子，與 IC 製程相容

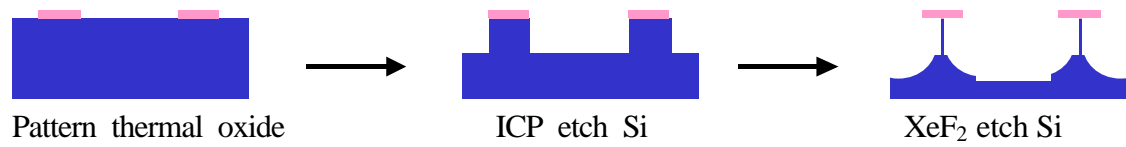
表 3-2 微電極針頭測試製程方式與微針頭形狀、大小整理

製程	時間 短	長	針尖大小
XeF <sub>2</sub>			
	平頂圓弧錐狀微結構	圓弧錐狀微結構	<50nm
ICP + XeF <sub>2</sub>			
	圓弧錐狀底座 + 粗壯針頭	圓弧錐狀底座 + 細長針頭	<50nm
TMAH			
			角椎狀
ICP + TMAH			
	角椎狀底座 + 不規則針頭	角椎狀	<100nm

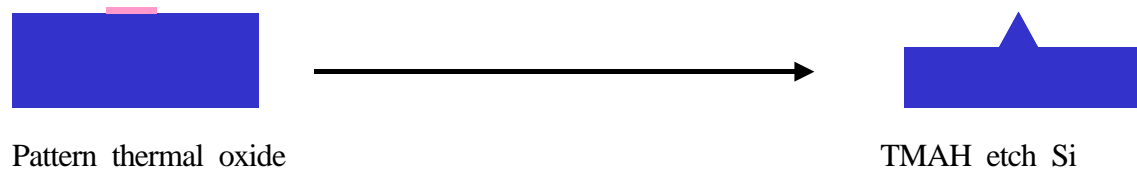
(a)



(b)



(c)



(d)

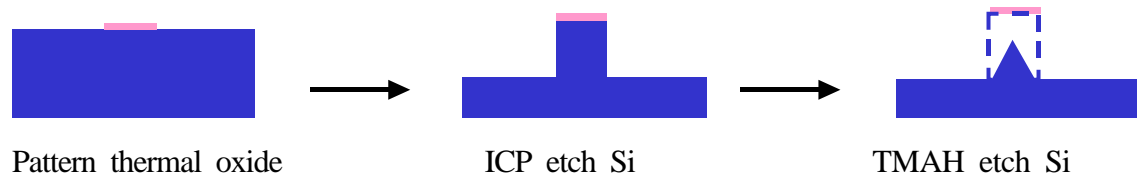


圖 3-1 四種微電極針頭蝕刻測試步驟 (a) XeF<sub>2</sub> , (b) ICP + XeF<sub>2</sub> ,  
(c) TMAH , 和 (d) ICP + TMAH

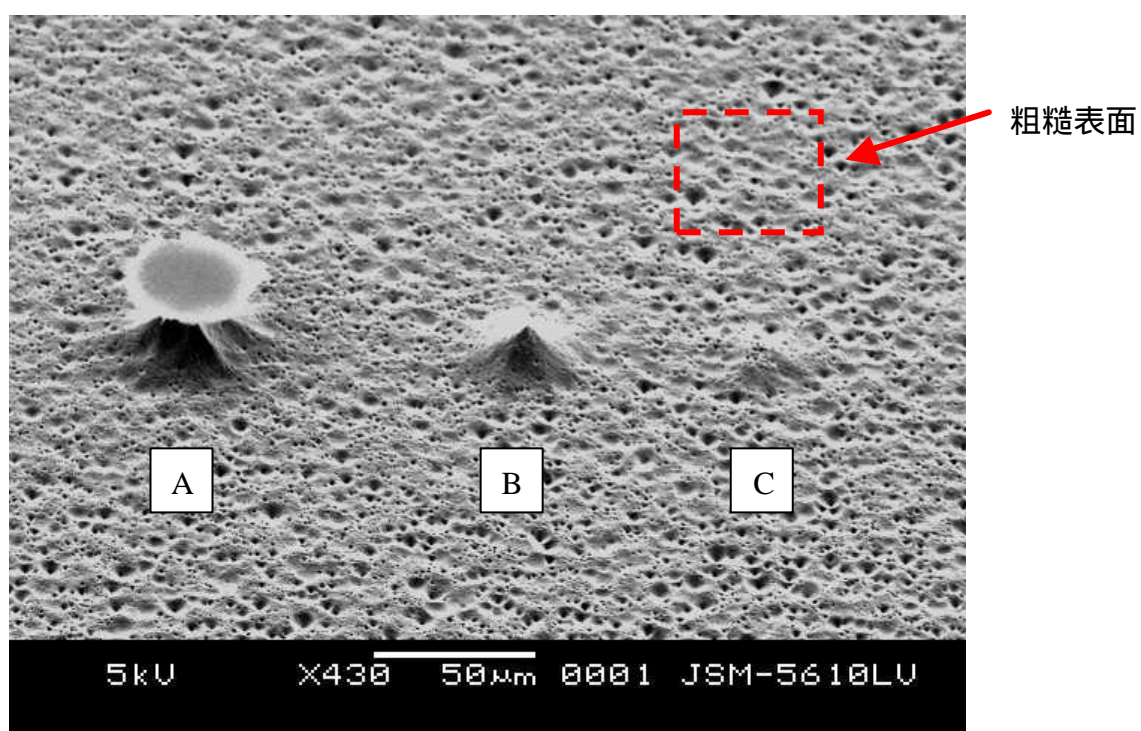


圖 3-2  $\text{XeF}_2$  蝕刻形狀過程圖

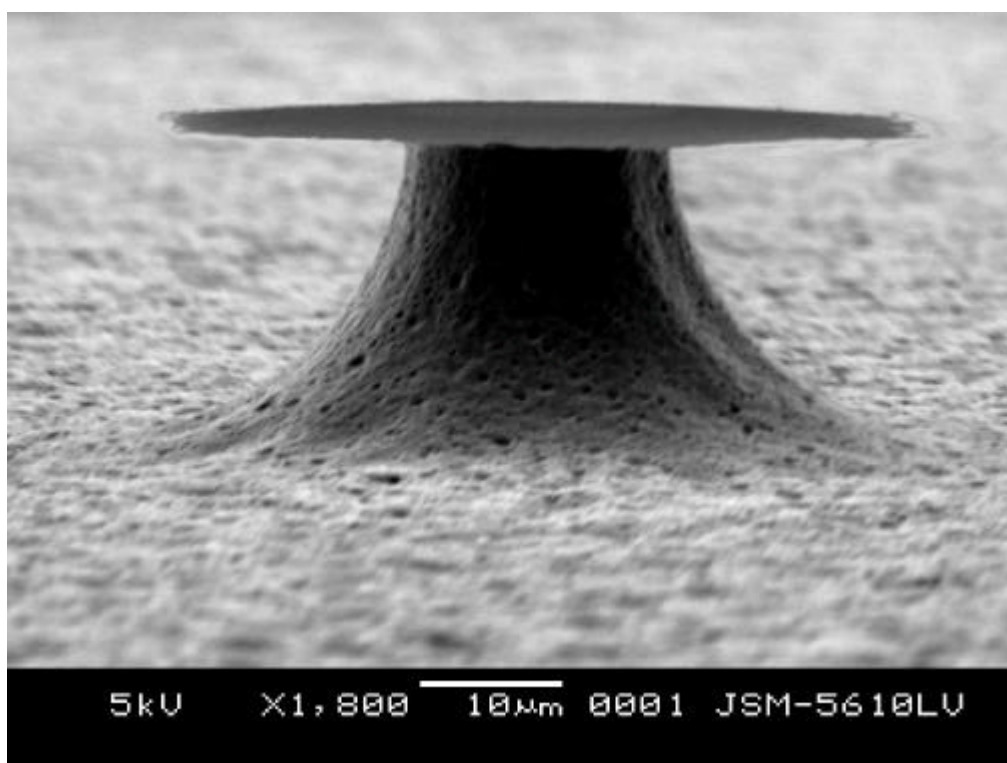


圖 3-3 平頂圓弧錐狀微結構 ( $\text{XeF}_2$ )

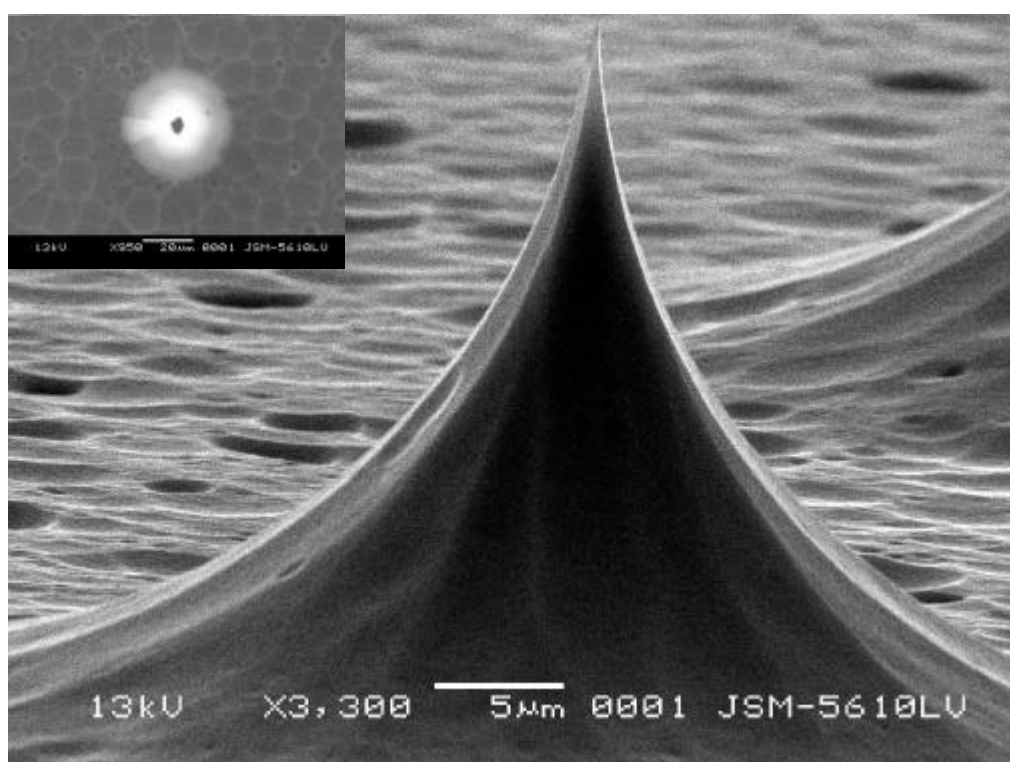


圖 3-4 圓弧錐狀微結構，左上角為俯視圖 ( $\text{XeF}_2$ )

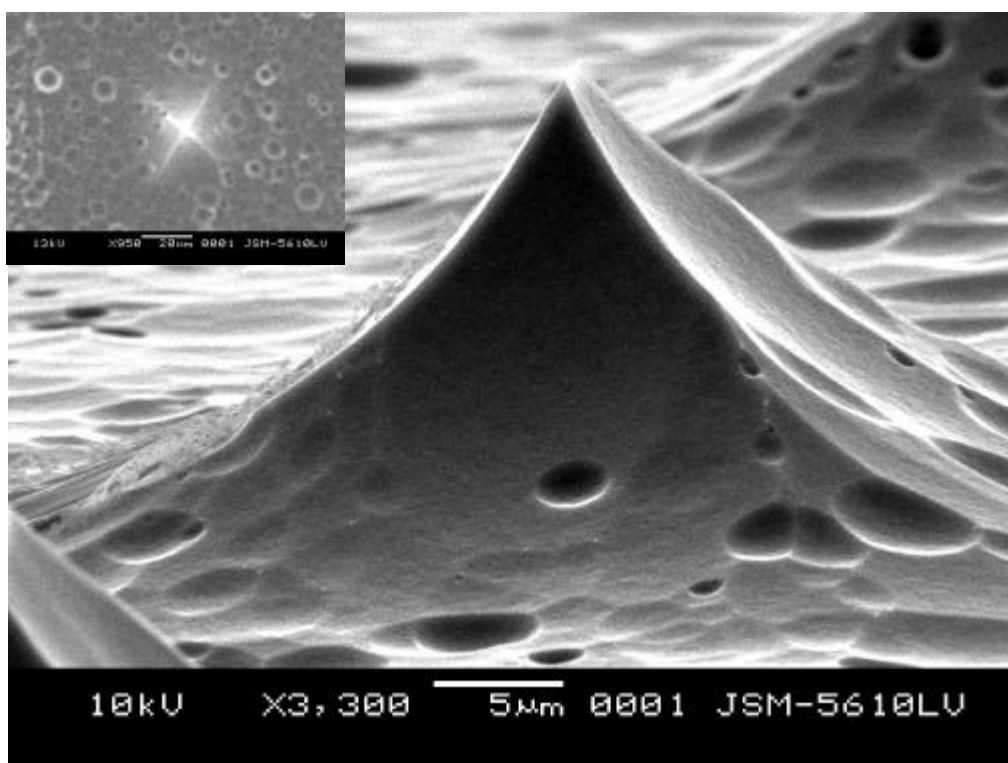


圖 3-5 四面圓弧錐狀微結構，左上角為俯視圖 ( $\text{XeF}_2$ )

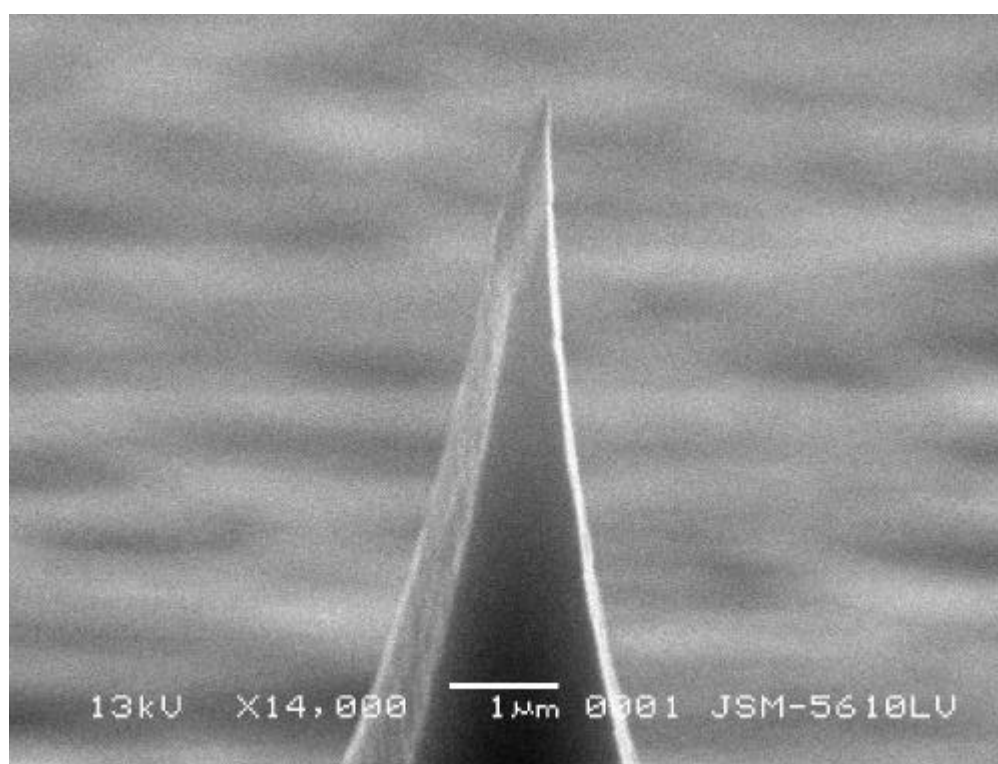


圖 3-6 以  $\text{XeF}_2$  製作結構針尖部分 ( $\text{XeF}_2$ )



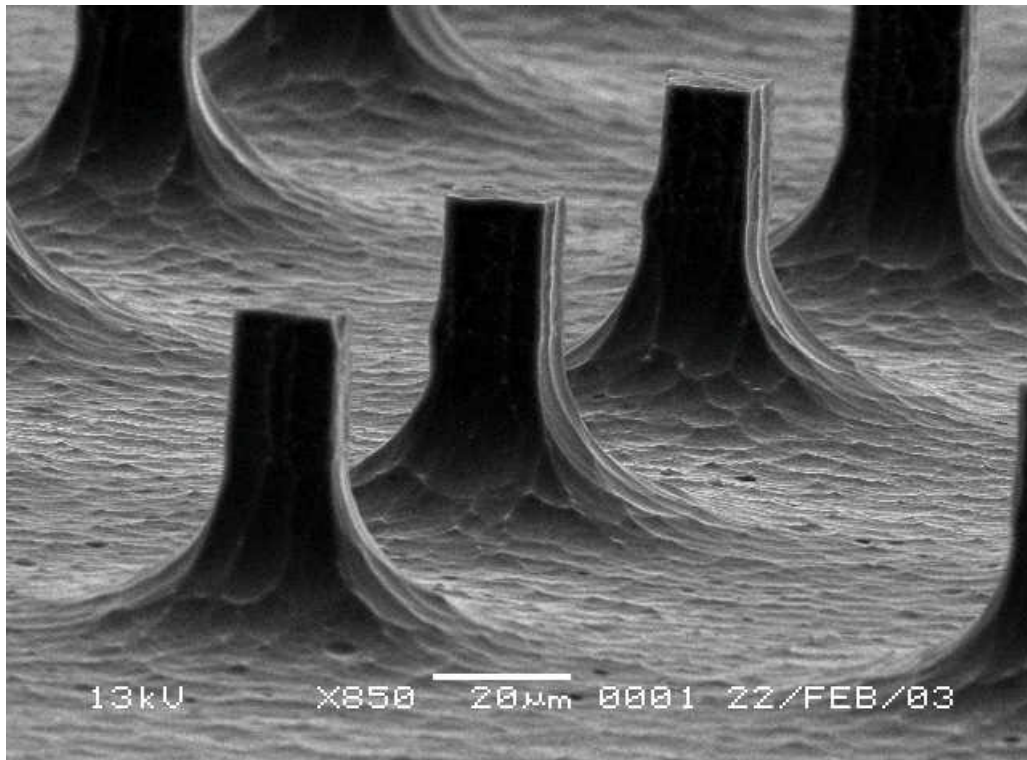


圖 3-7 圓弧錐狀底座 + 粗柱狀結構 (ICP+XeF<sub>2</sub>)

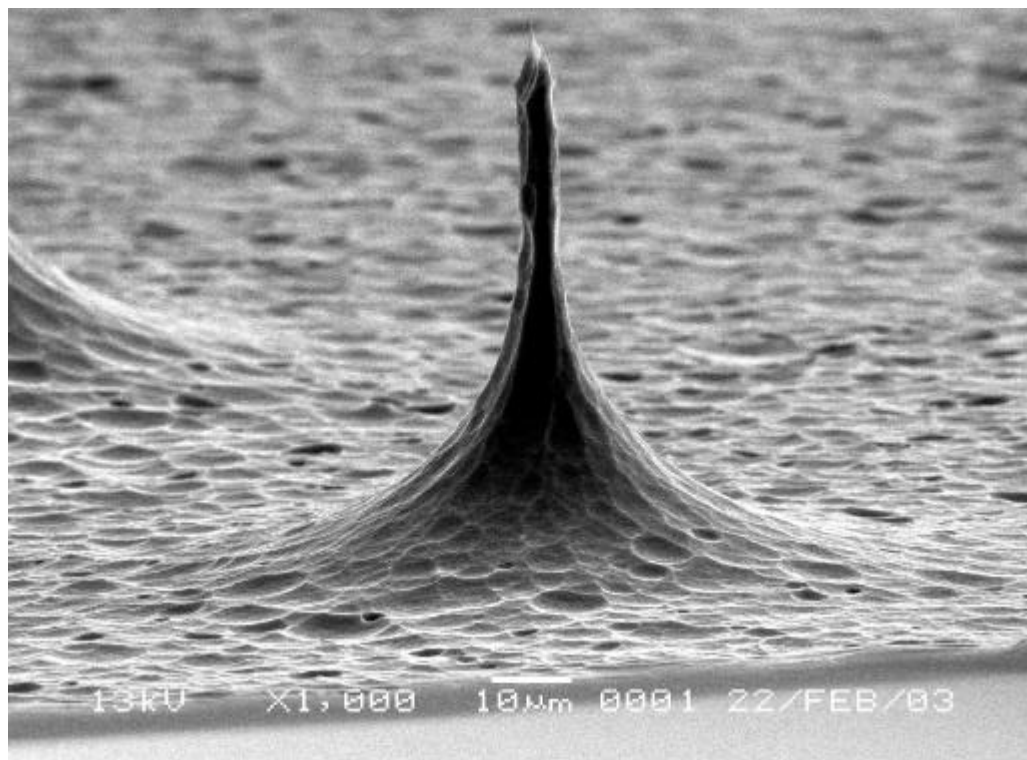


圖 3-8 圓弧錐狀底座 + 細柱狀結構 (ICP+XeF<sub>2</sub>)

(a)



(b)

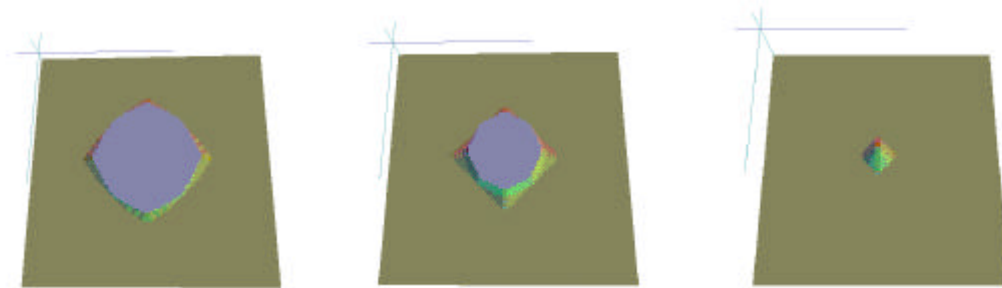


圖 3-9 以 ACES 蝕刻模擬軟體模擬 TMAH 蝕刻結果 (a) 蝕刻罩幕  
(b) 模擬蝕刻過程與結果

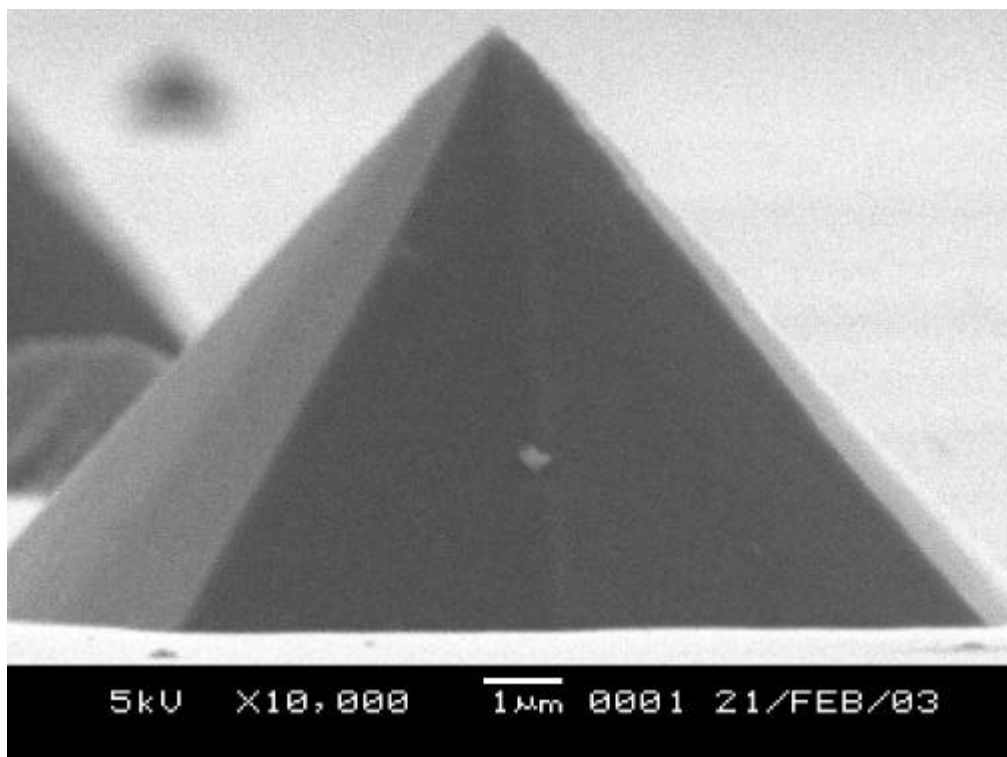


圖 3-10 角椎狀微結構近照 (TMAH)



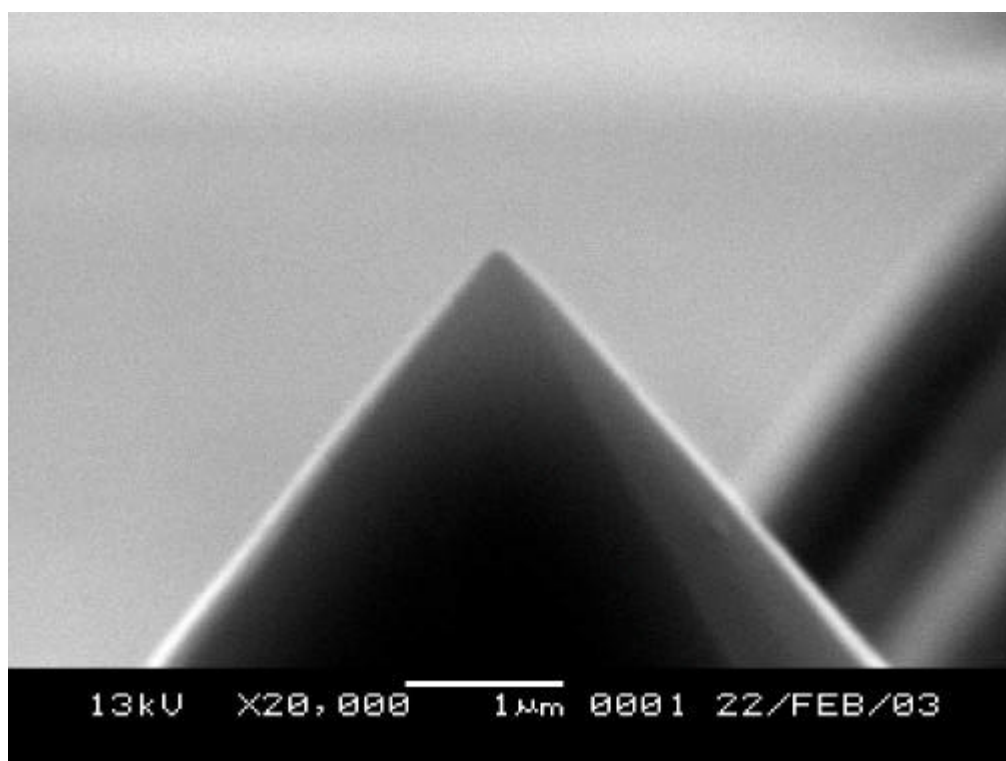


圖 3-11 以 TMAH 製作結構針尖部分 (TMAH)

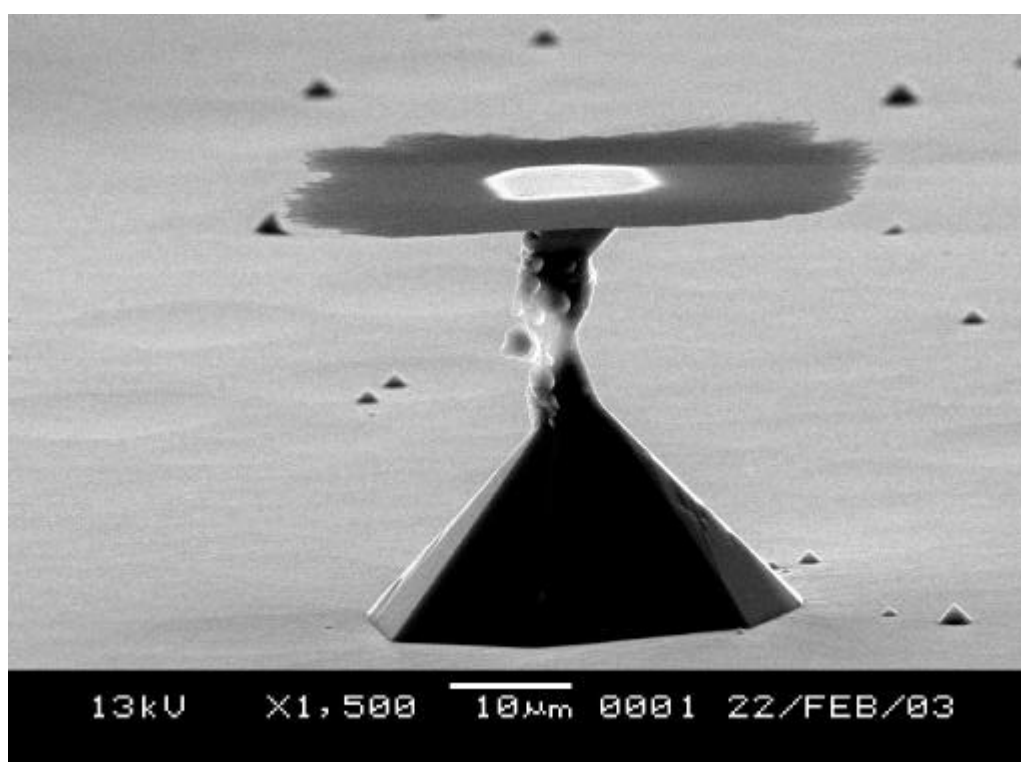


圖 3-12 角椎狀底座 + 不規則結構 (ICP+TMAH)

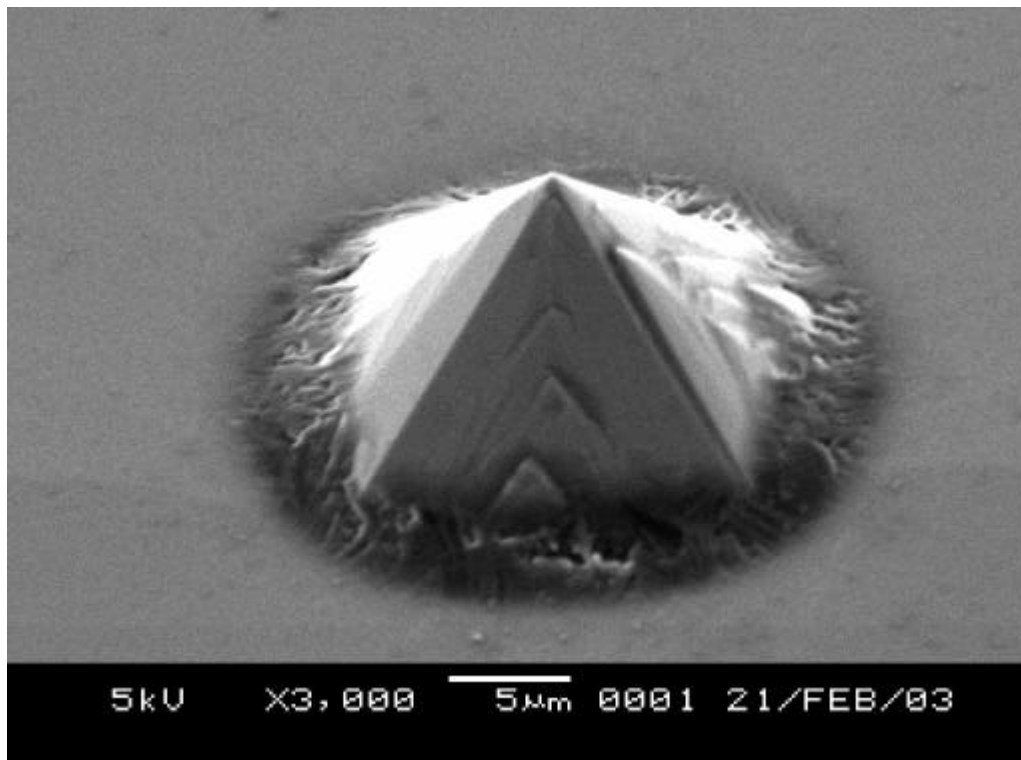


圖 3-13 角椎狀微結構 (ICP+TMAH)

## 第四章 三維微電極陣列製程與實驗

本文已透過第三章的製程，確立了各式微針頭製作之方法。為了實現前述所提出之三維微電極陣列概念，本文進一步設計完整之製程來整合圖 2-2 所示之各元件。以下將分成實驗規劃、製程步驟及製程結果三部分說明完整的三維微電極陣列的製作流程及元件製程結果。

### 4-1 製程規劃

三維微電極陣列的製程規劃，包含三維微電極結構製作、佈導線、使用的絕緣方式，其中最關鍵者為以下兩點：1.如何將具極大高低差之三維微電極結構與導線，同時在一片晶片上製作出來，2.導線和微電極側壁部分必須絕緣阻隔雜訊，而接收神經電信號之微電極上端以及將訊號接至外界之鐳墊不被絕緣。在 1-2.2 的文獻中，絕大部分電極結構均先完成，使得在矽晶片上產生了極大的高低差，對於後續製程的製作有很大的困難度，雖然可以以厚膜光阻的方式來解決，但製程上仍不易，因此本文設計一新製程避免此問題產生。

本文使用低阻值 SOI 晶片(電阻率 為  $0.01 \Omega\cdot\text{cm}$ )製作元件，其中電極結構高度由晶片的厚度決定，利用不同的蝕刻罩幕，以乾式蝕刻定義出三維微電極結構高度及大小、導線長度與厚度，導線的電性可由 SOI 晶片阻值決定，而中間夾的二氧化矽層作為電性上的絕緣，使得電極分別獨立，最後利用第三章所提過微電極針頭製作方式，做出合適的微電極針尖結構。此製程特點在於避免了在具高低差如三維微電極、導線等的晶片表面作黃光微影製程，降低製程困難度，並利

用成長二氧化矽薄膜的厚度的不同及 HF 浸泡，以時間的控制來達到特定區域導電、其餘區域絕緣的效果，導線間距、電極大小、均可以乾式蝕刻精確定義，而微電極針尖形狀具有採不同蝕刻方式的製作彈性。

## 4-2 三維微電極陣列製程步驟

三維微電極陣列的製作，採用具低電阻率 4 吋 SOI 晶片，經由黃光微影製程、薄膜成長及薄膜沈積、乾式及濕式蝕刻完成元件，如圖 4-1 所示，可略分為八個步驟，分別敘述如下：

步驟一：如圖 4-1(a)所示，以高溫爐管在矽晶片上成長 3000Å 二氧化矽，經預烤和塗佈 HMDS 之後，進行微影製程，將第一道光罩圖形轉移至晶片上，並利用 RIE，用以定義出形狀，此二氧化矽作為後續 ICP 蝕刻晶片的第一層保護層。

步驟二：如圖 4-1(b)所示，先以低壓化學氣相沈積（Low Pressure Chemical Vapor Deposition，以下簡稱 LPCVD）製作 1000Å 氮化矽薄膜（ $\text{Si}_3\text{N}_4$ ），再使用電漿輔助式化學氣相沈積（Plasma Enhance Chemical Vapor Deposition，以下簡稱為 PECVD）製作 6000Å 之二氧化矽薄膜，經預烤和塗佈 HMDS 之後，進行微影製程，將第二道光罩圖形轉移至晶片上，並利用 RIE 定義出形狀，此二氧化矽薄膜作為 ICP 蝕刻晶片的第二層保護層。

步驟三：如圖 4-1(c)所示，經預烤和塗佈 HMDS 之後，塗佈上光阻進行微影製程，將第三道光罩轉移至晶片上，此經定義過的光阻將

作為 ICP 蝕刻晶片的第三層保護層。

步驟四：如圖 4-1(d)所示，PR 作為蝕刻罩幕，以第一道 ICP 蝕刻矽基材，控制蝕刻深度定義出三維微電極傳導形狀以及高度。。

步驟五：如圖 4-1(e)所示，移除 PR 之後，以裸露出的二氧化矽薄膜作為蝕刻罩幕，SOI 晶片中間之二氧化矽層作為蝕刻停止層，第二道 ICP 蝕刻矽基材定義出傳導線及三維微電極結構，SOI 晶片之二氧化矽薄膜也用作各微電極電性上的絕緣。

步驟六：如圖 4-1(f)所示，移除二氧化矽薄膜之後，以氮化矽為保護層進行熱氧化製程，而能夠選擇性的在導線上、鉀墊側壁及三維微電極結構側壁成長二氧化矽。

步驟七：如圖 4-1(g)及(h)所示，移除氮化矽薄膜，而上一步驟所成長之二氧化矽作為保護層，以 3-1 節所述之微針頭製作方式，利用等向性或非等向性蝕刻，做出三維微電極針尖部分。

步驟八：如圖 4-1(i)所示，控制浸泡稀釋 HF 溶液時間，去除微電極上端周圍環狀二氧化矽及鉀墊上端二氧化矽薄膜，完成三維微電極陣列之製作。

### 4-3 製程結果

本文設計數目為  $2 \times 2$   $4 \times 4$   $6 \times 6$  至  $10 \times 10$  三維微電極陣列，依照 4-2 節製程步驟製作元件。其中圖 4-2 所示之光罩圖形為  $2 \times 2$  和  $10 \times 10$  之三維微電極陣列，電極間間距為  $100\mu\text{m}$  (電極中心到另一電極中心)。

以下利用 SEM 圖加以說明製程過程中重要步驟及製程結果，包括局部氧化及局部二氧化矽去除機制。

## 1. 局部氧化

局部氧化為製程中一重要步驟，此步驟利用氮化矽本身緻密、其下方無法成長二氧化矽之特性，將氮化矽薄膜覆蓋於三維微電極及鉀墊的頂端，使用氧化爐管選擇性的在三維微電極側壁、鉀墊側壁及傳導線成長  $1\mu\text{m}$  二氧化矽，以達到防水及阻絕雜訊的目的，如圖 4-3 所示，可以由圖中清楚的看到三維微電極外圈成長之絕緣牆。

以煮至沸騰的熱磷酸移除氮化矽薄膜之後，三維微電極頂端將露出矽材表面，而鉀墊頂端還留有  $3000\text{\AA}$  厚二氧化矽，用以抵擋蝕刻。圖 4-4(a)為去除氮化矽薄膜後之三維微電極陣列 SEM 全圖，圖中可看到高起之鉀墊、傳導線的分佈及針尖尚未形成之三維微電極結構，圖 4-4(b)為一近照圖，圖 4-4(c)為三維微電極頂端的近照，可以清楚的看到要作三維微電極針尖之蝕刻罩幕和絕緣牆結構。

## 2. 局部二氧化矽薄膜去除機制

經由  $\text{XeF}_2$  的蝕刻可製作出如圖 4-5 微針頭結構，因蝕刻矽基材使得環狀絕緣牆結構裸露，由於裸露之絕緣牆與針尖同高，因此必須將之去除以免妨礙此微電極穿刺動作，而微電極側壁依舊保有絕緣牆結構以防水及阻絕雜訊。另外，鉀墊上表面二氧化矽薄膜也必須一併去除，使能夠順利將訊號從元件中拉出。

局部二氧化矽去除主要是利用二氧化矽的厚度差異及浸泡稀釋

之 HF 溶液時間控制來達成。三維微電極絕緣牆結構為  $1\mu\text{m}$  厚，而微電極針頭旁裸露之絕緣牆結構，因為內外兩側同時會受到稀釋 HF 溶液蝕刻，等同兩邊各蝕刻  $5000\text{\AA}$  即可，蝕刻時間其他未裸露之只需絕緣牆的一半，而鐳墊上端二氧化矽厚度為  $3000\text{\AA}$ ，鐳墊側壁因為前述局部氧化步驟，側壁二氧化矽厚度為  $1\mu\text{m}$ ，因此只要藉由控制浸泡稀釋 HF 溶液的 시간，便可以選擇性除去鐳墊上端二氧化矽及電極針頭旁裸露之絕緣牆結構，而保留傳導線及絕緣牆的二氧化矽作防水和隔絕雜訊之作用，如圖 4-6(a)所示，中間即為微針頭部分，近照如圖 4-6(b)所示，製作出寬度  $2\mu\text{m}$ 、高  $5\mu\text{m}$  的微針尖。

微針頭部分，可藉由調整  $\text{XeF}_2$  參數做出如圖 4-7 針尖尺寸遠小於  $1\mu\text{m}$  微針頭，或是利用第三章所述以 ICP 製程調整針尖高度之方法，先以針尖蝕刻罩幕 ICP 垂直蝕刻一深度，形成一如圖之 4-8 圓柱體，再以  $\text{XeF}_2$  製作出如圖 4-9 高度為  $7\mu\text{m}$  之微針頭。

本研究經前述製程步驟已完成三維微電極陣列，如圖 4-10 所示之  $2 \times 2$  微電極陣列為一典型的製程結果，元件包含間距  $100\mu\text{m}$  高度  $50\mu\text{m}$  三維微電極結構、微針頭、絕緣牆設計、底切阻擋結構、傳導線部分均已順利製作出來，圖 4-11 為三維微電極陣列製作之晶片。

#### 4-4 製程問題與討論

在製作微電極元件過程中，從 SEM 照片結果發現一些問題，如 ICP 製程所造成的矽草(silicon grass) 和底切效應 (footing)、TMAH 蝕刻製作微針尖的困難、 $\text{XeF}_2$  的負載效應(loading effect)的影響、去

環過程中發現薄膜破裂的現象等，在此分別就這些問題加以討論並提出解決方式。

## 1. ICP 製程所造成的矽草和底切效應

在經過黃光微影以及薄膜成長及沈積之後，以兩道 ICP 製程來定義出傳導線以及三維微電極結構，其中第一道 ICP 定義出傳導線形狀及高度，如圖 4-12 所示，去除光阻後以第二道 ICP 蝕刻 SOI 晶片之單晶矽結構層，直到二氧化矽層為止，即可製作出如圖 4-13 傳導線及三維微電極結構，圖中可發現在傳導線邊緣有許多細細長長的矽草結構，這是由於黃光的缺陷，使蝕刻罩幕邊緣不為一垂直壁所造成。因其本身為矽材，較細的矽草結構會因隨後之爐管製程如圖 4-1(f)氧化成二氧化矽，當浸泡 HF 去除二氧化矽後此問題可明顯改善，如圖 4-14 可發現矽草較圖 4-13 減少了許多，只留下極少數較粗之矽草結構。

第二道 ICP 以 SOI 中之二氧化矽層作為蝕刻停止層，當 ICP 過蝕時會因二氧化矽層累積電荷造成底切現象，這會對三維微電極結構造成傷害，於是本文設計一塊圓形矽基座(也就是底切阻擋結構)於三維微電極底部，用來抵擋底切造成的蝕刻，如圖 4-14 可看出底切現象在底切阻擋結構上所造成的斜面。



## 2. TMAH 製作微針尖之困難

本文也嘗試第三章所提出使用 TMAH 製作微電極針頭，實驗結果如圖 4-15(a)。由圖中發現到兩個問題，一為在 TMAH 蝕刻過程中，絕緣牆周圍留下 4 個半圓形<111>斜面，其高度約與針尖同高，這是由於三維微電極之絕緣牆凹角邊界所造成的影響。二為針尖大小與蝕刻罩幕不成比例如圖 4-15(b)所示，蝕刻罩幕直徑為  $10\mu\text{m}$ ，而針的大小約為  $2\mu\text{m}$ ，這是因為 TMAH 在碰觸到最慢蝕刻晶格面形成針尖之前，凸角蝕刻速率太快所導致，因上述兩點，TMAH 不適合於此三維微電極製程所使用。

## 3. $\text{XeF}_2$ 負載效應

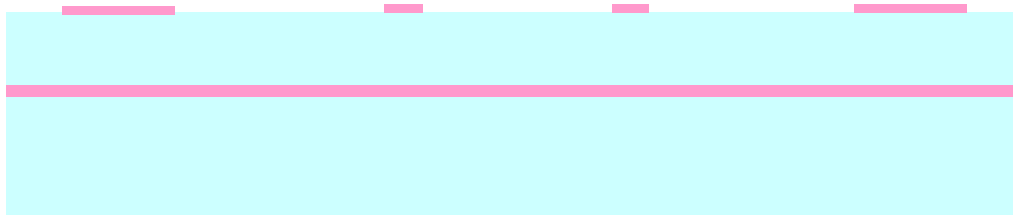
在使用  $\text{XeF}_2$  製作微針頭時，發現到其負載效應非常嚴重，負載效率是指蝕刻速率會因裸露出矽材面積減少而大幅提升的效應。三維微電極陣列晶片只裸露要蝕刻製作針尖部分，其餘絕大部分區域均以二氧化矽薄膜保護，於是使用同一蝕刻參數作  $\text{XeF}_2$  蝕刻，會造成過蝕形成如圖 4-16 二氧化矽空筒與矽導線之結構。

改善方式可由調整製程參數來著手，如減少  $\text{XeF}_2$  蝕刻的時間、調整蝕刻氣體壓力及蝕刻之迴圈數.....等等，由於使用的機台只允許調整蝕刻之迴圈數目，而單一迴圈  $\text{XeF}_2$  蝕刻矽速率依舊過快不易掌握，因此本研究在蝕刻同時放置多餘矽晶片(dummy wafer)，利用負載效應減緩蝕刻速率，以便於調整製作三維微電極針尖部分，調整後

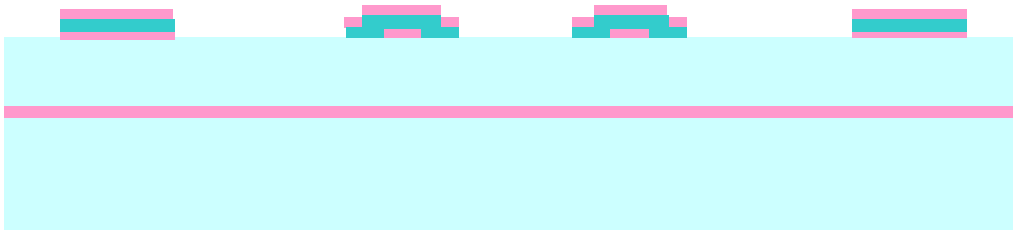
可製作出如圖 4-7 大小遠小於  $1\ \mu\text{m}$  之微針頭。

#### 4. 去環過程中外力衝擊破壞現象

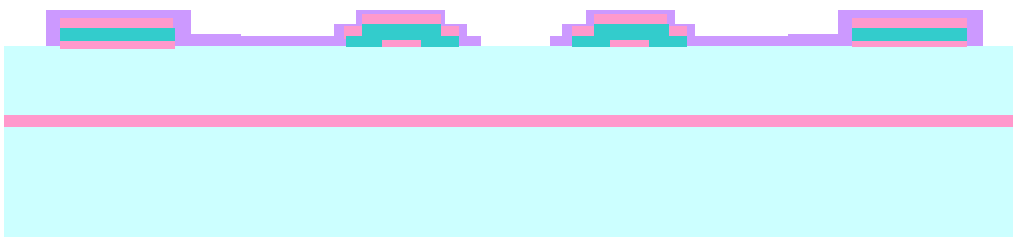
在局部去除二氧化矽的過程中，少數晶片有可能因浸泡和沖洗的動作造成絕緣牆發生破裂的情形如圖 4-17，破裂大多發生如圖中 4-17(b)應力集中之地方，只要能順利去除微針頭旁一圈二氧化矽結構而不造成絕緣牆太大的傷害，是可被接受的。



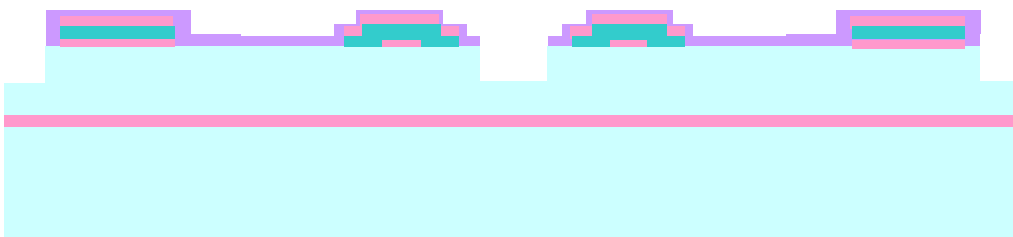
(a) Pattern thermal oxide by Mask#1



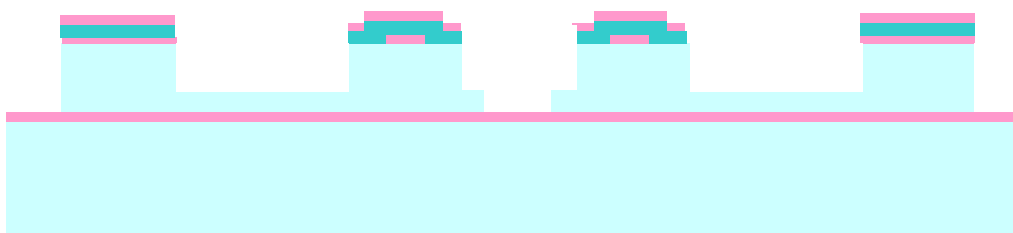
(b) Pattern LPCVD nitride & PE oxide by Mask#2



(c) Pattern PR by Mask#3

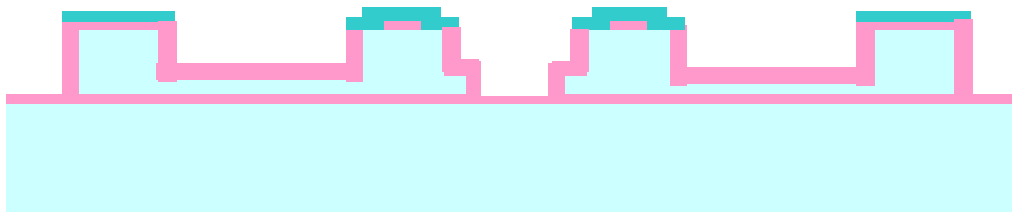


(d) Etch Si by ICP1

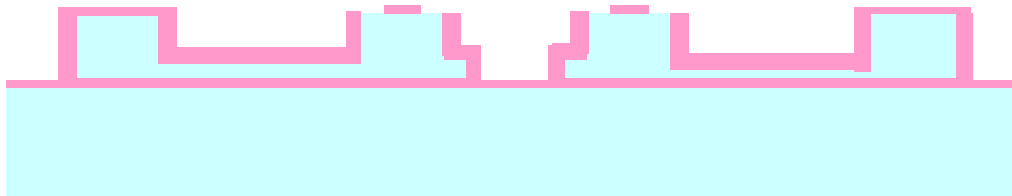


(e) Remove PR and etch Si by ICP2

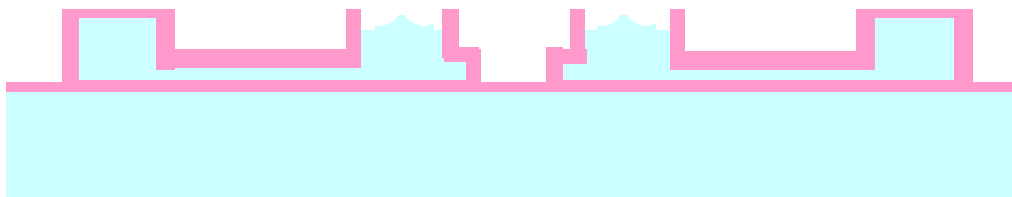
圖 4-1 三維微電極陣列製程流程圖



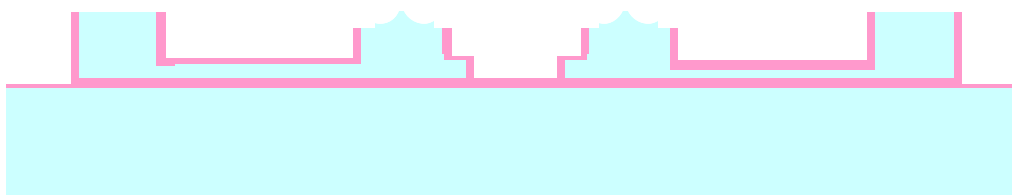
(f) Remove PE oxide & Grow silicon dioxide (thick) by thermal oxidation



(g) Remove nitride



(h) Etching

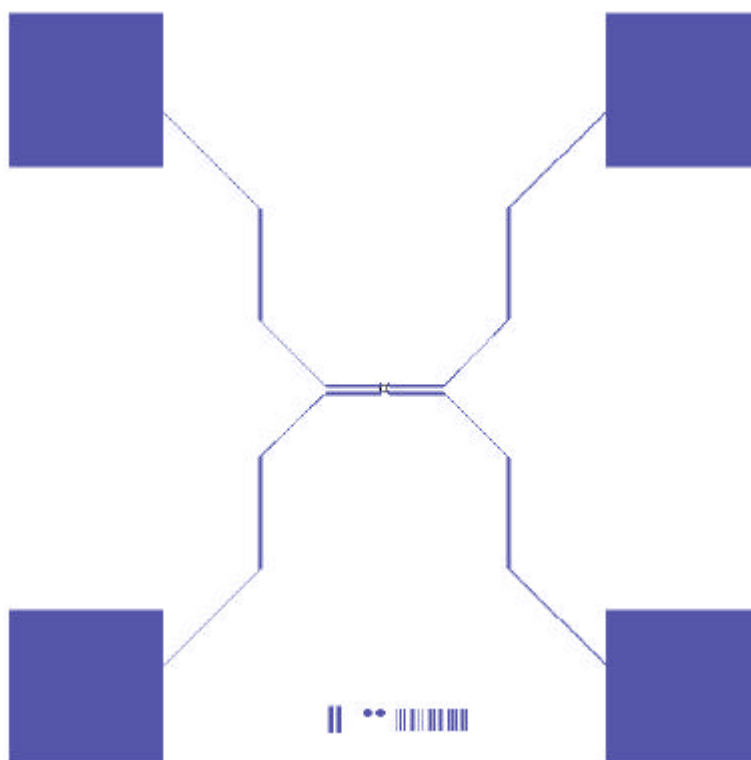


(i) Dip in the HF



圖 4-1(續) 三維微電極陣列製程流程圖

(a)



(b)

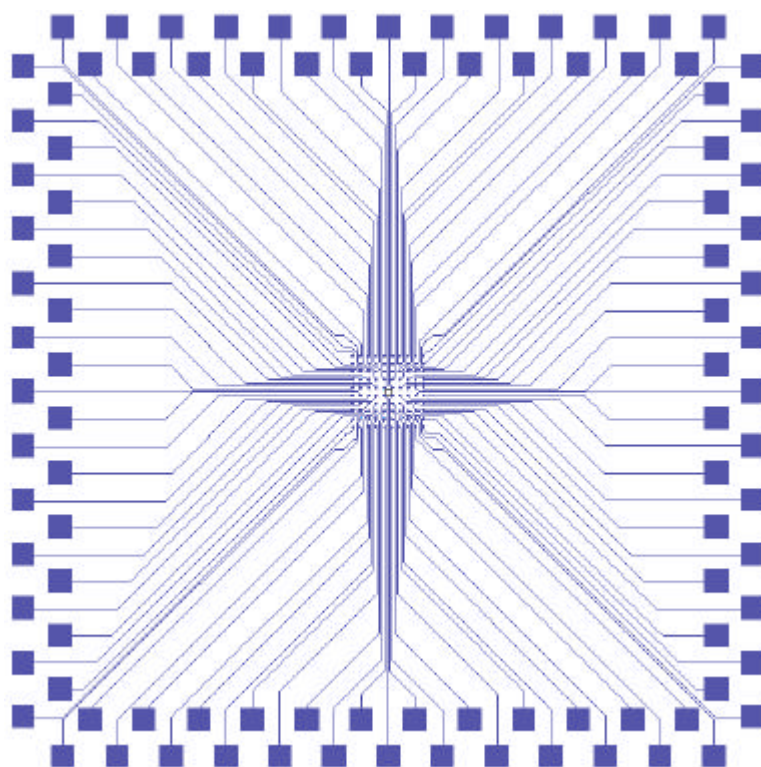


圖 4-2 光罩佈局 (a) 2 x 2 微電極陣列 (b) 10 x 10 微電極陣列

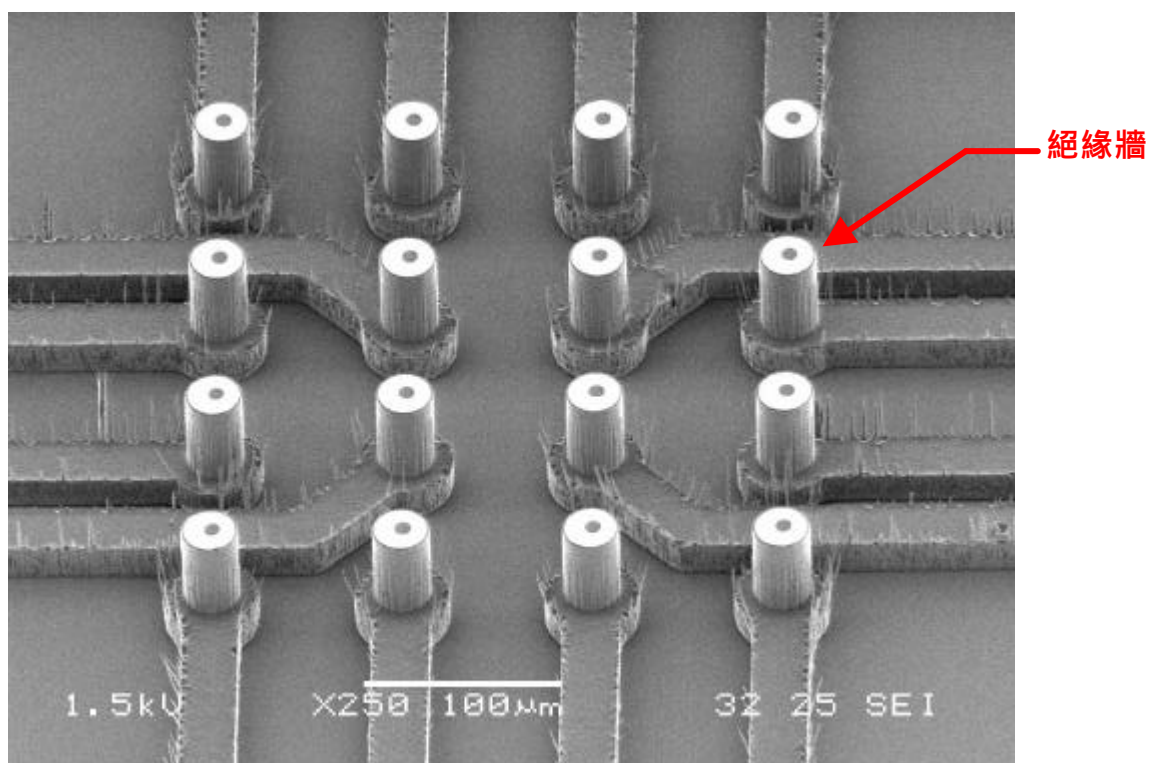


圖 4-3 經爐管氧化於微電極側壁、傳導線局部成長二氧化矽

(a)

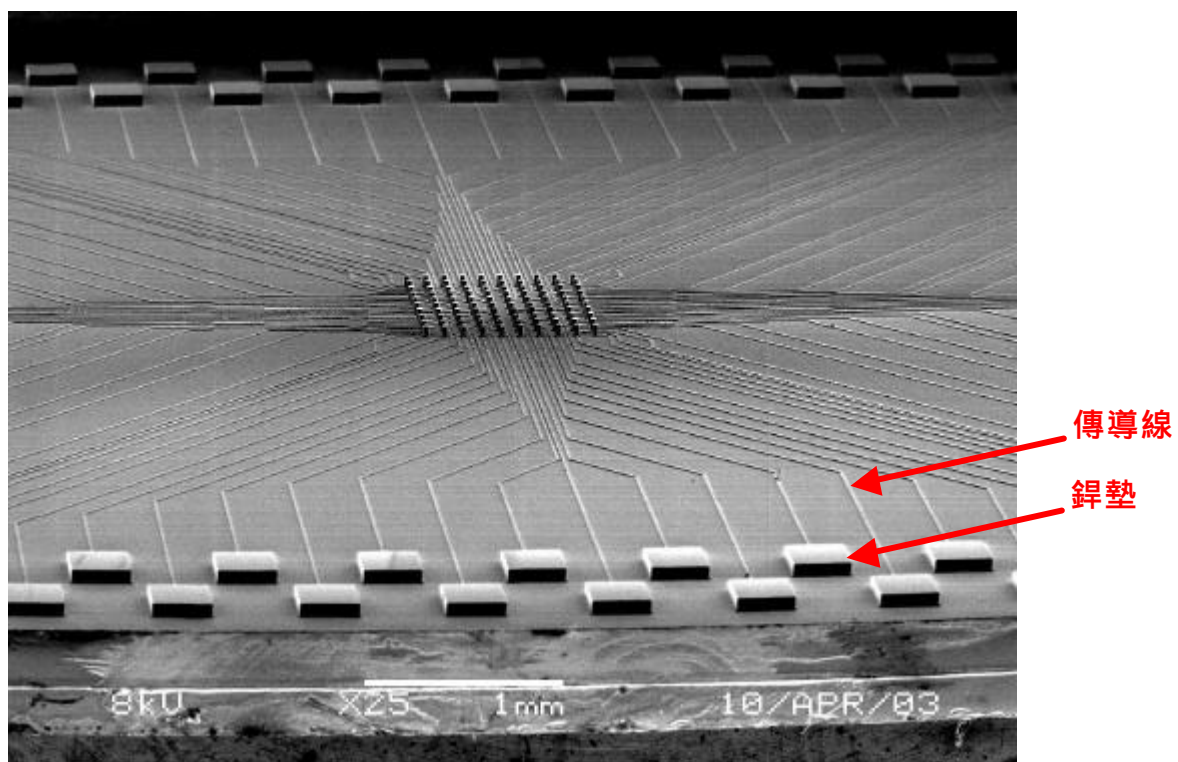
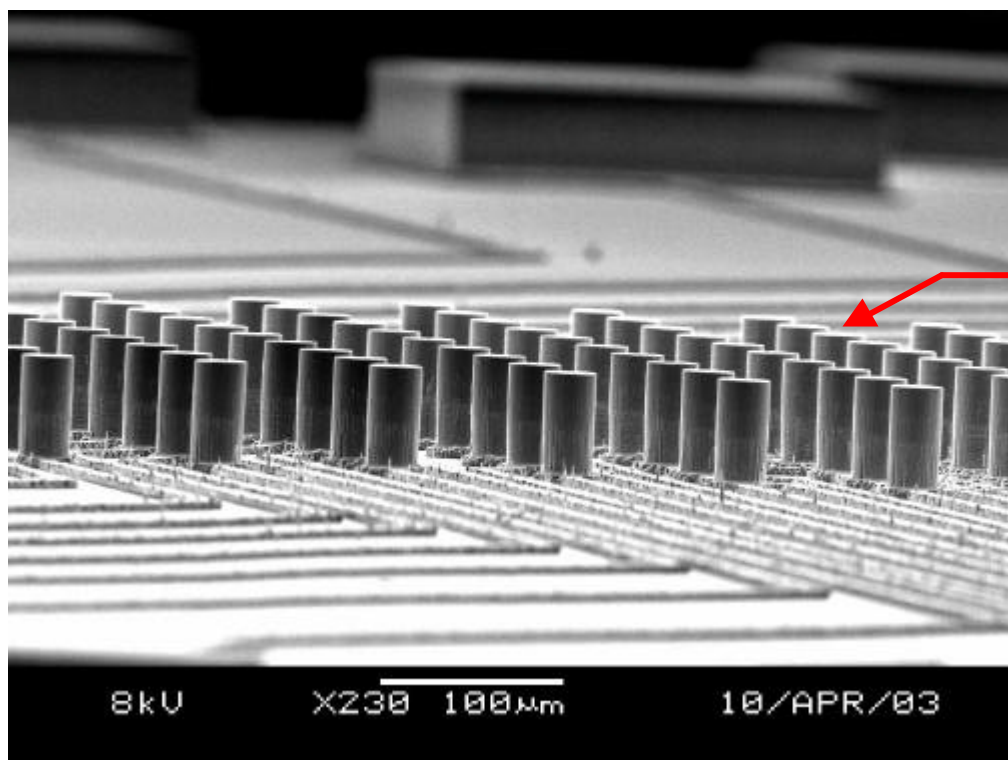


圖 4-4 去除氮化矽薄膜後之三維微電極陣列結構

(b)



尚未製作針尖之  
微電極陣列

(c)

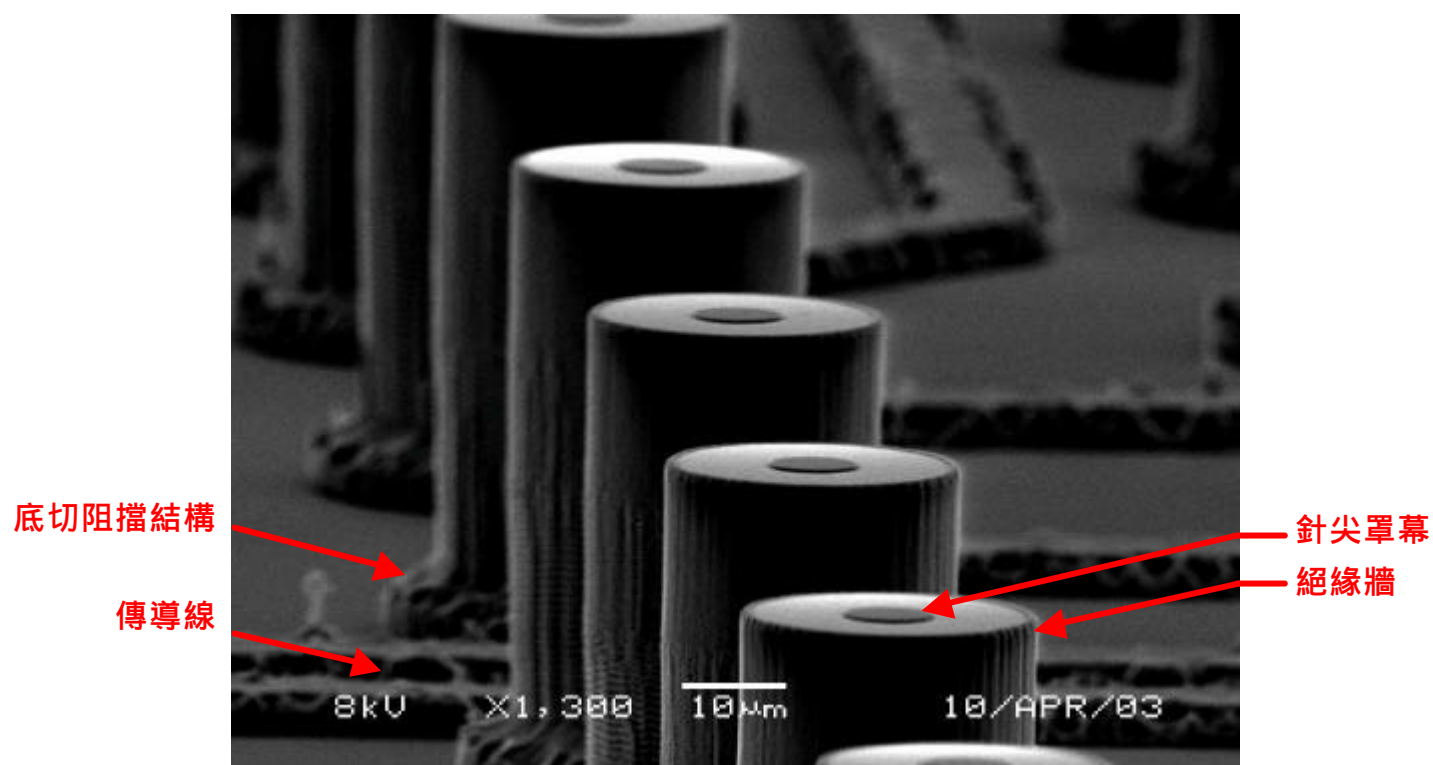
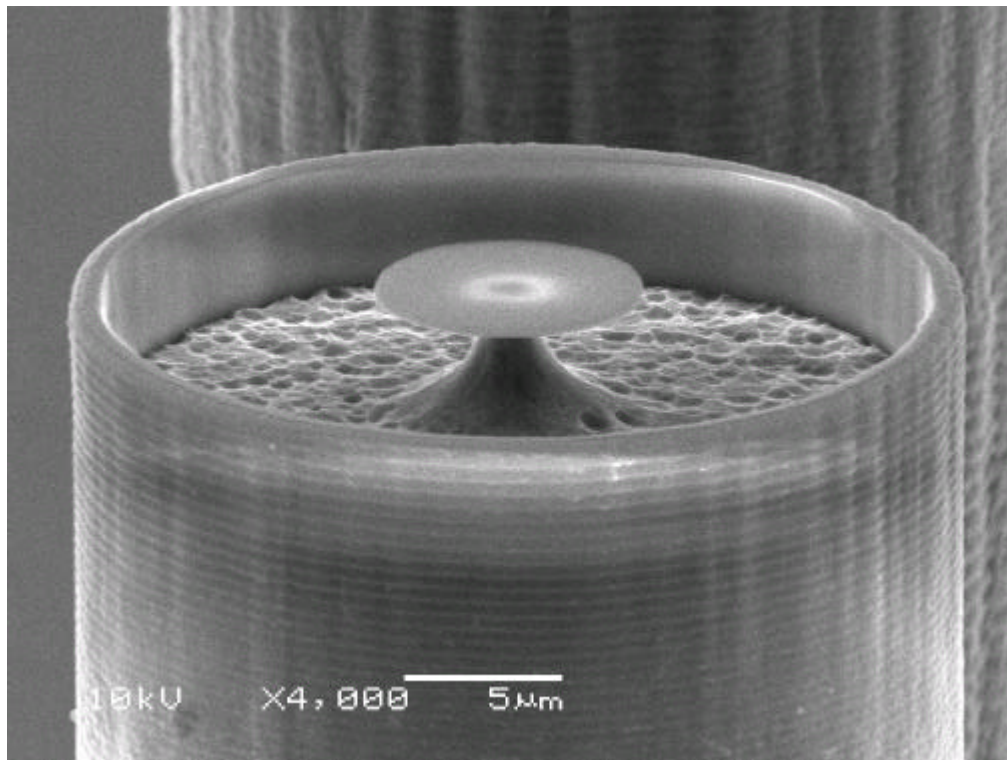


圖 4-4(續) 去除氮化矽薄膜後之三維微電極陣列結構



(a)



(b)

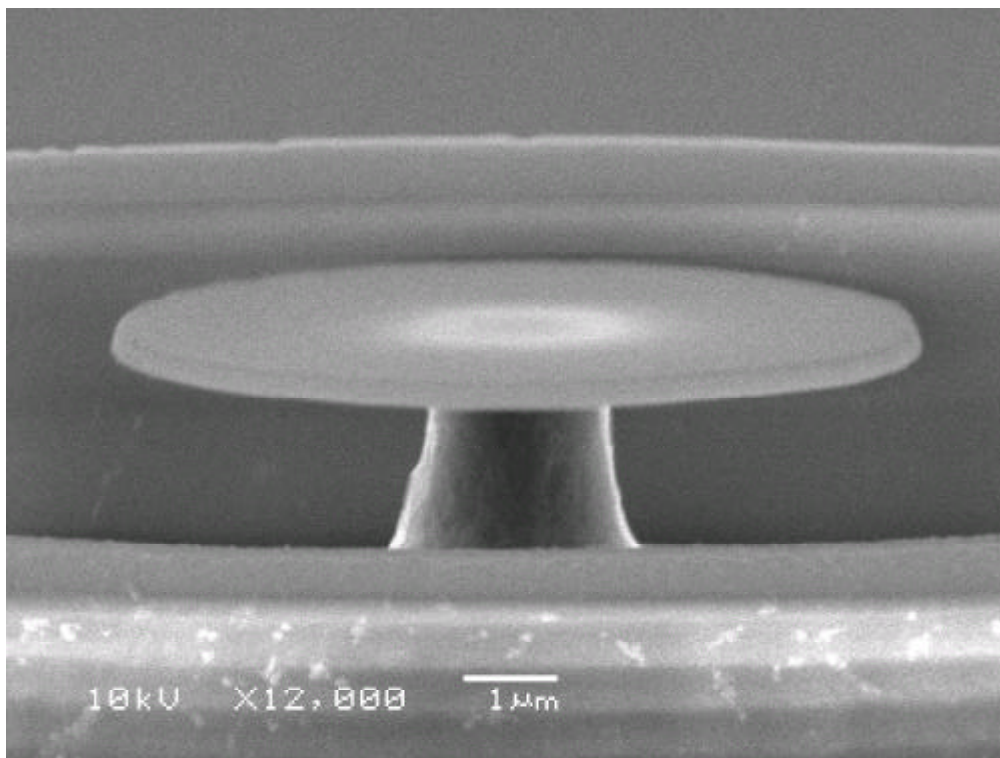
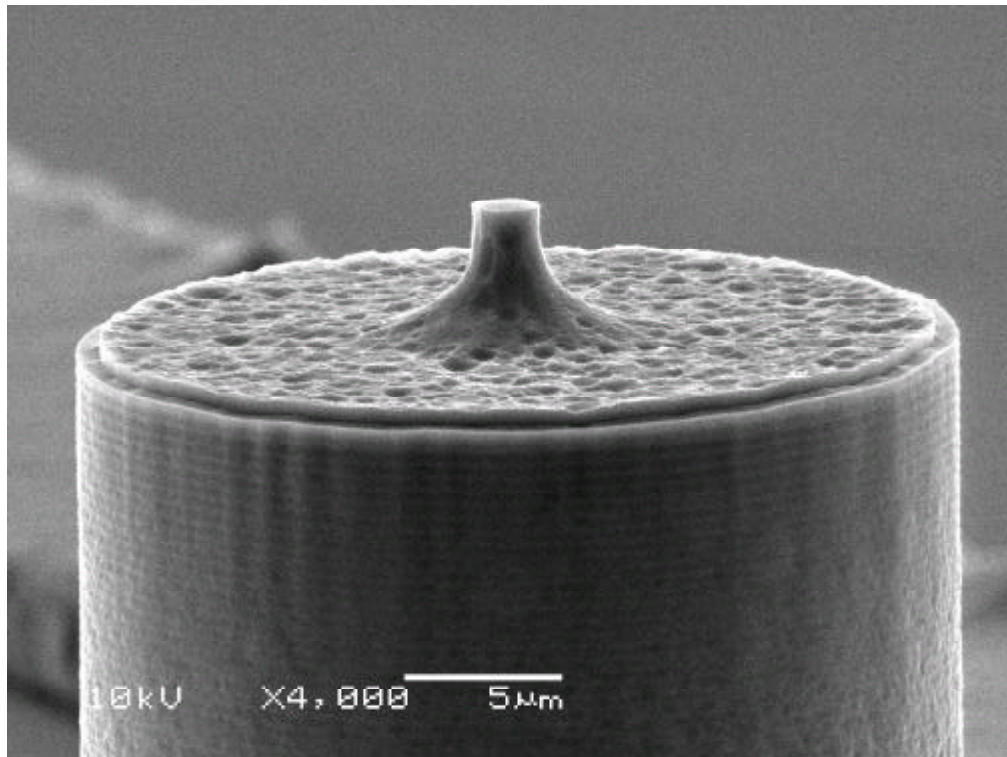


圖 4-5 以  $\text{XeF}_2$  矽等向性蝕刻製作之微針頭結構(未去環)



(a)



(b)

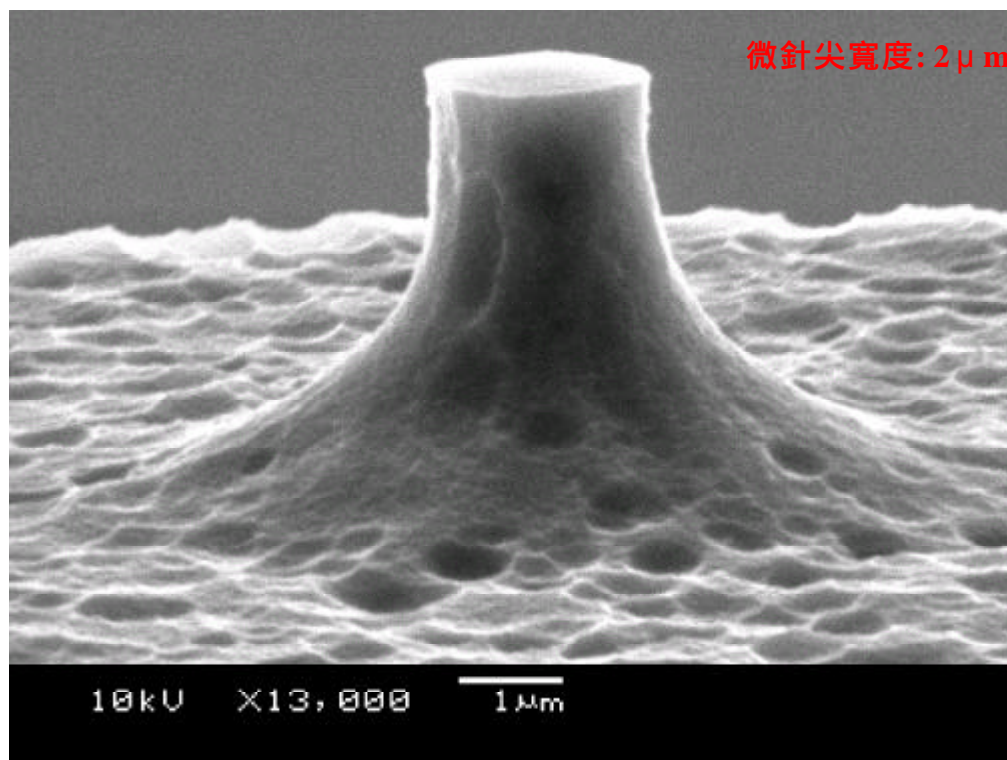
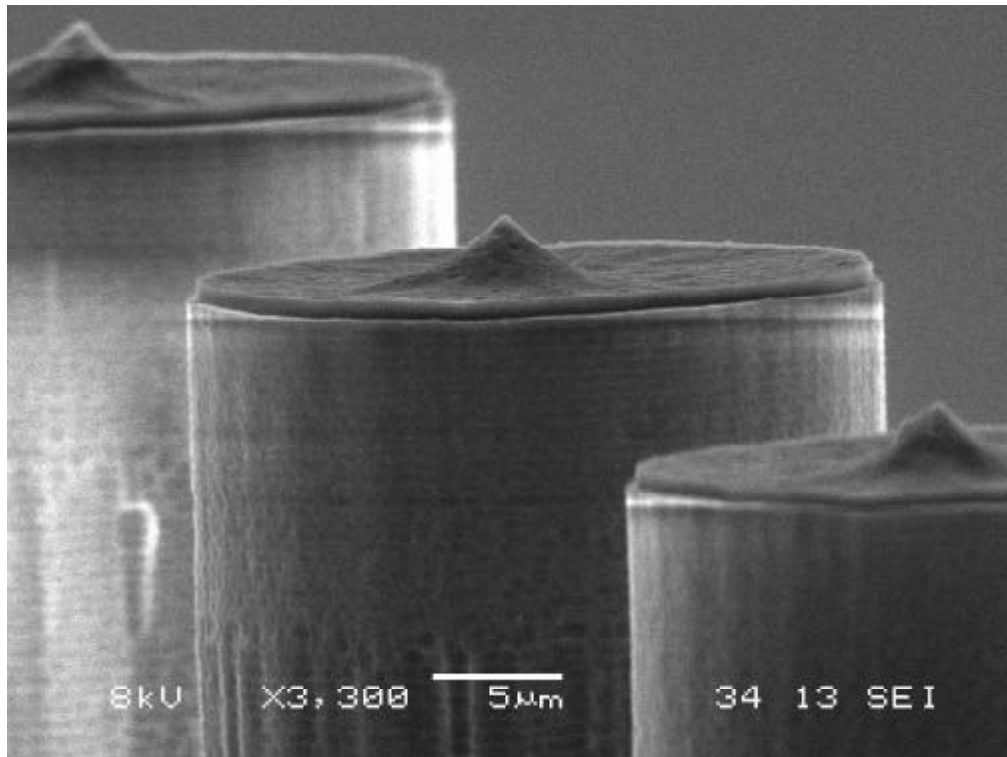


圖 4-6 以  $\text{XeF}_2$  矽等向性蝕刻製作之微針頭結構 SEM 圖

(a)



(b)

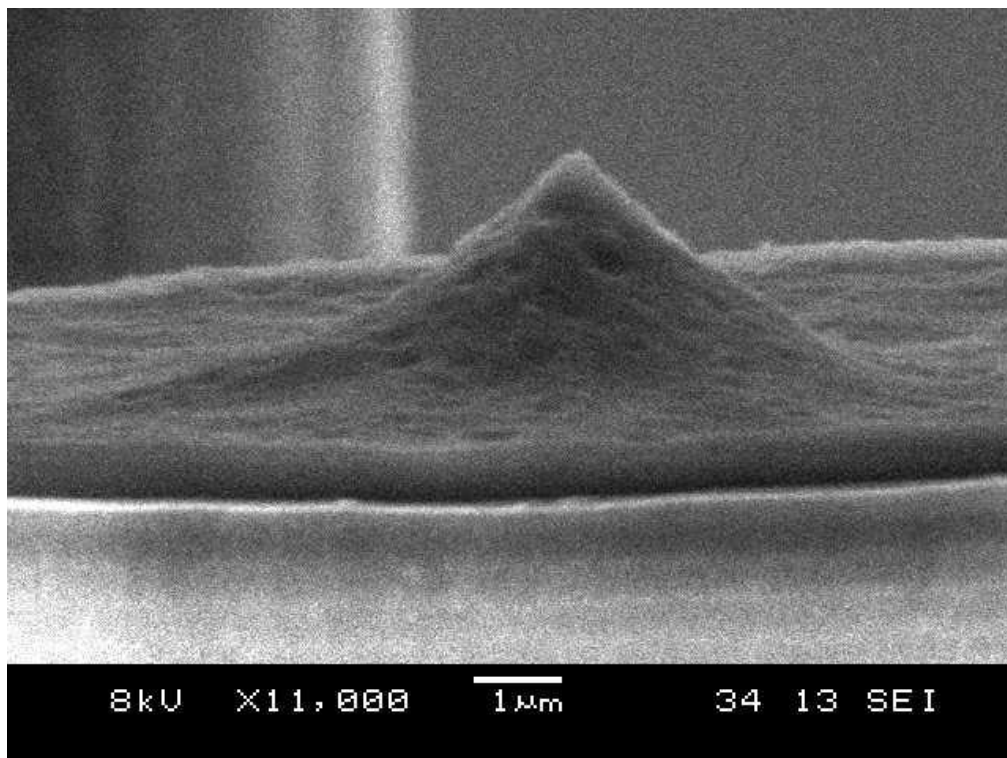


圖 4-7 調整  $\text{XeF}_2$  製程參數所製作微電極針頭 SEM 圖

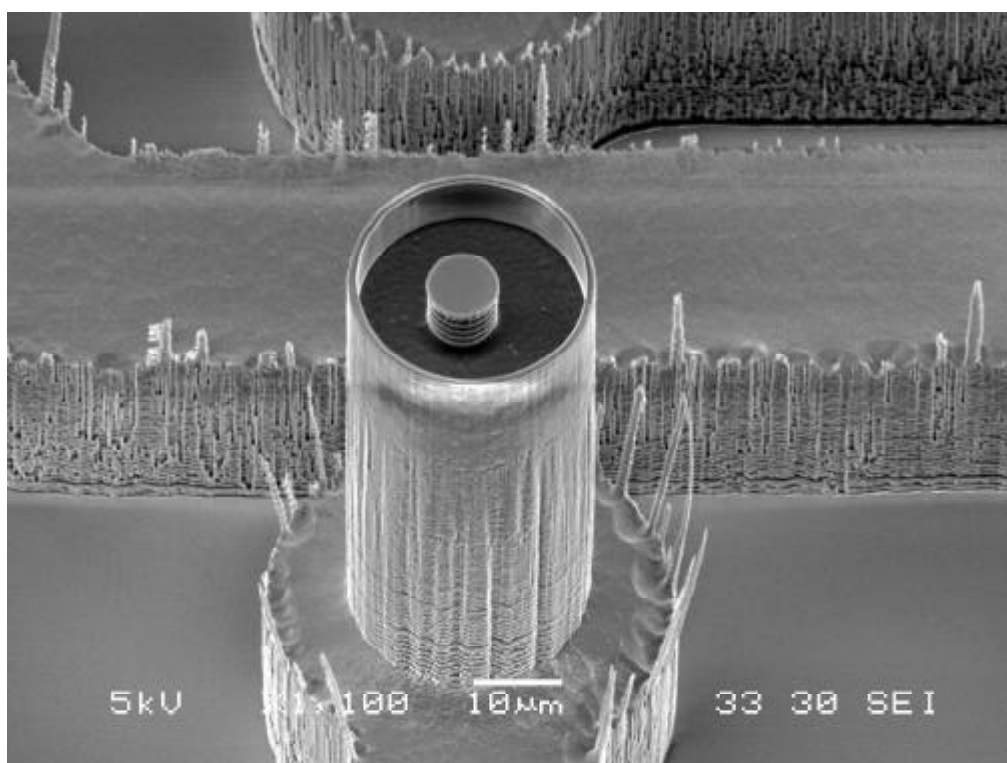


圖 4-8 先以 ICP 製程蝕刻一深度，以利調整微針頭高度

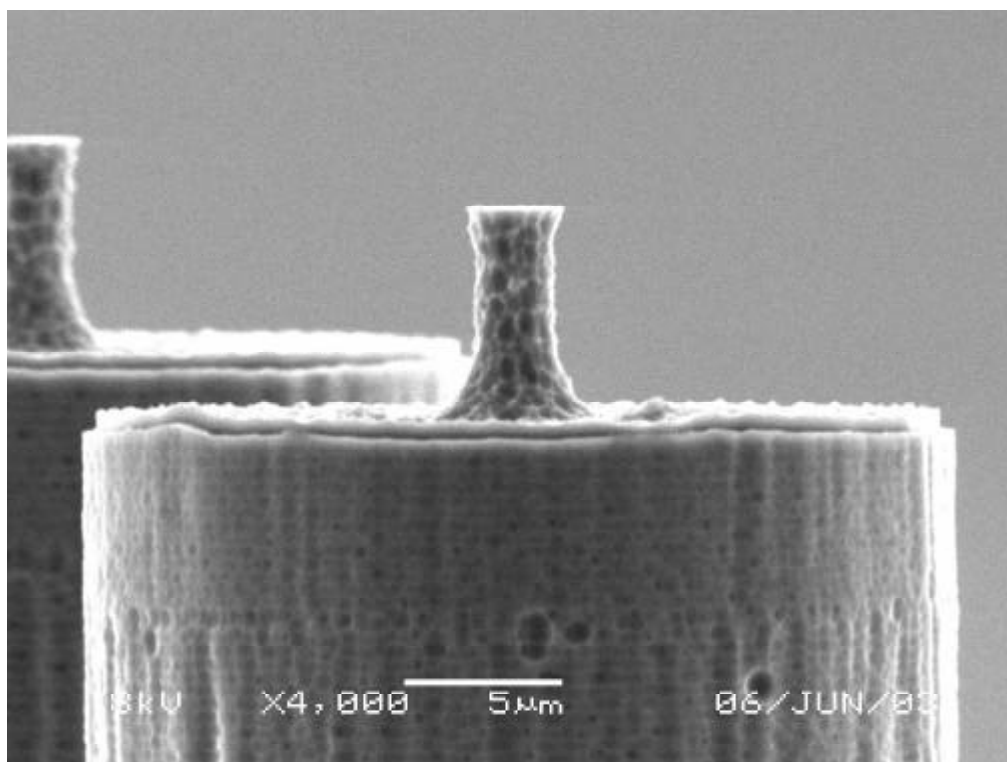
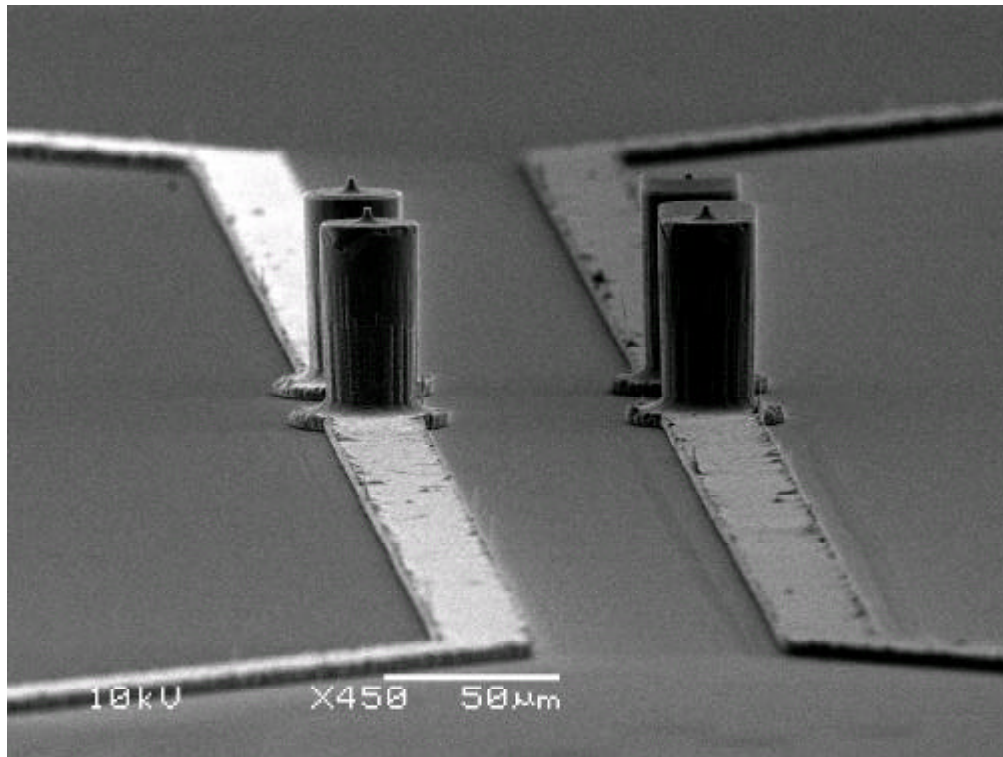


圖 4-9 以 ICP 製程調整微針頭高度，再以  $\text{XeF}_2$  製作之微針頭



(a)



(b)

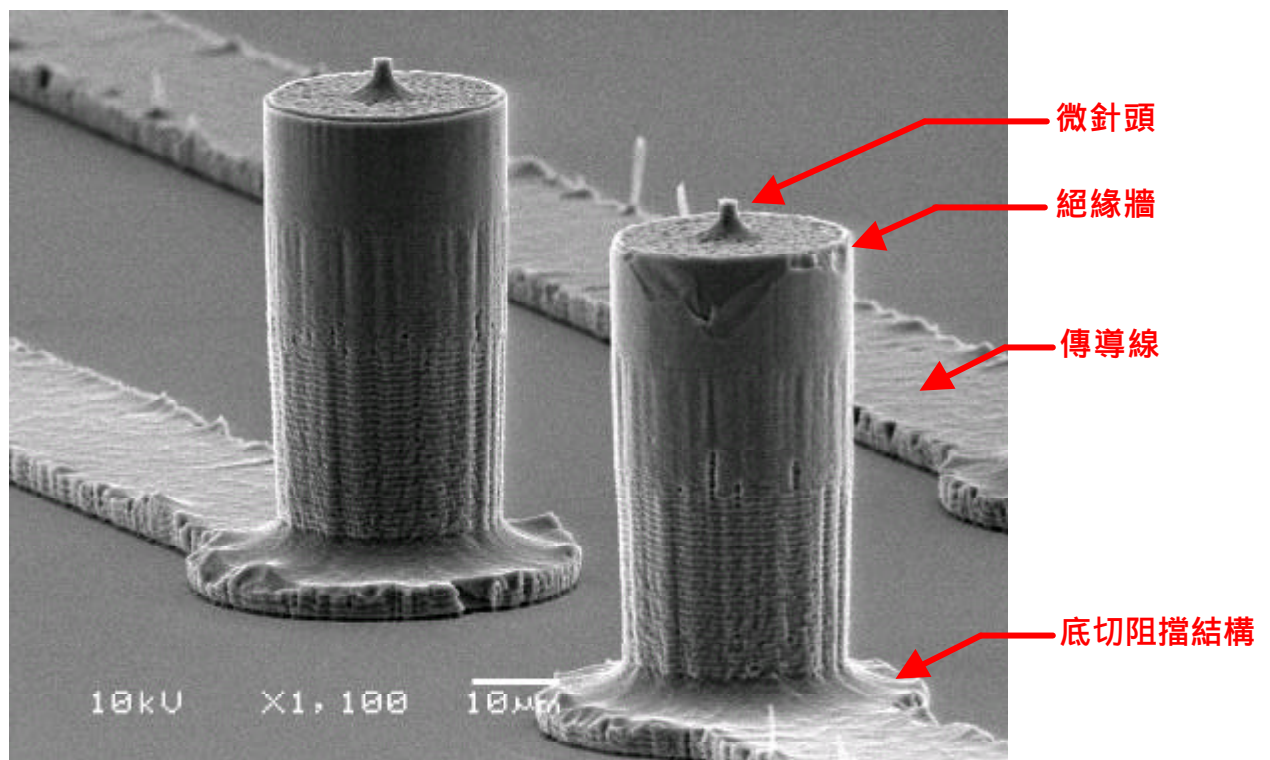


圖 4-10 本文所製作之三維微電極陣列 SEM 全圖

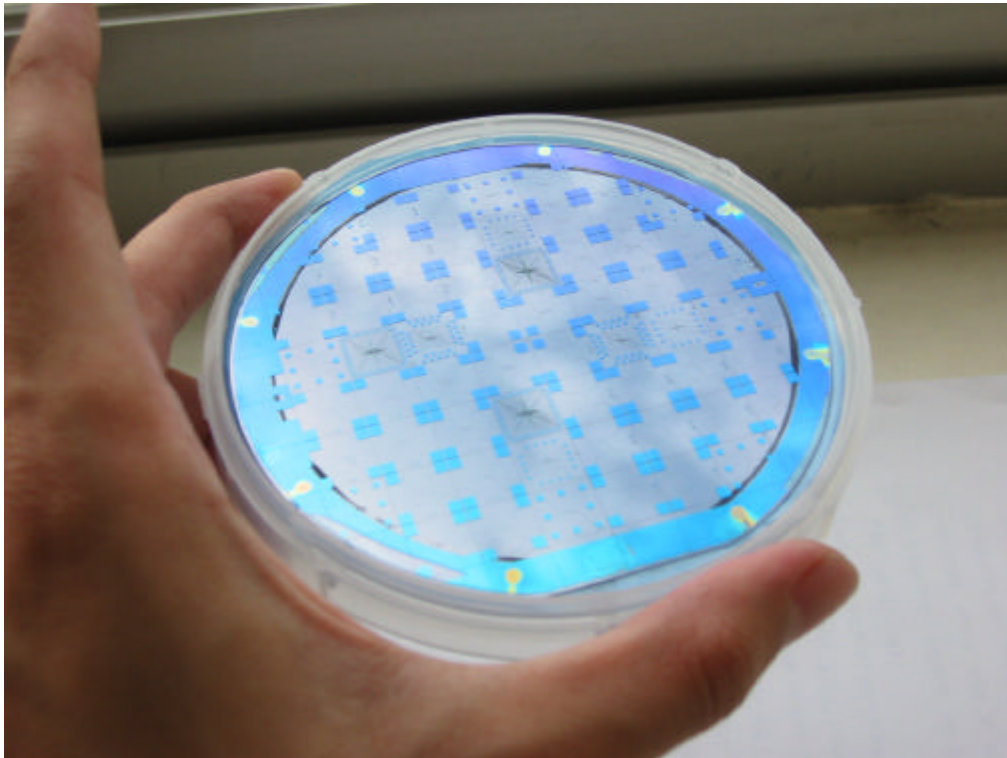


圖 4-11 三維微電極陣列晶片

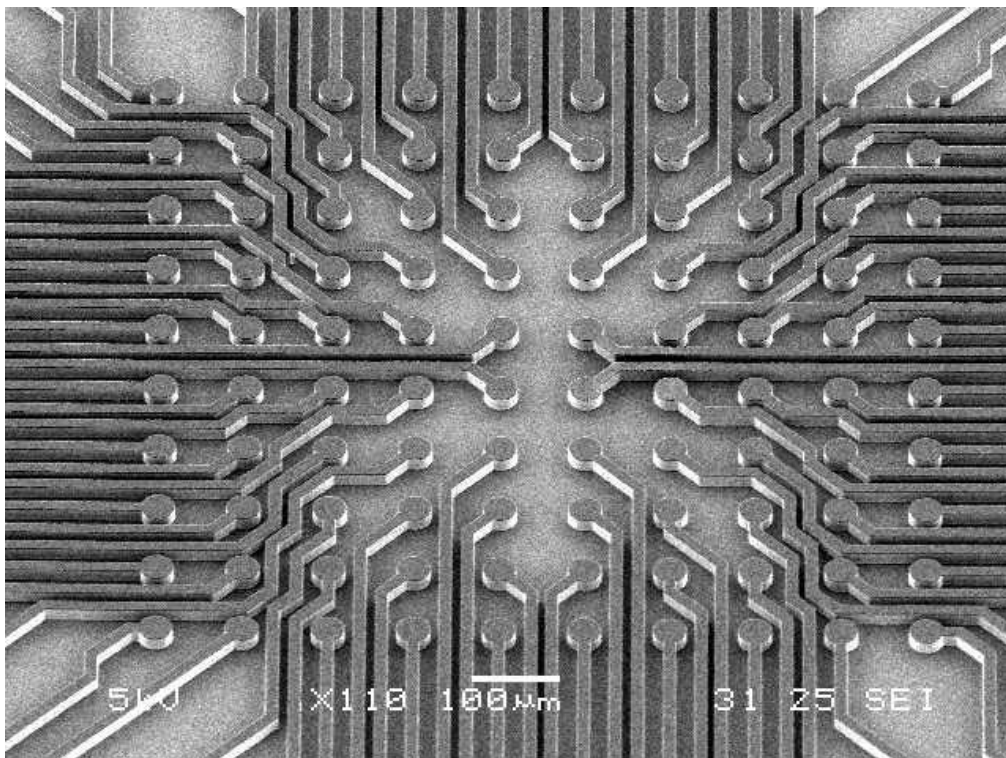


圖 4-12 第一道 ICP 蝕刻出傳導線形狀及高度



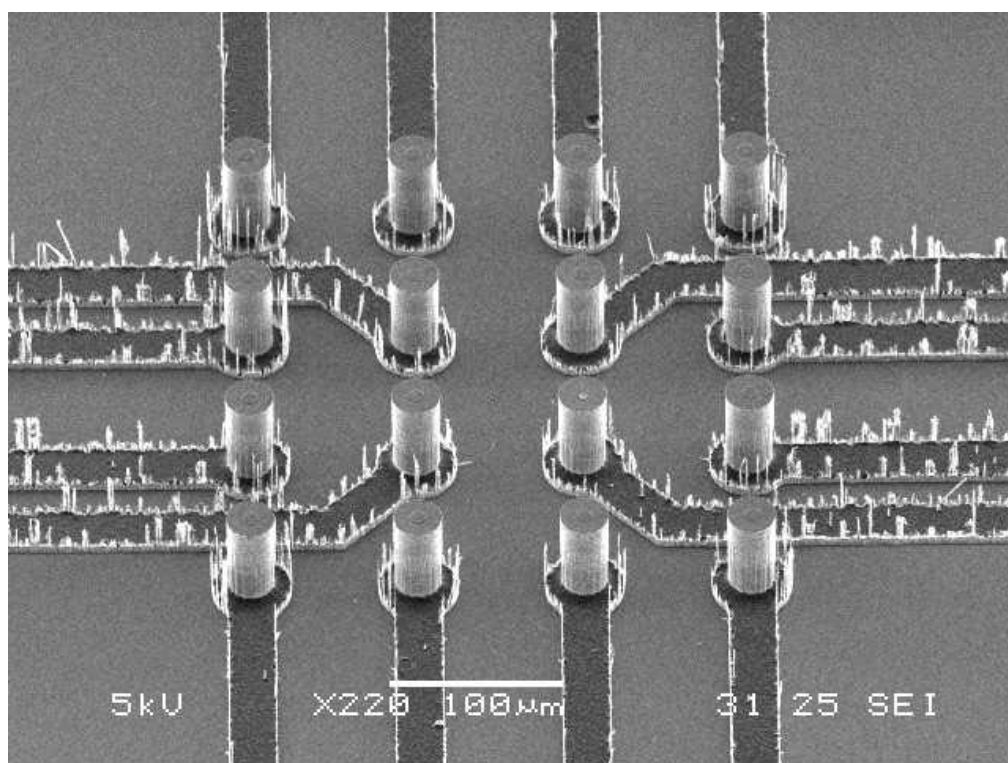


圖 4-13 兩道 ICP 製作傳導線及三維微電極結構

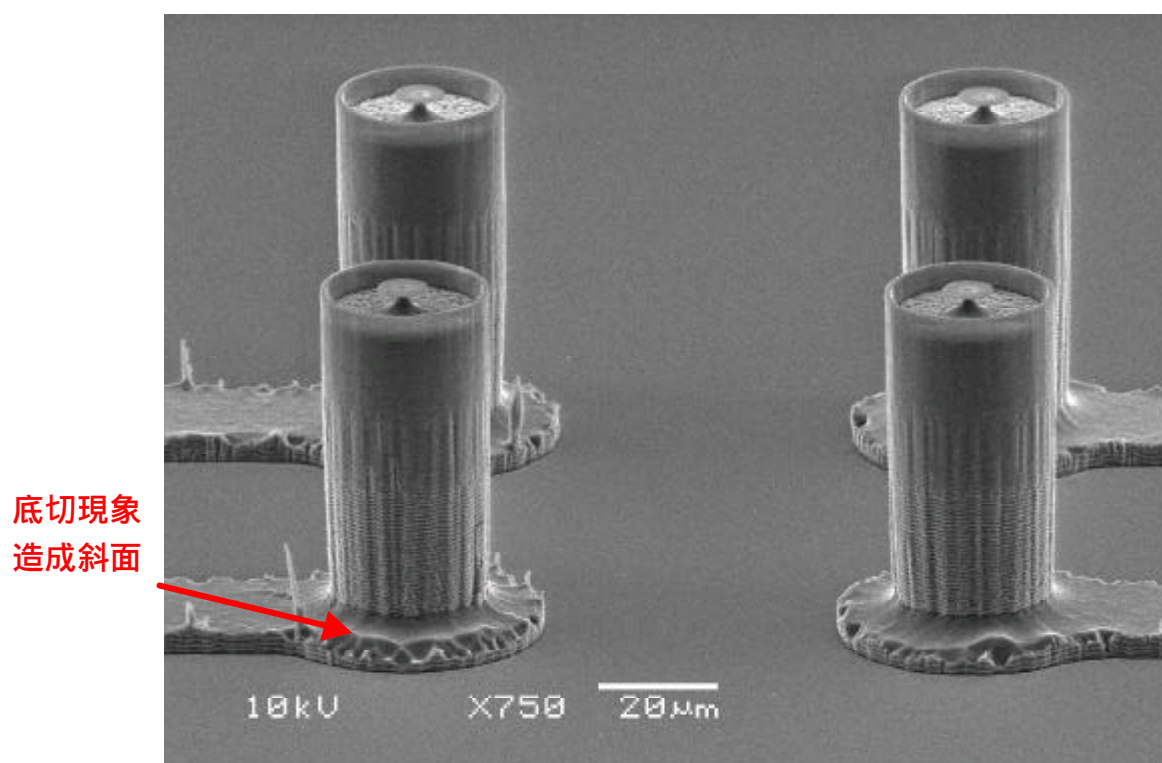
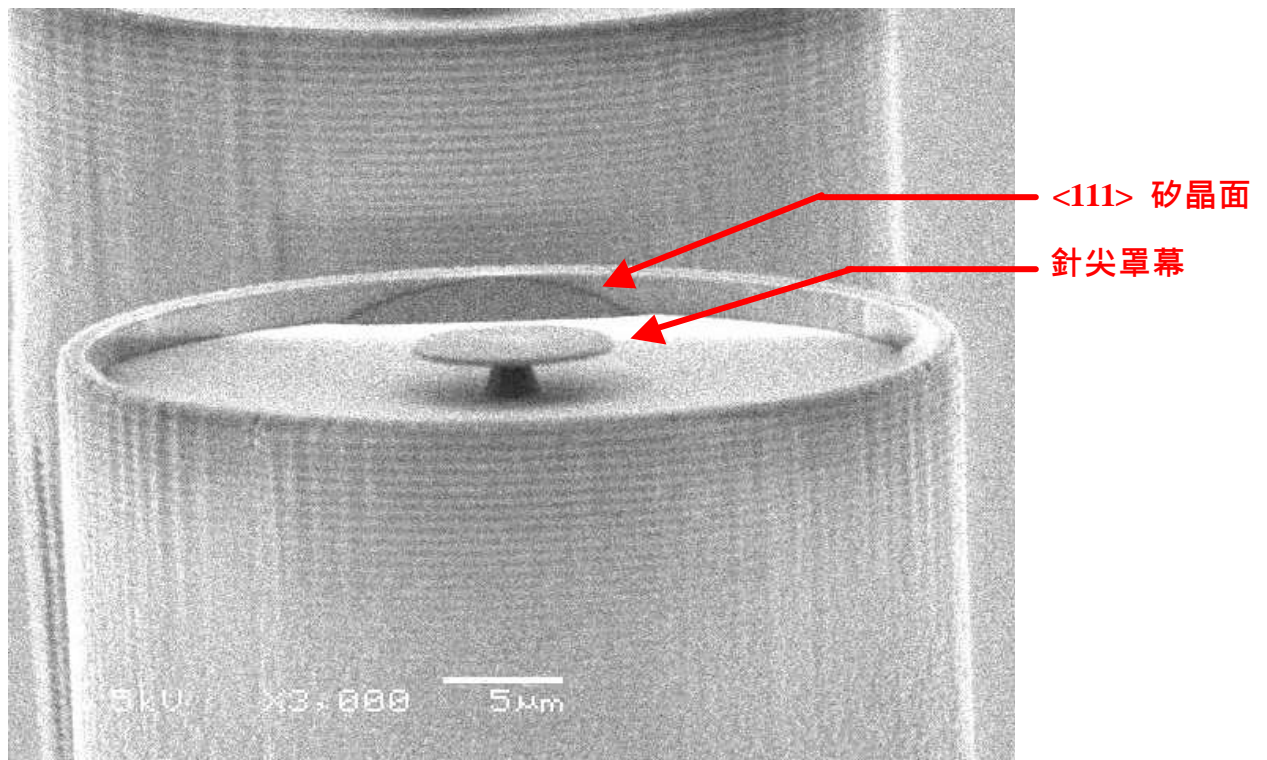


圖 4-14 ICP 底切現象造成的斜面

(a)



(b)

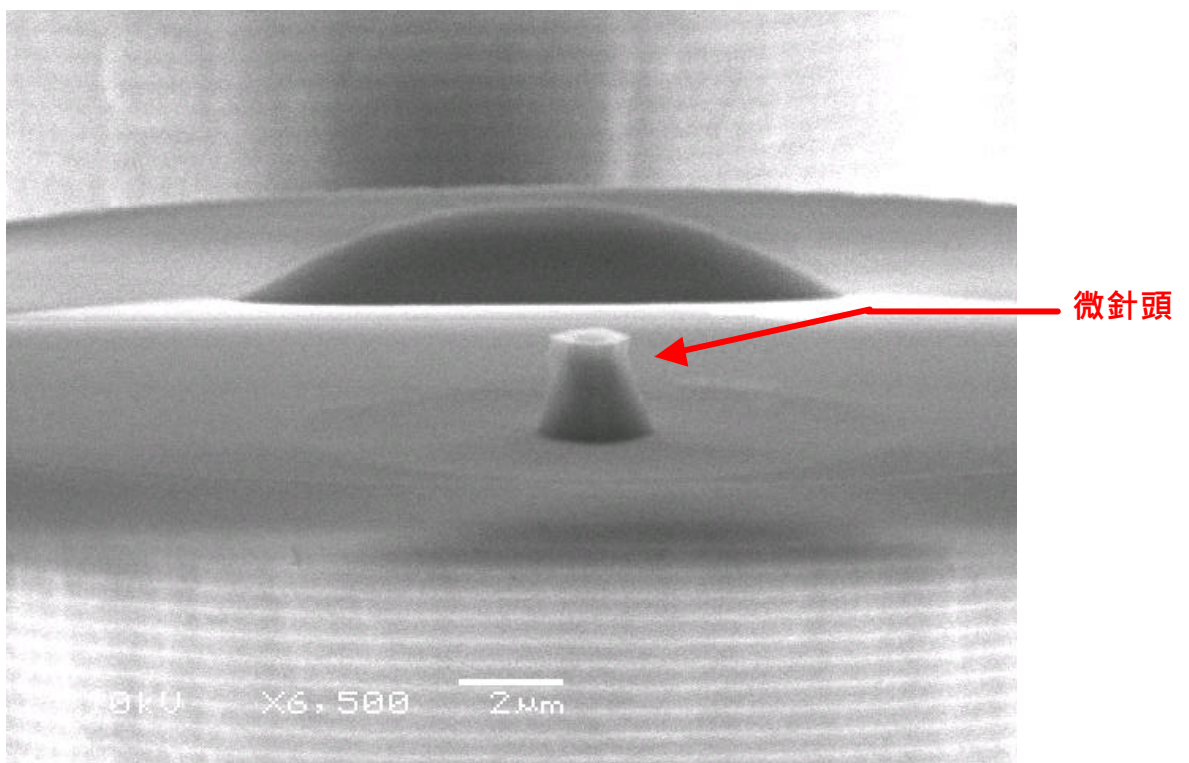
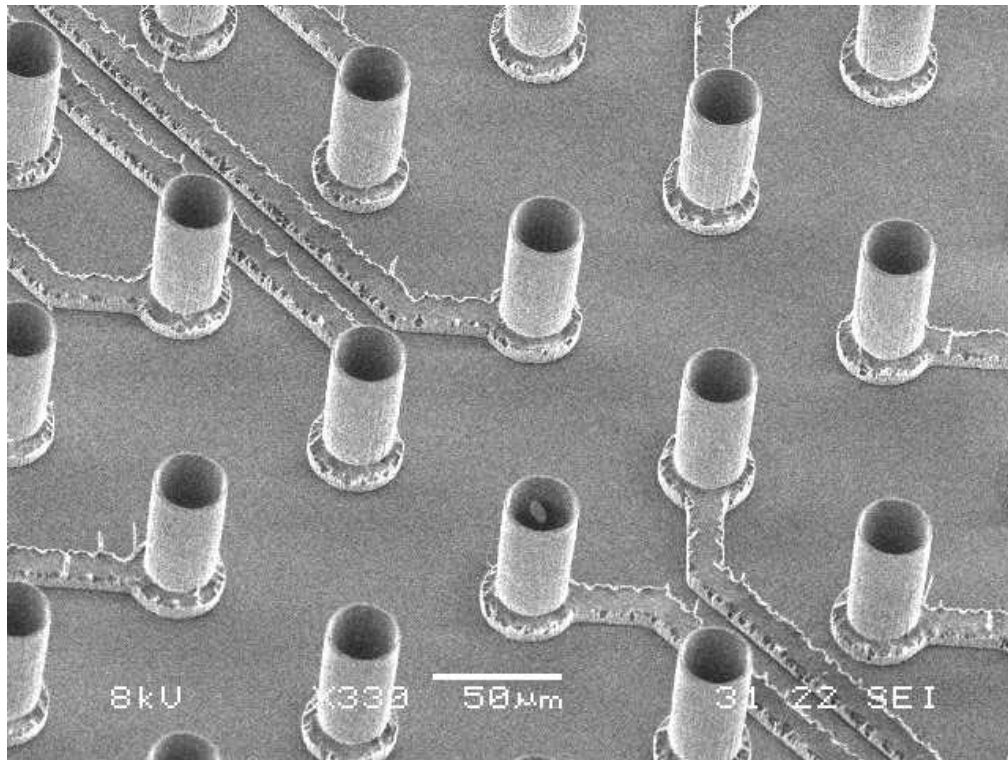


圖 4-15 以 TMAH 非等向性濕式蝕刻製作微針尖 SEM 圖



(a)



(b)

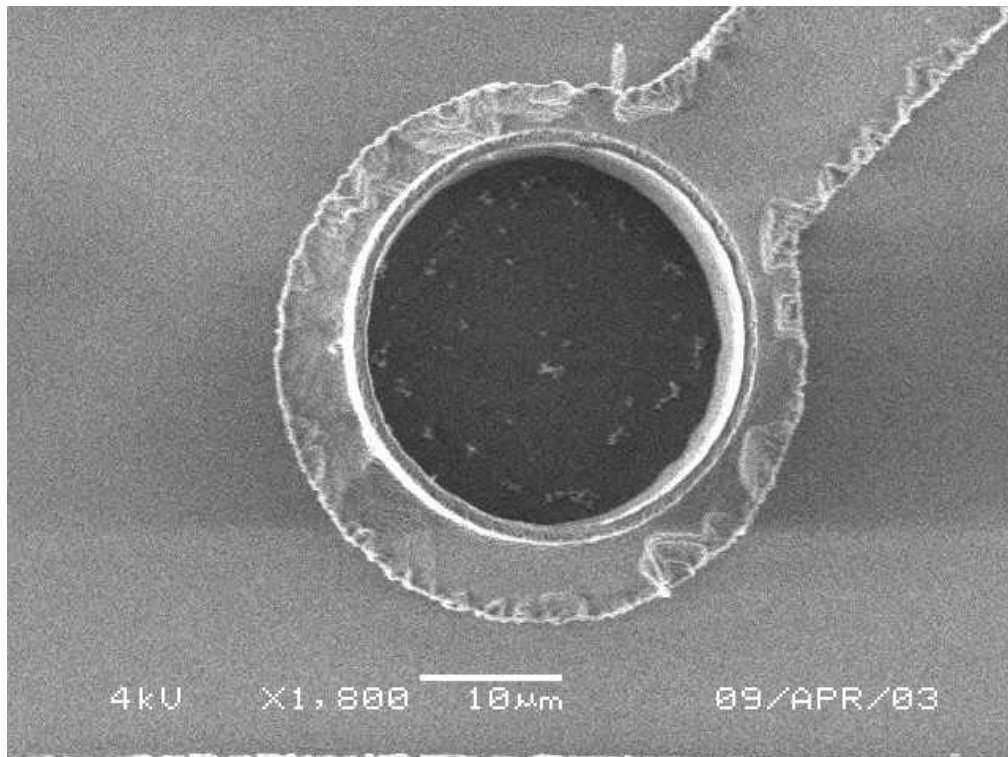
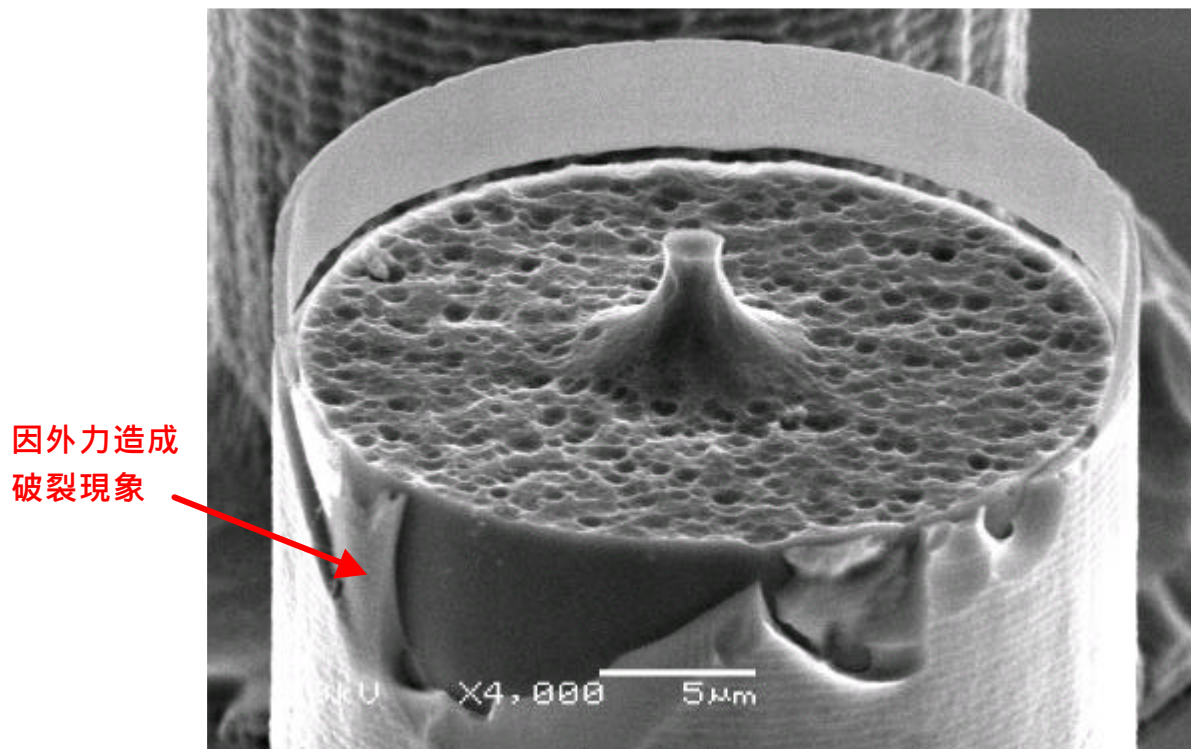


圖 4-16 以  $\text{XeF}_2$  矽等向性蝕刻因負載效應過蝕所造成二氧化矽空筒



(a)



(b)

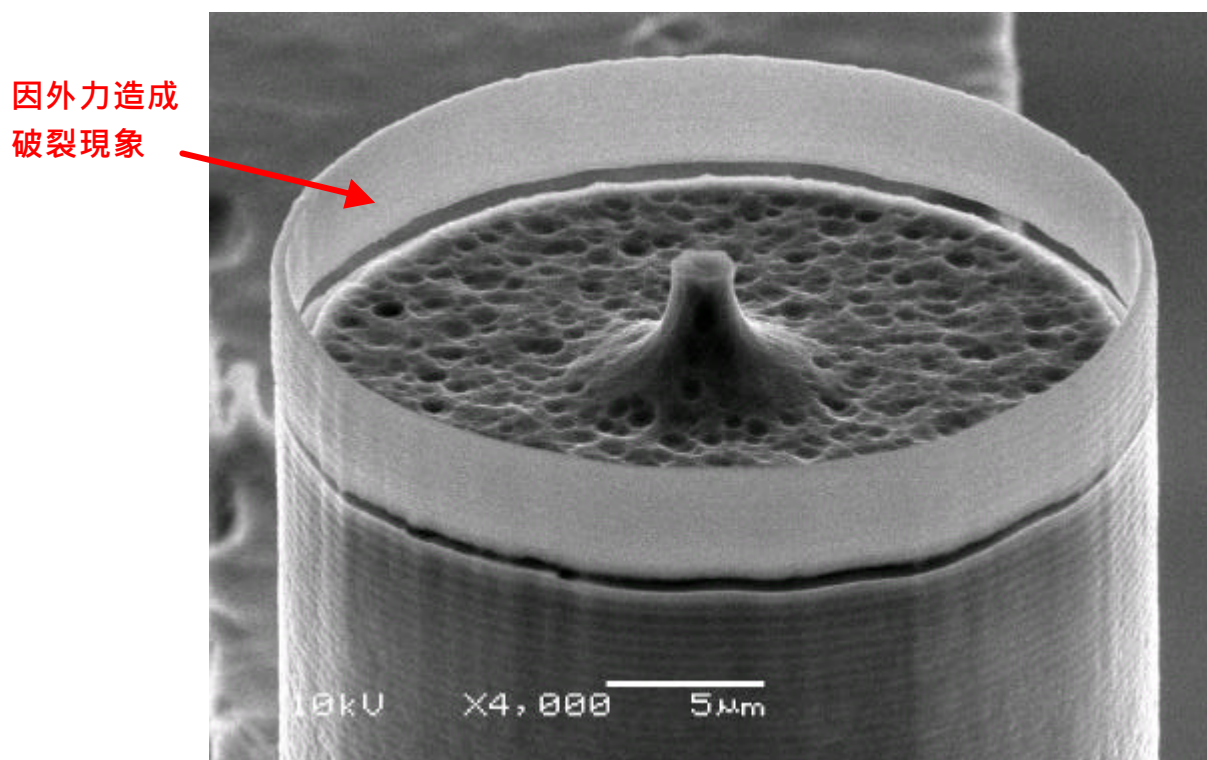


圖 4-17 浸泡稀釋 HF 溶液去除微針頭結構旁環狀二氧化矽過程因外力造成薄膜破裂現象

## 第五章 量測與實驗架設

在完成三維微電極陣列晶片製作後，為了研究元件特性，本文架設相關實驗裝置，並對晶片作簡易封裝，使元件能在電解質溶液使用與量測，最後提出微電極陣列與訊號放大電路的系統整合方式及初步成果，以期未來在感測神經電信號上有更好的效果。

### 5-1 簡易封裝

待測視網膜組織如圖 5-1 所示，以手術取出後，必須放置於電解質溶液中內維持一定溫度，始能存活一段時間，因此三維微電極陣列晶片需簡易封裝及接線，以便於在電解質溶液中進行測試，以及將神經信號從晶片傳出。晶片封裝與量測示意圖如圖 5-2 所示，因晶片鉑墊與三維微電極同處於正面，故選擇從正面將訊號拉出，簡易封裝對於浸泡於電解質溶液元件部分需作絕緣與防水處理，步驟如下：

步驟一：利用已佈好線路的印刷電路板，將少許缺氧膠塗於晶片後貼至印刷電路版中間，加熱至 150 使缺氧膠固化，於是晶片便牢牢固定於印刷電路版上，再使用打線機以金線將晶片上鉑墊連接至印刷電路板上，如圖 5-3 所示。

步驟二：使用缺氧膠覆蓋金線並加熱固化，以提供防水、絕緣及保護效果如圖 5-4 所示。

步驟三：以錫球將漆包線鉑至印刷電路板上接出訊號，如圖 5-5 所示

步驟四：將錫球接點以環氧樹脂包覆以達到防水、絕緣及保護的效果，如圖 5-6 所示。

經四個步驟完成簡易封裝後，除三維微電極頂端及拉出訊號線導線末端外，其餘的區域均予以電性絕緣及防水處理，使此三維微電極陣列晶片可在電解質中作生物神經電信號感測。

## 5-2 量測與實驗架設

三維微電極陣列幾何形狀的量測和觀察部分，因其具有極大的高低差，不易以表面輪廓儀量測幾何尺寸，本文將採用掃描式電子顯微鏡（SEM）觀察元件及約略估算其尺寸，此已於第四章做過說明，故在此便不加以贅述。以下分為元件阻抗量測與神經電信號部分實驗架設及結果作說明。

### 5-2.1 微電極陣列晶片阻抗量測

因為微電極需與放大器作阻抗匹配，才能得到最佳的量測訊號，因此需先對微電極作阻抗的量測。實驗架設示意圖如 5-7 所示，將封裝好的微電極陣列晶片放置於 1 莫耳濃度的 KCl 電解質溶液中，使用商用的胞外記錄的前級放大器(其具有放大感測訊號及量測頻率 300Hz 下阻抗的功能)，分別接微電極陣列晶片的訊號線及放置溶液中的接地線，於是形成封閉迴路系統電以量測元件阻抗，實驗架設如圖 5-8。經實驗測試電流在 300Hz 時，其阻抗為 200 ~ 500K 不等，

此微電極阻抗差異的原因，可能於打線與焊接的過程中，接觸面積的不同所產生，而這個阻抗範圍適用於生物神經電信號量測，且本研究所要量測的生物電信號，主要是動作電位產生的有無，因此微電極阻抗的差異並不影響量測。

## 5-2.2 神經電信號實驗架設與量測

試片準備將以紐西蘭家兔為動物模型，手術取出視網膜，放置於經調配過之電解質溶液中，此溶液具有細胞所需之 PH 值、滲透壓、供給細胞所需養分等功能，並作一水迴流循環系統，供給細胞氧氣並維持水溫為維持 37℃，以確保組織切片能維持其正常功能運作。將節細胞向下放置於三維微電極陣列之上，由於重力的作用，將會使微電極陣列穿刺進入此生物組織，接近要感測的神經細胞，元件特性量測實驗關係與實驗儀器裝置如圖 5-9 所示，架設一光源，發射光經顯微鏡聚焦，以刺激視網膜內神經細胞產生動作電位，由微電極陣列感測神經電信號，經前級放大器將訊號放大，傳至電腦作信號分析及紀錄。為驗證此微電極陣列量測電信號的可行性，本研究擬先以如圖 5-10 傳統玻璃電極作胞外量測，作生物神經電信號量測，確認實驗儀器架設沒有問題後，再進一步使用三維微電極陣列作電信號量測。完整的實驗架設如圖 5-11 所示，包含 LED 光源經光學顯微鏡提供刺激、水循環系統供給氧氣和維持恆溫、可精密調整玻璃電極步進裝置及訊號放大器等，實驗量測部分由清華大學生命科學系焦傳金老師實驗室提供協助，目前此實驗還正在進行中。

視網膜有許多不同的神經細胞，因此，並非三維微電極陣列每一

個微電極所感測的，均為本實驗要觀察的神經細胞。基於前人已使用單一電極對神經細胞特性作了十分詳盡的量測，可以藉由電信號的分析，判斷本實驗偵測到的是何種神經細胞，然後選擇要觀察的神經細胞作訊號記錄及分析，以得到在同一個時間，各個神經細胞產生的反應，和傳導的神經電信號在空間與時間上的分佈及變化。

### 5-3 三維微電極陣列晶片整合前級放大器

實驗架設圖 5-9 可觀察到，由三維微電極陣列感測生物神經訊號，經前級放大器將訊號放大的過程中，若有雜訊產生也將被前級放大器一起放大，如此就不易判斷所需的訊號。如能將前級放大器同時整合於三維微電極陣列晶片，縮短訊號傳送至前級放大器的距離，便能在雜訊產生前將感測之神經信號放大，以避免雜訊干擾生物神經訊號的判斷。

本文也嘗試將前級放大器整合於三維微電極陣列晶片中，其電路配置如圖 5-12 所示，埠 4、埠 8 供給電源，生物神經電信號由埠 3 輸入，由電阻 R1、R2 來控制訊號放大率，設計 R2 為 99 倍 R1，將訊號放大 99 倍由埠 1 輸出以利分析及處理。本研究利用 National Semiconductor 公司未封裝的 LMC660 MDA 晶片[46]，此晶片具有 4 個前級放大器，晶片大小為  $1905\ \mu\text{m} \times 1905\ \mu\text{m}$ ，厚度  $330\ \mu\text{m}$ ，鐳墊上的金屬為鋁，其他部分以氮化矽包覆絕緣，其鐳墊大小為  $88\ \mu\text{m} \times 88\ \mu\text{m}$ ，可使用打線機打金線以拉出訊號（量測打線一個點的大小約  $85\ \mu\text{m}$  大小）。

前述 4-2 節的三維微電極陣列製程，也極為合適作三維微電極與前級放大器的整合。如圖 2-2 元件的部分，可增加鐳墊以預留給前級放大器，而電阻可利用包覆二氧化矽絕緣層之傳導線製作，使用打線機以金線作為各元件電性上的連接，再利用 5-1 節之簡易封裝即可完成三維微電極陣列與前級放大器整合製程。

如圖 5-13 所示為  $2 \times 2$  微電極陣列和前級放大器整合的光罩設計，如圖 5-14 所示則是含前級放大器及打線配置圖之  $4 \times 4$  三維微電極陣列光罩圖，中間橘色外框為前級放大器，綠色方塊為留給 LMC660 MDA 的鐳墊位置，深棕色及綠線為金線連接電性部分。配置  $2904 \mu\text{m} \times 2904 \mu\text{m}$  大小之鐳墊預留給大小為  $1905 \mu\text{m} \times 1905 \mu\text{m}$  的 LMC660 MDA 晶片，並以導電銀膠作黏著，其餘裸露的矽基材作為接地。在需作電性連結的地方錯開配置鐳墊位置，使打線時金線不必交錯造成短路。而電阻可利用包覆二氧化矽絕緣層之傳導線製作，如使用電阻率為  $\rho$  的晶片，導線長度為  $L$ ，導線寬度為  $w$ ，導線高度為  $t$ ，只要調整電阻的長度、寬度與高度，由電阻公式  $R = \rho L / wt$ ，便可以做出  $R_2$  為 99 倍的  $R_1$ 。導線高度由 ICP 所定義，會隨著蝕刻參數、機台狀況而有所不同，而導線長度與寬度由黃光微影製程所定義，影響相對較小，因此選擇改變長度此單一變數來調整  $R_1$ 、 $R_2$  相對電阻值。

在此提出三維微電極晶片與前級放大器整合的方式、製程，希望未來能藉此提高感測神經電信號的效果。

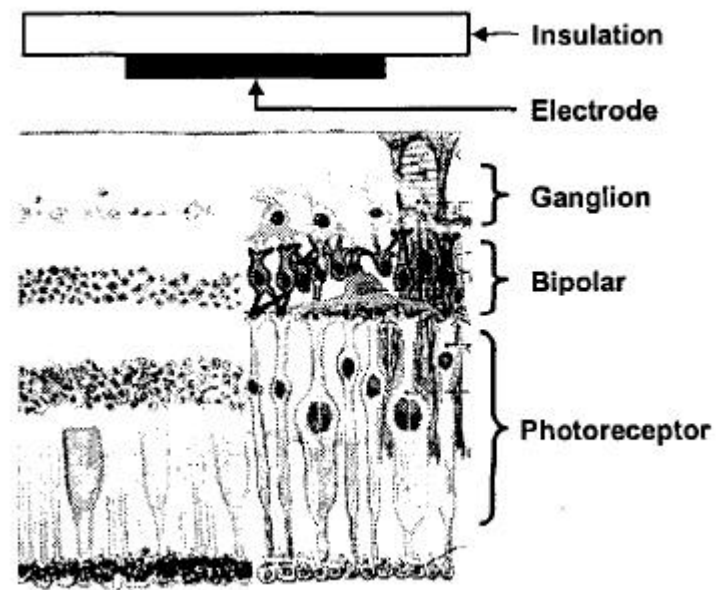


圖 5-1 視網膜組織剖面示意圖 [22]

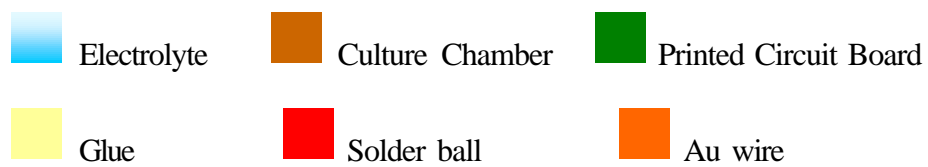
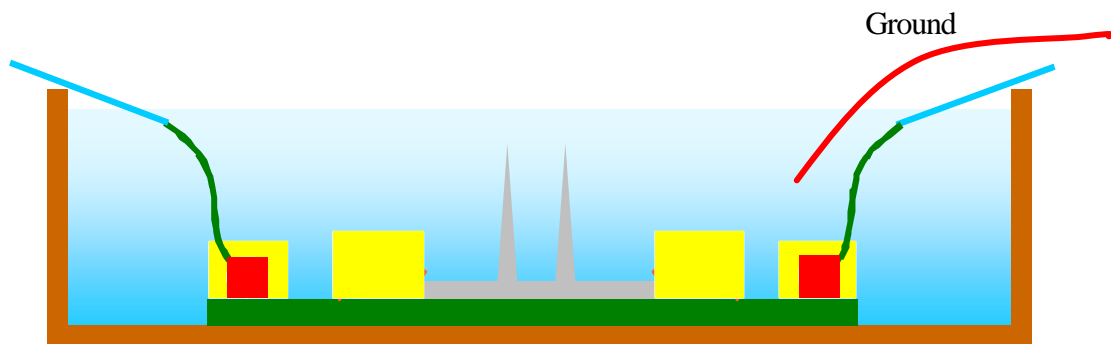


圖 5-2 三維微電極封裝結構及量測示意圖



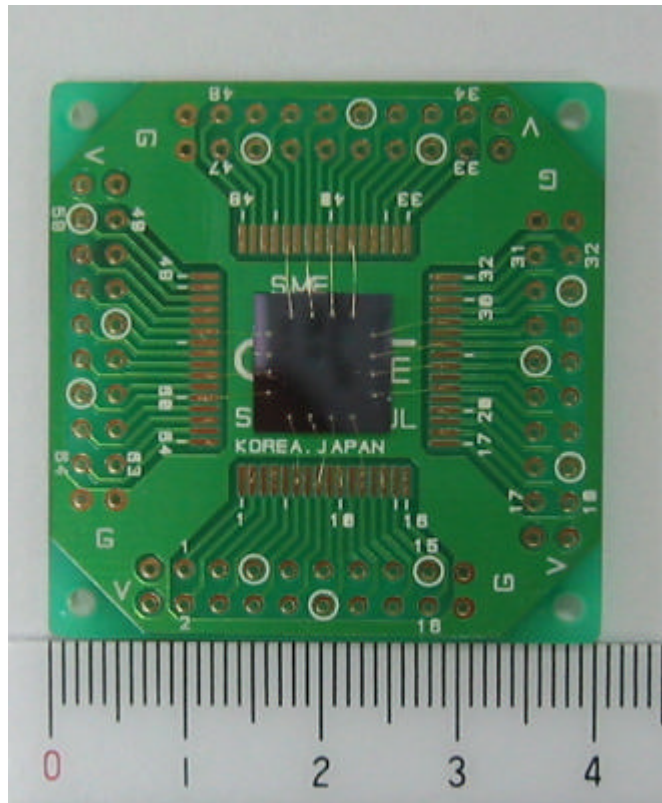


圖 5-3 以打線機將金線連接晶片及印刷電路版

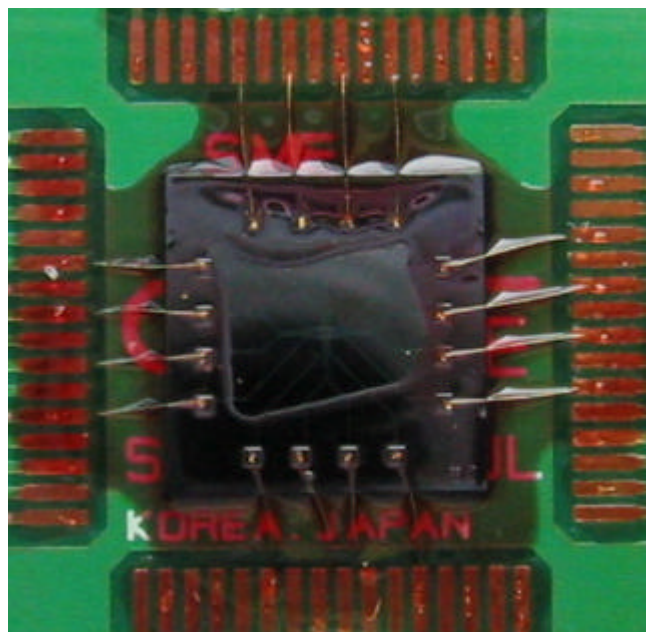


圖 5-4 使用缺氧膠封住金線以提供防水、絕緣及保護作用



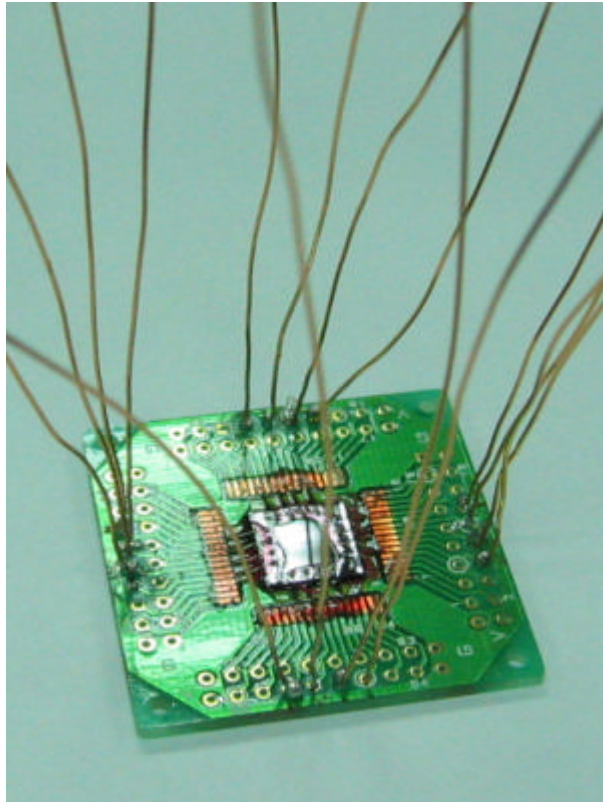


圖 5-5 將漆包線以焊錫連接印刷電路版

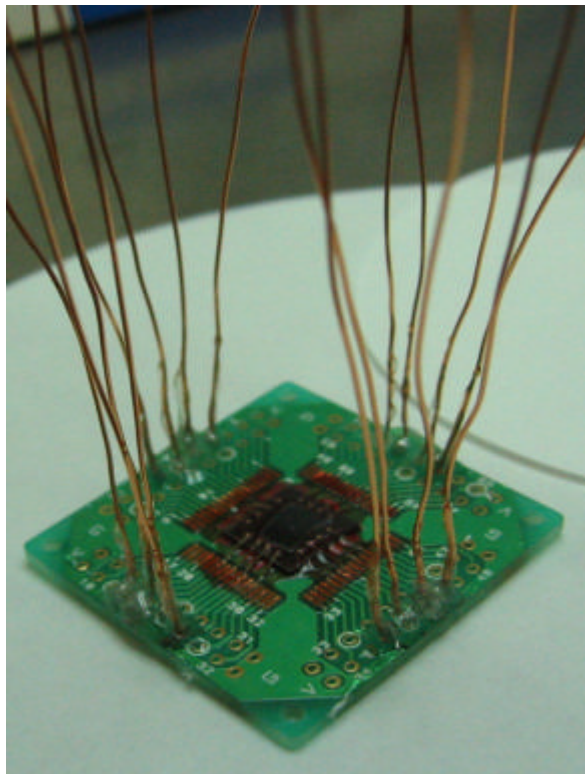


圖 5-6 使用環氧樹脂將接點封住以提供防水、絕緣及保護作用

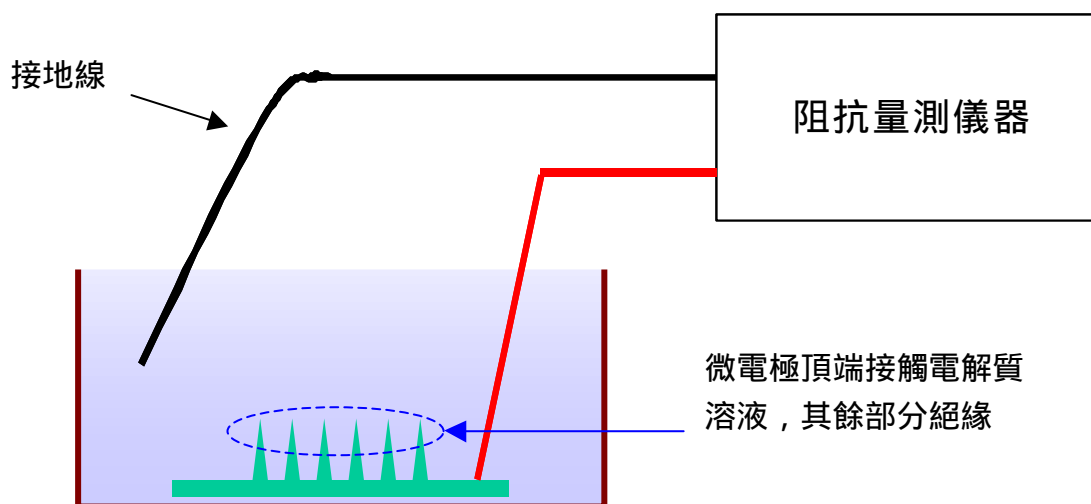


圖 5-7 微電極阻抗量測實驗架設示意圖

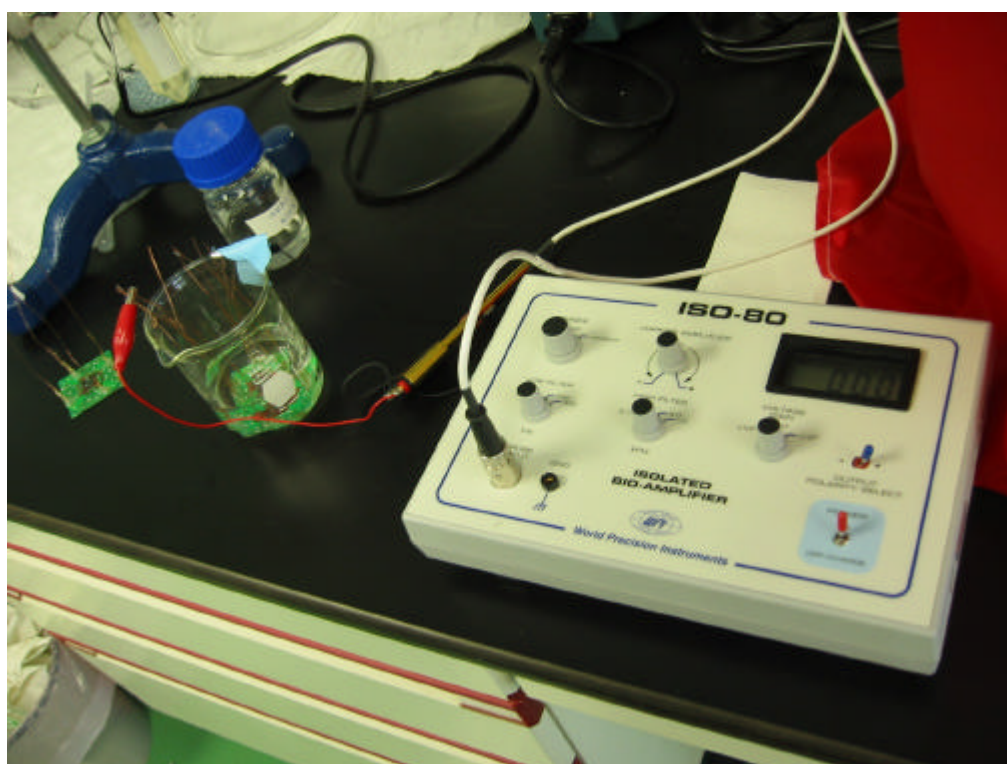


圖 5-8 微電極阻抗量測實驗架設圖

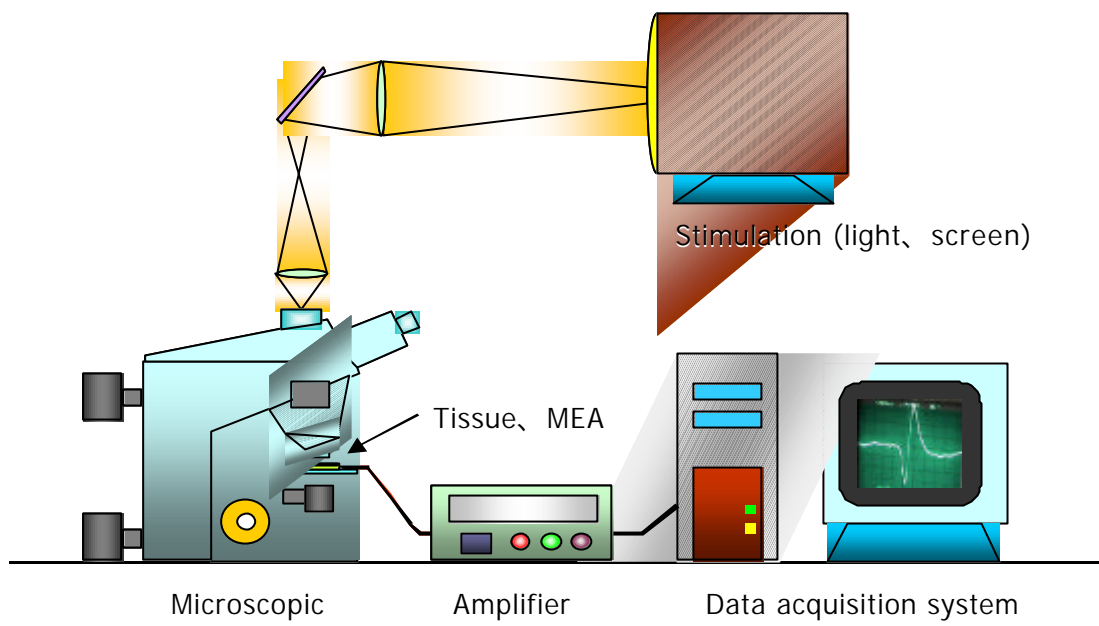


圖 5-9 量測實驗儀器架設簡圖

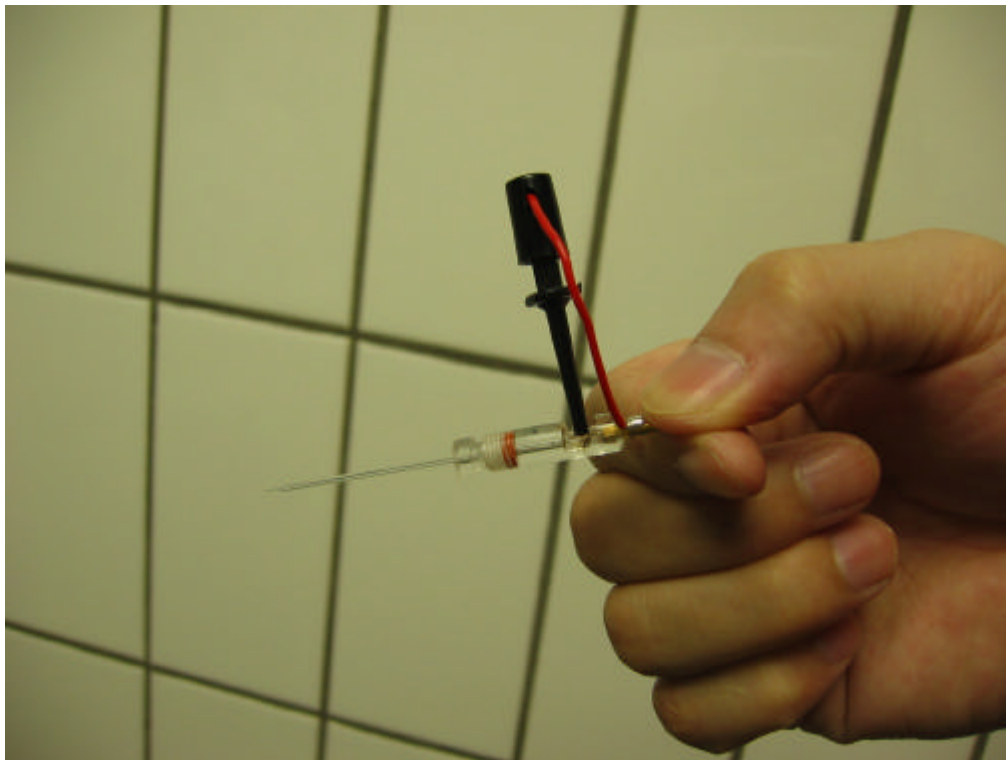


圖 5-10 傳統玻璃微電極

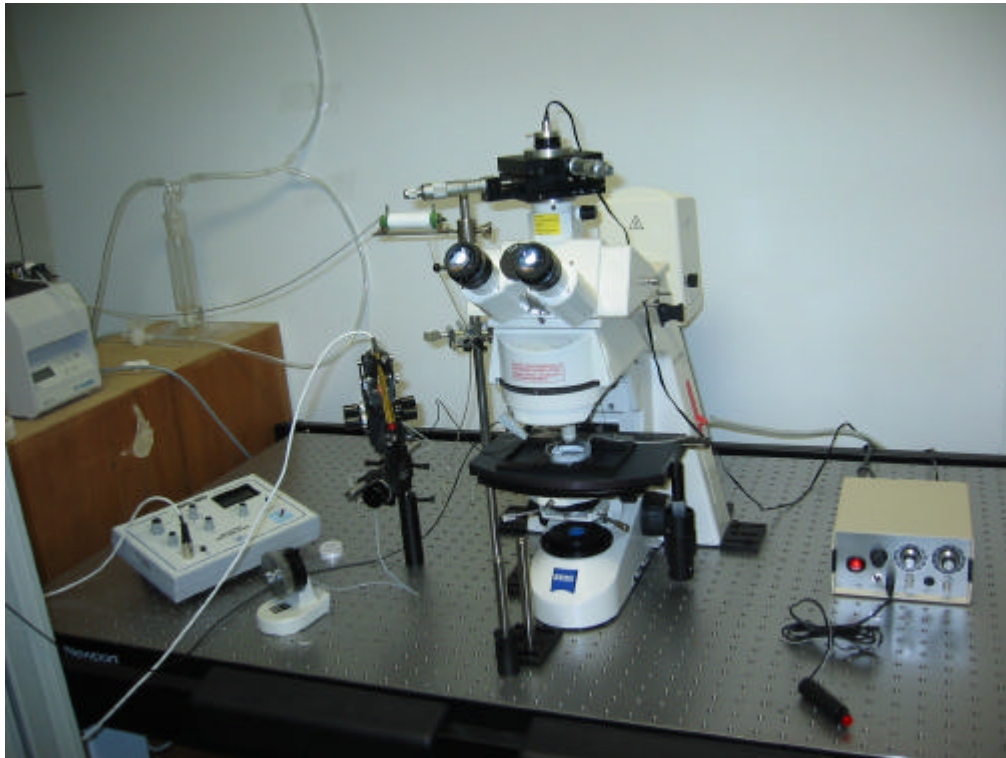


圖 5-11 胞外記錄實驗架設圖

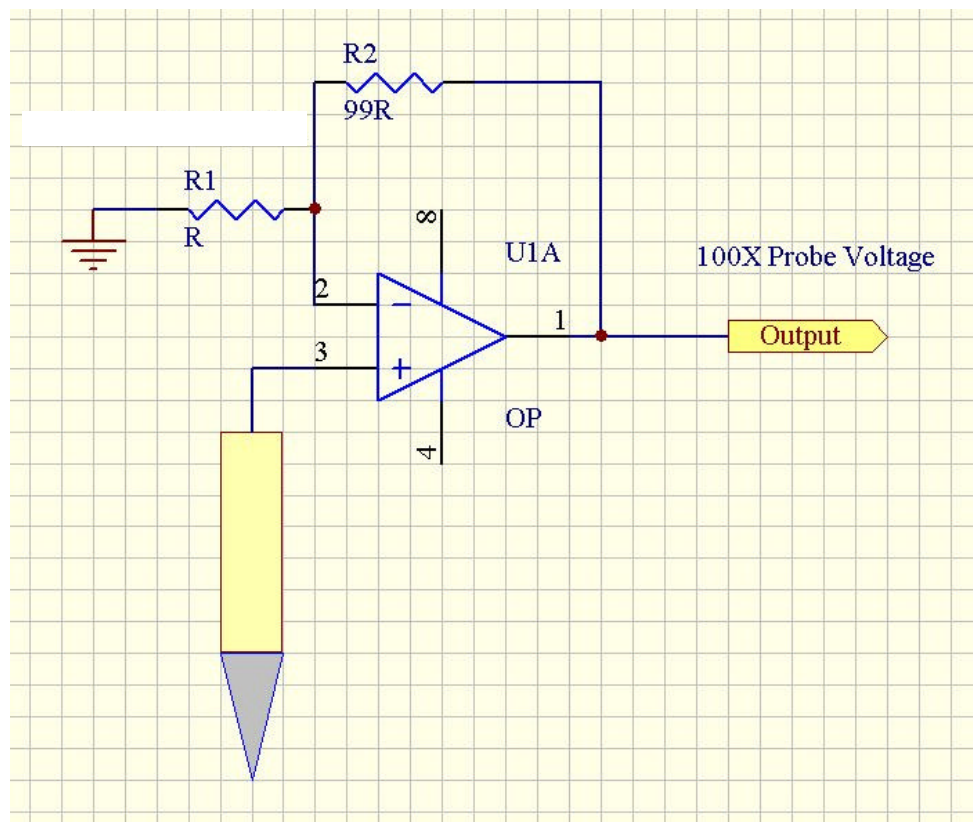


圖 5-12 三維微電極與前級放大器電路配置示意圖



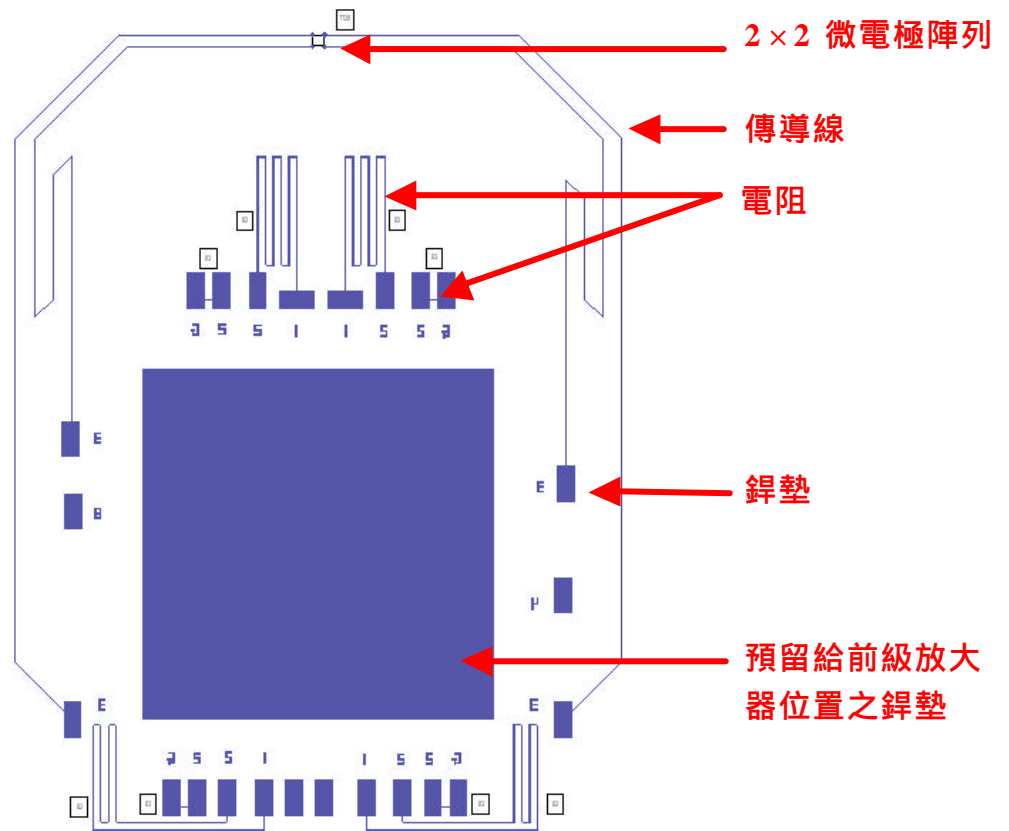


圖 5-13  $2 \times 2$  三維微電極陣列整合前級放大器製程光罩圖

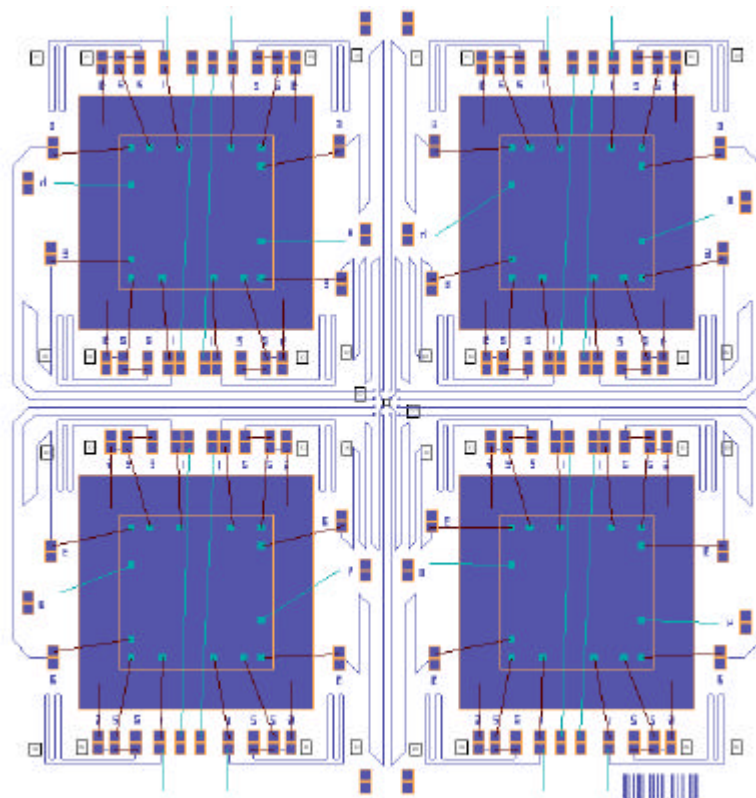


圖 5-14  $4 \times 4$  三維微電極陣列整合前級放大器製程光罩圖

## 第六章 結論與未來工作

本研究透過嶄新的製程設計，成功開發出間距  $100\mu\text{m}$  之  $10 \times 10$  三維微電極陣列晶片，可應用於感測生物神經電信號。該製程可以克服因極大高低差之三維微電極結構不易製作導線問題，且可以局部絕緣、局部去除二氧化矽薄膜，以製作出包含具絕緣牆之三維微電極及二氧化矽包覆的傳導線，並以 SOI 晶片中二氧化矽作微電極底部電性絕緣，使其個別電性獨立。

目前已完成三維微電極陣列各式微針頭形狀的設計及製程可能性研究，製程參數的調整，以及元件製作與初步的量測，而未來的工作大致可分為下列三個階段：

第一個階段是完整的實驗量測結果：為了證實以此製程做出之三維微電極陣列，能代替傳統玻璃電極作胞外量測，必須仰賴完整的實驗量測結果，目前因為量測儀器正在架設中，故只能作初步的電性測試，還未能有完整的量測結果，預計架設好儀器進行量測，來瞭解元件性能，以其作為三維微電極陣列設計的資料庫。

第二個階段是作進一步生物神經電信號量測：瞭解元件性能後，可利用微電極陣列特性，來對生物神經電信號作時間與空間上的讀取，進一步分析得知神經信號傳達的訊息和方式，將有助於瞭解神經系統，甚至是有效治療及預防神經方面疾病。

第三個階段是三維微電極陣列進階設計：針對不同感測的組織需求製作不同規格之三維微電極陣列，並進而開發其他微型元件與微電極陣列整合，如微流道、微幫浦，來製作具染液注射功能、可標定生

物組織之三維微電極陣列，或是將微彈簧與三維微電極陣列作整合，能夠對微電極穿刺的深度作微調的動作，以增加其應用的範圍和功能  
性。

## 第七章 參考文獻

- [1] T. Ichiki, T. Hara, T. Ujiie, Y. Horiike, and K. Yasuda ,” Development of bio-MEMS devices for single cell expression analysis,” *Conference of Microprocesses and Nanotechnology*, Shimane , Japan, Oct., 2001, pp 190 -191.
- [2] O. Bruckman, G. Jullien, M. Ahmadi, and W. Miller, ” A MEMS DNA replicator and sample manipulator,” *Proceedings of Circuits and Systems, Lansing, MI*, Aug., 2000, pp 232–235.
- [3] K. Ikuta, S. Maruo, Y. Fukaya, and T. Fujisawa, ” Biochemical IC chip toward cell free DNA protein synthesis,” *The Eleventh Annual International Workshop on Micro Electro Mechanical Systems*, Heidelberg , Germany, Jan., 1998, pp 131–136.
- [4] Z. Zhan, C. Dafu, Y. Zhongyao, and W. Li, ” Biochip for PCR amplification in silicon,” *Conferences of Microtechnologies in Medicine and Biology*, Lyon , France, Oct., 2000, pp 25-28.
- [5] T. Kikuchi, T. Ujiie, T. Ichiki, and Y. Horiike, ” Fabrication of quartz micro-capillary electrophoresis chips for health care devices,” *Conferences of Microprocesses and Nanotechnology*, Yokohama , Japan, July, 2001, pp 178-179.
- [6] M. Meister, L. Lagnado, and D. A. Baylor,” Concerted signaling by retinal ganglion cells,” *Science*, 270, pp 1207-1210, 1995.
- [7] I. H. Brivanlou, D. K. Warland, and M. Meister, ” Mechanisms of concerted firing among retinal ganglion cells,” *Neuron*, 20, pp 527-539, 1998.
- [8] S. H. DeVries,“Correlated firing in rabbit retinal ganglion cells,” *Journal of Neurophysiol*, 81, pp 908-920, 1999.
- [9] M. Shikida, M. Odagaki, N. Todoroki, M. Ando, Y. Ishihara, T. Ando, and K. Sato,” Non-photolithographic pattern transfer for fabricating



- arrayed 3-D microstructures by chemical anisotropic etching,” *IEEE The Sixteenth Annual International Conference on Micro Electro Mechanical Systems*, Kyoto, Japan, Jan., 2003,.pp 562 –565.
- [10] P. Griss, and G. Stemme,” Novel, side opened out-of-plane microneedles for microfluidic transdermal interfacing,” *The Fifteenth IEEE International Conference on Micro Electro Mechanical Systems*, Las Vegas, NV, Jan., 2002,.pp 467 –470.
- [11] S. Chandrasekaran, and A.B. Frazier,” Characterization of surface micromachined hollow metallic microneedles,” *IEEE The Sixteenth Annual International Conference on Micro Electro Mechanical Systems*, Kyoto, Japan, Jan., 2003,.pp 363 –366
- [12] U. Egert, B. Schlosshauer, S. Fennrich, W. Nisch, M. Fejtl, T. Knott, T. Muller, and H. Hammerle, “A novel organotypic long-term culture of the rat hippocampus on substrate-integrated multielectrode arrays,” *Brain research protocols*, 2, pp 229-242, 1998.
- [13] Multichannel systems, <http://www.multichannelsystems.com/>
- [14] N.A. Blum, B.G. Carkhuff, H.K. Charles, R.L. Edwards, and R.A. Meyer,” Multisite microprobes for neural recordings,” *IEEE Transactions on Biomedical Engineering*, 38, pp 68-74, 1991.
- [15] J. Ji, and K.D.Wise,” An implantable CMOS circuit interface for multiplexed microelectrode recording arrays,” *IEEE Journal of Solid-State Circuits*, 27, pp 433-443, 1992
- [16] G. Ensell, D.J. Banks, D.J. Ewins, W. Balachandran, and P.R. Richards,” Silicon-based microelectrodes for neurophysiology fabricated using a gold metallization/nitride passivation system,” *Journal of Microelectromechanical Systems*, 5, pp 117-121, 1996.
- [17] C. Xu, W. Lemon, and C. Liu,” Design and fabrication of a high-density metal microelectrode array for neural recording,”

*Sensors and Actuators A*, 96, pp 78–85, 2002.

- [18] M. O, Heuschkel, M. Fejtl, M. Raggenbass, D. Bertrand, and P. Renaud , “A three-dimensional multi-electrode array for multi-site stimulation and recording in acute brain slices,” *Journal of Neuroscience Methods*, 114, pp 135 - 148 .2002.
- [19] Ayanda Biosystems, <http://www.ayanda-biosys.com/lts.html>
- [20] BIONIC Technology, <http://www.bionictech.com/index.html>
- [21] P. Griss, P. Enoksson, H. K. Tolvanen-Laakso, P. Merilainen, S. Ollmar, and G Stemme, “Micromachined Electrodes for Biopotential Measurements,” *Journal Of Microelectromechanical System*, 10, pp 10-16, 2001.
- [22] A. Hung, D. Zhou, R. Greenberg, and J. W. Judy, “Micromachined Electrodes for Retinal Prostheses,” *IEEE-EMBS Special Topic Conference On Microtechnologies In The Medicine & Biology*, Madison, Wisconsin, May, 2002, pp 76-79.
- [23] A. Hung, D. Zhou, R. Greenberg, and J. W. Judy, “Micromachined electrodes for high density neural stimulation systems,” *MEMS’ 02*, Las Vegas, Nevada, Jan, 2002, pp 56-59.
- [24] J.A. Bielen, W.L.C. Rutten, A.W. Schmidt, and R. Weiel, “Fabrication of multi electrode array structures for intra-neural stimulation: assessment of the LIGA method,” *Engineering in Medicine and Biology Society*, Amsterdam, Netherlands, Oct, 1996, pp 268-269.
- [25] P. K. Campbell, K. E. Jones, R. J. Huber, K. W. Horch, and R. A. Normann, “A Silicon-Based, Three-Dimensional Neural Interface: Manufacturing Processes for an Intracortical Electrode Array,” *IEEE Transactions On Biomedical Engineering*, 38, pp 758-768, 1991.

- [26] K. E. Jones, P. K. Campbell, and R. A. Normann, "Interelectrode Isolation in a Penetrating Intracortical Electrode Array," *IEEE Engineering in Medicine and Biology Society*, Nov, 1990, pp 496-497.
- [27] R. A. Normann, E. M. Maynard, P. J. Rousche, and D. J. Warren, "A neural interface for a cortical vision eprosthesis ," *Vision Research*, 39, pp 2577-2587, 1999.
- [28] R. A. Normann, P. K. Campbell, and K. E. Jones, "A Silicon Based Electrode Array for Intracortical Stimulation: Structural and Electrical Properties ," *IEEE Engineering in medicine & biology society*, Nov, 1989, pp 939-940.
- [29] J.A. Bielen, T.A. Frieswijk, and W.L.C. Rutten , "Development of a solder bump technique for contacting a three-dimensional multi electrode array," *Engineering in Medicine and Biology Society*, Montreal, Canada, Sep, 1995, pp 1101-1102.
- [30] P. Thiebaud, C. Beuret, N.F. de Rooij, and M. Koudelka-Hep, "Microfabrication of Pt-tip microelectrodes," *Sensors and Actuators B*, 70, pp 51-56, 2000.
- [31] P. Thiebaud, C. Beuret, M. Koudelka-Hep, M. Bove, S. Martinoia, M. Grattarola, H. Jahnsen, R. Rebaudo, M. Balestrino, J. Zimmer, and Y. Dupont, "An array of Pt-tip microelectrodes for extracellular monitoring of activity of brain slices," *Biosensors & Bioelectronics*, 14, pp 61-65, 1999.
- [32] S. Takeuchi, T. Suzuki, K. Mabuchi, and H. Fujita," 3D flexible multichannel probe array," *IEEE The Sixteenth Annual International Conference on Micro Electro Mechanical Systems*, Kyoto, Japan, Jan., 2003,,pp 376 –370.

- [33] T. Suzuki, K. Mabuchi, and S. Takeuchi, "A 3D flexible parylene probe array for multichannel neural recording," *First International IEEE EMBS Conference on Neural Engineering*, Capri Island, Italy, March, 2003, pp 154-156.
- [34] Q. Bai, K.D. Wise, and D. J. Anderson, "A High-Yield Microassembly Structure For Three-Dimensional Microelectrode Arrays," *IEEE Transactions On Biomedical Engineering*, 47, pp 281-289, 2000.
- [35] Q. Bai, and K. D. Wise, "Single-Unit Neural Recording with Active Microelectrode Arrays," *IEEE Transactions On Biomedical Engineering*, 48, pp 911-920, 2001.
- [36] A. C. Hoogerwerf, and K. D. Wise, "A Three-Dimensional Microelectrode Array for Chronic Neural Recording," *IEEE Transactions On Biomedical Engineering*, 41, pp 1136-1146, 1994.
- [37] C. G. J. Schabmueller, Y. Hanein, G. Holman, K. F. Bohringer," High-Aspect Ratio Submicrometer Needles for Intracellular Applications," *Micromechanics Europe Workshop (MME '02)*, Sinaina, Romania, October 6-8, 2002.
- [38] Y. Hanein, U. Lang, J. Theobald, R. Wyeth, T. Daniel, D. D. Denton, A. O. Willows, and K. F. Böhringer," Intracellular Recording with High Aspect Ratio MEMS Neuronal Probes," *Transducers'01 - The 11th International Conference on Solid-State Sensors and Actuators*, Munich, Germany, June, 2001, pp 386-389.
- [39] K.F. Bohringer, D.D. Denton, Y. Hanein, G. Holman, A.O.D. Willows, and R.C. Wyeth," Silicon micro-needles with flexible interconnections," *IEEE-EMB Special Topic Conference on Microtechnologies in Medicine & Biology*, Madison, WI, May, 2001, pp 255-260.
- [40] D.J. Anderson, K. Najafi, S.J. Tanghe, D.A. Evans, K.L. Levy, J.F. Hetke, X. Xue, J.J. Zappia, and K.D. Wise," Batch fabricated thin-filmelectrodes for stimulation of the central auditory system," *IEEE Transactions on Biomedical Engineering*, 36, pp

693 –704, 1989.

- [41] P.J. Rousche, D.S. Pellinen, D.P. Jr. Pivin, J.C. Williams, R.J. Vetter, and D.R. Kirke,” Flexible polyimide-based intracortical electrode arrays with bioactive capability,” *IEEE-Transactions-on-Biomedical-Engineering*, 48, pp 361–371, 2001.
- [42] N.A. Blum, B.G. Carkhuff, H.K. Jr. Charles, R.L. Edwards, and R.A. Meyer, “ Multisite microprobes for neural recordings,” *IEEE Transactionson Biomedical Engineering*, 38, pp 68–74, 1991.
- [43] J.J. Mastrototaro, H.Z. Massoud, T.C. Pilkington and R.E. Ideker,” Rigid and flexible thin-film multielectrode arrays for transmural cardiac recording,” *IEEE Transactions on Biomedical Engineering*, 39, pp 271–279, 1992.
- [44] L. Wang, A. Nichelatti, H. Schellevis, C. de Boer, C. Visser, T.N. Nguyen, and P.M. Sarro,” High aspect ratio through-wafer interconnections for 3D-microsystems,” *IEEE The Sixteenth Annual International Conference on Micro Electro Mechanical Systems*, Kyoto, Japan, Jan., 2003,,pp 634 –637.
- [45]S. Yamamoto, K. Itoi, T. Suemasu, and T. Takizawa,” Si through-hole interconnections filled with Au-Sn solder by molten metal suction method,” *IEEE The Sixteenth Annual International Conference on Micro Electro Mechanical Systems*, Kyoto, Japan, Jan., 2003,,pp 642 –645.
- [46] National Semiconductor,  
<http://www.national.com/pf/LM/LMC660.html>