

一. 導論

1.1 構裝形式的演進

電子構裝的功能為支援電子產品開發之需求，確保速度不斷提升之 IC 能充分發揮其功能，並使不斷推出的電子產品能符合輕薄短小之發展趨勢。電腦為主的資訊領域效能高速化是其重點；對於移動通訊產品，高周波因應與輕薄短小為主要；數位產品的隨身碟、MP3 隨身聽、數位影像產品則要求小型化、重量輕、多功能為主要。為了滿足以上需求，輸出/輸入接點數增加、訊號速度加快、功率(發熱量)大幅上升、腳距日益縮小即變成一個演進的趨勢。在插入式的元件如 SIP、ZIP 等受到電路板上插入孔的尺寸限制之後，表面黏著技術便被開發出來解決插入式元件無法再將腳數增加及體積減小的缺點，如此小型化的演變，便由 SOP、SOI、SSOP 演變到 TSOP，以及從 QFP、LQFP 到 TQFP 等其發展過程如圖 1.1[1]。然而引腳的間距越來越小，已超越印刷電路板在高密度上的技術，便將元件上接腳排列的方式從週邊改為平面的陣列排列，更先進封裝如 BGA、CSP、及 Flip Chip。

1.2 晶片尺寸封裝 CSP(chip scale package)

這種封裝形式是由日本三菱公司在 1994 年提出來的。然而對於 CSP，有多種定義：日本電子工業協會把 CSP 定義為晶片面積與封裝體面積之比大於 80% 的封裝；美國國防部元器件供應中心的 J-STK-012 標準把 CSP 定義為 LSI 封裝產品的面積小於或等於 LSI 晶片面積的 120% 的封裝；松下電子工業公司將之定義為 LSI 封裝產品的邊長與封裝晶片的邊長的差小於 1mm 的產品等。這些定義雖然有些差別，但都指出了 CSP 產品的主要特點：封裝體尺寸小，由圖 1.2[1]可以更清楚表示。此種封裝體的外型可能是類似 TSOP(thin

small outline package)的金屬引腳，也可能像是 BGA 的金屬錫球。其架構依承載基板(interposer)及晶粒(bare die)上 I/O 點距放大方式之不同，可區分為四種，分別是可撓式電路基板(flex circuit interposer)、硬式電路基板(rigid substrate)、傳統導線架(custom lead frame)、晶圓級封裝(wafer-level assembly)如圖 1.3[1]所示：

1. 軟質內插板型(flexible interposer type)：用軟板嵌入封裝體中，再以引腳接合。其中最著名的就是 Tessera 的 microBGA，CTS 的 sim-BGA 也採用相同的原理。其他代表廠商包括 GE 和 NEC 等。
2. 硬質內插板型 (rigid interposer type)：類似 FLIP CHIP。先將 Chip 長錫鉛凸塊後置於 BGA 硬式基板上，代表廠商 Motorola、Sony、Toshiba、Matsushita 等。
3. 傳統導線架形式 (lead frame type)：腳數受限，適用於 analog、RF、簡單的 logic 等，代表廠商 Fujitsu、Hitachi、Rohm、Goldstar 等。
4. 晶圓尺寸封裝 (wafer level package)：有別於傳統單一晶片封裝方式，WLCSP 是以整片 wafer 進行封測製程，再切割為一顆顆單一晶片。眾所矚目的 WLCSP 號稱未來主流，已投入研發廠商包括 FCT、Aptos、Casio、EPIC、Fujitsu、Mitsubishi 等。在 8 吋至 12 吋 wafer 的市場，WLCSP 的製造成本和尺寸重量都有無可取代的優勢。

其具有如下一些特點：一.體積小。在輸入／輸出端數相同的情況下，它的面積不到 0.5mm 間距 QFP 的十分之一，是 BGA 的三分之一到十分之一。在組裝時它佔用的面積小，從而可提高組裝密度，厚度薄，可用於薄形電子產品。二.輸入／輸出端數可以很多。在相

同尺寸各類封裝中，CSP 的輸入／輸出端數可以做得更多。例如，對於 40mm×40mm 的封裝，QFP 的輸入／輸出端數最多為 304 個，BGA 可以做到 600-700 個，而 CSP 更是很容易達到 1000 個。三.電性能好。CSP 內部的芯片與封裝外殼佈線間的互連線的長度比 QFP 或 BGA 短得多，信號傳輸延遲時間短，有利於改善電路的高頻性能。四.散熱佳。CSP 很薄，芯片產生的熱可以以很短的通道傳到外界。通過空氣對流或安裝散熱器的辦法可以對芯片進行有效的散熱；五.CSP 不僅體積小，而且重量輕，它的重量是相同引線數的 QFP 的五分之一以下，比 BGA 的少得更多。這對於航空、航天，以及對重量有嚴格要求的產品應是極為有利的。六.CSP 電路，跟其它封裝的電路一樣，是可以進行測試、老化篩選的，因而可以淘汰掉早期失效的電路，提高了電路的可靠性。七.CSP 產品，它的封裝體輸入／輸出端(焊球、凸點或金屬條)是在封裝體的底部或表面，適用於表面安裝。

1.2.1 晶圓級晶方尺度構裝(wafer level chip scale package; WLCSP)

大尺寸晶片可直接以表面黏著(SMT)製程組裝於電路載板(PCB)；元件重工簡易；與SMT製程高度相容；製程簡單、可靠度高；不需進行如Flip Chip封膠(underfill)或封模(molding)製程等特色。Underfill雖可提高覆晶封裝之可靠度，但亦造成其結構的不可重工性。對RF封裝而言，封膠(underfill)將會降低其效能[2]。WLP與覆晶結構最大的不同點在於緩衝層與錫球等結構的設計；而晶圓級晶方尺度構裝(WLCSP)除具有CSP的優點之外，在尺寸上可達到更加輕薄短小，製作流程更為簡便，產品電性表現優異，更具備價格較低的潛力，因而被日本電子及資訊技術協會(JEITA)及半導體國際技術藍圖委員

會(ITRS)視為極為重要且深具潛力的技術[3]。

1.3 無鉛製程

鉛、汞、鎘、六價鉻、聚合溴化聯苯(PBB)或者聚合溴化聯苯乙醚(PBDE)等有毒害物質，被使用在通訊及家用電器之中。隨著廢棄舊電子產品的不當處理，經滲透到土壤而影響地下水質，造成污染進而危及人體健康。近年來歐盟及國際間各大電子業者，已分別提出上述物質的禁用令，並將陸續於 2006 年及 2007 年起強制實施。

1.3.1 各國相關法規與進程

歐洲對於無鉛產品的推動更為積極，歐洲議會以歐盟公報的方式正式發布決議，通過 RoHS(Restriction of Use of Hazardous Substances)指令(2003.2.13 正式公告)，並於 2006.07.01 開始執法，規定電子產品全面禁用包括鉛、鎘、汞、六價鉻、溴化耐燃劑等六種物質；甚至對所有的包裝材料皆有明確的規定，此一指標性規定，已演變成全球性環保要求、也成為資訊電子產業基本技術門檻。

電子大國日本早於 2000 年開始實行無鉛生產日本電子工業發展協會(JEIDA)、日本工業規格協會(JIS)...等都已經正在進行草擬各種相關的無鉛規格要求，在此之前，日本各相關知名廠商如 SONY，NEC，HITACHI，PANASONIC，TOSHIBA....等都已經明定出禁鉛的相關條文(例如 SONY 之 SS00259)。

美國的電子業界原先針對導入無鉛化製程的態度原本就不是那麼積極但是在世界環保潮流的推波助瀾下，包括 NEMI 協會及一些世界知名的電子大廠(例如 HP，DELL，IBM....等)都已經擬定禁鉛的時程。

全世界最大的電子產品生產基地中國，針對無鉛化的到來，已制定「電子信息產品污染防治管理辦法」並預計於 2005 年 1 月 1 日起開始施行。

